

TV

**A Study on Design and Implementation of Wideband
High Power Amplifier for Digital TV Repeater**

2003 2

목 차

Abbreviations

Abstract

제 1 장 서 론	12
1.1 연구 배경	12
1.2 연구 목적	14
제 2 장 디지털 TV 방송 시스템	16
2.1 통신 시스템의 형태	16
2.2 DTV 시스템 설계 파라미터	17
2.3 지상파 DTV 중계기 시스템	25
2.4 지상파 DTV HPA 서브 시스템	27
제 3 장 전력증폭기의 설계 및 구현	31
3.1 구동증폭단의 설계 및 구현	31
3.2 중간증폭단의 설계 및 구현	50
3.3 100 Watt 단위 전력증폭기의 설계 및 구현.....	62
3.4 결과 분석	75
제 4 장 100 Watt 전력증폭기의 구성 및 평가	77
4.1 3-Way 동위상 고출력 전력결합기	77
4.2 전력검출기 및 감쇠기	97
4.3 100 Watt 전력증폭기의 구성 및 특성 평가.....	103

4.4 결과 분석	115
제 5 장 결 론	116
참 고 문 헌	118

표 차 례

표 2- 1. 대표적인 통신 채널 대역폭.....	16
표 2- 2. 각국의 위성 방송 방식 비교.....	18
표 2- 3. 각국의 지상파 방송 방식 비교.....	19
표 2- 4. 위성 및 지상파 방송의 주요 설계 파라미터.....	21
표 3- 1. 1 Watt 구동증폭단의 설계 사양.....	32
표 3- 2. 중간증폭단 설계 사양.....	54
표 3- 3. PTF-10049의 사양.....	54
표 3- 4. PTF-10049의 입·출력 반사계수.....	55
표 3- 5. 100 Watt 단위 전력증폭기의 설계사양.....	64
표 4- 1. 등가 마스크.....	114

그 립 차 례

그림 2- 1. 위성 및 지상파 DTV 방송의 전송 프레임 구조.....	20
그림 2- 2. DTV 위성 방송 시스템 구조.....	22
그림 2- 3. DTV 지상파 방송 시스템 구성도.....	24
그림 2- 4. 지상파 Digital TV 중계기 구성도.....	25
그림 2- 5. 100 Watt HPA 서브 시스템 구성도.....	27
그림 3- 1. 구동증폭단의 구성도.....	31
그림 3- 2. 전치증폭기 회로도.....	34
그림 3- 3. MSA-1105 단위 증폭기의 시뮬레이션 결과.....	36
그림 3- 4. 네트워크 분석기를 사용한 MSA-1105 단위 증폭기의 이득 측정 장치의 구성.....	37
그림 3- 5. MSA-1105 단위 증폭기의 이득 및 위상 특성.....	37
그림 3- 6. 제작된 MSA-1105 단위 증폭기의 입·출력 반사손실.....	38
그림 3- 7. 전치증폭기의 이득 및 위상 특성.....	39
그림 3- 8. 제작된 전치증폭기의 입·출력 반사손실.....	40
그림 3- 9. 제작된 전치증폭기의 사진.....	41
그림 3-10. 1 Watt 단위 증폭기의 회로 및 바이어스회로.....	42
그림 3-11. 1 Watt 단위 증폭기의 시뮬레이션 결과.....	43
그림 3-12. 제작된 1 Watt 단위 증폭기의 소신호 이득.....	44
그림 3-13. 제작된 구동증폭단의 소신호 이득.....	45
그림 3-14. 제작된 구동증폭단의 입·출력 반사손실.....	46
그림 3-15. 스펙트럼 분석기를 사용한 구동증폭단의 상호 변조 왜곡 시험 장치의 구성.....	47
그림 3-16. 제작된 구동증폭단의 상호 변조 왜곡 특성.....	49
그림 3-17. 제작된 구동증폭단의 사진.....	50
그림 3-18. 고주파 증폭기의 열역학적 표현.....	51
그림 3-19. 중간증폭단의 구성도.....	53

그림 3-20. 85 Watt 중간증폭단의 회로 및 바이어스 회로.....	56
그림 3-21. 85 Watt 중간증폭단의 이득 및 위상 특성.....	58
그림 3-22. 85 Watt 중간증폭단의 입·출력 반사손실.....	59
그림 3-23. 제작된 85 Watt 중간증폭단의 상호 변조 왜곡 특성.....	61
그림 3-24. 제작된 85 Watt 중간증폭단의 사진.....	62
그림 3-25. 100 Watt 단위 전력증폭기 구성도.....	63
그림 3-26. 100 Watt 단위 전력증폭기의 출력 전력.....	65
그림 3-27. MRF-372 증폭단의 바이어스 회로.....	66
그림 3-28. 가변저항값에 따른 V_{GS} 전압의 변화.....	67
그림 3-29. 온도변화에 따른 V_{GS} 전압의 변화.....	68
그림 3-30. 제작된 100 Watt 단위 전력증폭기의 이득 및 위상 특성.....	69
그림 3-31. 제작된 100 Watt 단위 전력증폭기의 입·출력 반사손실.....	70
그림 3-32. 스펙트럼 분석기를 사용한 100 Watt 단위 전력증폭기의 상호 변조 왜곡 특성 시험 장치 구성.....	71
그림 3-33. 제작된 100 Watt 단위 전력증폭기의 상호 변조 왜곡 특성.....	73
그림 3-34. 제작된 100 Watt 단위 전력증폭기의 출력 전력.....	74
그림 3-35. 제작된 100 Watt 단위 전력증폭기의 온도에 따른 전류량의 변 화.....	75
그림 4- 1. Wilkinson 전력분배기.....	78
그림 4- 2. 정규화되고 대칭성을 갖는 Wilkinson 전력분배기.....	79
그림 4- 3. Wilkinson 등가전송회로에 대한 이분회로.....	80
그림 4- 4. S_{11} 을 구하기 위한 Wilkinson 분배기의 해석.....	84
그림 4- 5. 비균등 전력분배기.....	85
그림 4- 6. 2 : 1 전력분배기의 시뮬레이션 결과.....	85
그림 4- 7. 설계된 3-Way 전력분배기 회로도.....	86
그림 4- 8. 3-Way 전력결합기의 시뮬레이션 결과.....	90
그림 4- 9. 제작된 4 포트 전력결합기의 100 Ω 부가전 특성.....	93
그림 4-10. 제작된 4 포트 전력결합기의 100 Ω 부가 후 특성.....	96
그림 4-11. 출력 포트간의 위상차.....	97

그림 4-12. 비선형 다이오드 검출기의 입·출력 신호	98
그림 4-13. 결합선로형 방향성 결합기 및 위상 비반전 증폭기 회로.....	100
그림 4-14. 결합선로형 방향성 결합기의 결합도와 통과도.....	101
그림 4-15. 방향성 결합기의 출력신호 전력 대 실패방사전력 출력전압.....	101
그림 4-16. 다이오드 감쇠기의 입·출력 반사손실	102
그림 4-17. 다이오드 감쇠기의 감쇠도.....	103
그림 4-18. 100 Watt 전력증폭기의 구성도.....	104
그림 4-19. 제작된 100 Watt 전력증폭기의 사진.....	105
그림 4-20. 8-VSB 전송기의 구성도.....	106
그림 4-21. 높은 레벨의 측면: 6 MHz 대역폭을 점유하는 8-VSB 신호의 스펙트럼.....	107
그림 4-22. 최대출력의 누적분포.....	108
그림 4-23. 채널전송 방출 마스크.....	109
그림 4-24. FCC 채널 전송마스크의 특성.....	110
그림 4-25. 필터응답과 FCC 마스크로부터의 중재된 데이터.....	111
그림 4-26. 채널 전송 스펙트럼.....	113

Abbreviations

8-VSB	8 - Vestigial Sideband : 8 치 잔류 측파대
8PSK	Octal Phase Shift Keying : 8 위상 편이 방식
ATSC	Advanced Television System Committee : 미국 고도화 텔레비전 자문 위원회
AWGN	Additive White Gaussian Noise : 부가 백색 가우스 잡음
BPSK	Binary Phase Shift Keying : 2 진 위상 편이 방식
COFDM	Coded Orthogonal Frequency Division Multiplexing : 직교부호화 주파수 분할 다중방식
DVB	Digital Video Broadcasting : 디지털 비디오 방송
EPG	Electronics Program Guide : 전자 프로그램 안내
FCC	Federal Communications Commission : 미국 연방 통신위원회
HDTV	High Definition Television : 고선명 텔레비전
HPA	High Power Amplifier : 고출력 전력증폭기
IMD	Intermodulation Distortion : 상호 변조 왜곡
LNA	Low Noise Amplifier : 저잡음 증폭기
MAC	Monitoring, Alarm and Control : 감시, 경보 및 제어
MCPA	Multicarrier Power Amplifier : 멀티캐리어 전력증폭기
MMIC	Microwave Monolithic Integrated Circuit : 마이크로웨이브 모놀리식 집적회로
MPEG	Moving Picture Experts Group : 동영상 전문가 그룹
NTSC	National Television System Committee : 미국 텔레비전 체계 위원회
P_{1dB}	1 dB gain compression point : 1 dB 이득 압축점
PSI	Program Specific Information : 프로그램 지정 정보
PSIP	Program and System Information Protocol : 프로그램 및 시스템 정보 규약
QPSK	Quadrature Phase Shift Keying : 직교 위상 편이 변조
SDTV	Standard Definition Television : 표준 디지털 텔레비전
SSPA	Solid State Power Amplifier : 고체상태 전력증폭기
TWTA	Traveling Wave Tube Amplifier : 진행파관증폭기

Abstract

In this dissertation, a high power amplifier has been implemented and performed evaluation, which is operating at UHF band (470 ~ 806 MHz) for Digital TV repeater.

The theoretical consideration of 100 Watt power amplifier at UHF band used in Digital TV repeater is studied. After extracting target specification of each part, amplifier is designed and fabricated.

When the driving amplifier stage is flown by bias voltage of 28 V DC and current of 900 mA, it has the gain of more than 53.5 dB, the gain flatness of ± 0.5 dB and return loss of less than -12 dB in 470 ~ 806 MHz.

Also, when two signals at 2 MHz frequency interval are input port into the driving amplifier stage with 1 Watt output, it resulted in excellent characteristics to design specification with showing intermodulation distortion characteristics of more than 48 dBc.

The middle amplifier stage using 85 Watt device is fabricated by RO-4003 electric substrate which is 3.38 in dielectric constant and 32 mil-thickness. When the driving amplifier stage and the middle amplifier stage were flown by bias voltage of 28 V DC and current of 4 A, they revealed the gain of more than 66 dB, the gain flatness of ± 0.2 dB and return loss of less than -16 dB.

Also, when two signals at 2 MHz frequency interval in using frequency band is input port into the driving amplifier stage with 40 dBm of output power, it showed intermodulation distortion characteristics of more than 38.50 dBc.

The 100 Watt unit power amplifier using temperature independent biasing for Digital TV repeater application is designed and fabricated. The DC operation point of this unit power amplifier at

temperature variation from 20 °C to 100 °C is fixed by active bias circuit. The variation of current consumption in the 100 Watt unit power amplifier has an excellent characteristics of less than 0.6 A. The implemented unit power amplifier has the gain over 12 dB, the gain flatness of less than ± 0.5 dB and return loss of less than 15 dB over the DTV repeater frequency range. This unit power amplifier yields intermodulation distortion of more than 32 dBc at 2 MHz offset, which satisfies the IMD at output power of 100 Watt (50 dBm).

The broadband high power 3-way combiner was designed and fabricated for the digital TV repeater. To achieve increase of bandwidth and high power capability, Wilkinson type power divider was adopted in our research. First of all, Wilkinson type power divider of equal-split and unequal-split were combined, the characteristics variation of the same phase four port power combiner was simulated according to the various thicknesses of dielectric substrates. As the results of simulation, the power combiner fabricated by using dielectric substrate of 120 mil-thickness has the characteristics as follows: insertion loss of less than -6 dB, return loss of less than -13 dB, isolation among the output ports of less than -15 dB, and phase difference among the output ports of smaller than 13° . Therefore, this power combiner was possible to improve the limit of microstrip line width due to high impedance, the problems of power loss due to interaction between strip lines in high power combiner and narrow bandwidth simultaneously. Furthermore, since the fabricated 3-way combiner has good characteristics of insertion loss, the return loss, separation between ports and phase difference, making broadband and high power could be achieved.

By using 3-way power divider and power combiner, 100 Watt unit power amplifier stage was designed and fabricated as a type of 3-stage balanced amplifier and to detect the final signal output power with using of 40 dB parallel coupled-line directional coupler. The

fabricated 40 dB parallel coupled-line directional coupler detects the signal power emitting to the antenna, and then supplies its voltage to the attenuator. In addition, this sets to be changed with a basic attenuation 8 dB, according to the changing of the power amplifier's temperature and 8-VSB modulator's input signal.

Besides, in order to measure the fabricated 100 Watt power amplifier, the estimation technique function which makes equivalent mask by Tektronix RFA-300A was used. As a result of the measurement, the existence of pilot signal is confirmed and the signal transmitted at the rated output power 100 Watt is brought out the flat feature through 6 MHz bandwidth. And it resulted that its value was less than -47 dB at the edge of radiation channel and less than -110 dB at more than 6 MHz position from channel edge. Finally a positive results on the equivalent mask has been complied with related regulations.

제 1 장 서 론

1.1 연구 배경

디지털 TV(DTV:Digital Television) 방송은 디지털 신호처리, 반도체 및 전송 기술의 발달에 의해 기존의 아날로그 방송 시스템으로서는 도저히 불가능 했던 고품질의 다채널 방송을 가능하게 하고 있다. 디지털 TV 는 전송 채널 대역폭의 이용 효율이 우수하고, 고품질의 비디오 및 오디오 서비스가 가능할 뿐만 아니라 멀티미디어 서비스와의 상호 연동성이 매우 우수한 특성이 있으며, 방송 신호의 저장과 혼합화(Scrambling)가 용이하여 다양한 형태의 방송 서비스의 제공이 가능하다.

TV 방송의 경우는 아날로그 칼라 TV 시대에서 표준 디지털 TV(SDTV:Standard Definition Television) 시대를 거쳐 고선명 TV(HDTV:High Definition TV) 시대로 넘어가는 과도기에 있다.

1990 년대 초부터 각국은 부가가치가 높은 디지털 방송연구에 박차를 가하여 최근에는 디지털 방송 시스템 개발을 완료하여 위성과 지상파를 통하여 상용 서비스를 실시하고 있는 상황이다.

특히 위성 방송은 타 전송매체에 비해 위성 고유의 특성인 넓은 커버리지 영역, 지역에 관계없는 동등한 방송 품질, 위성 방송망 구축의 경제성, 위성 채널의 단순성 등에 의해 가장 먼저 디지털화가 진행되었다. 미국은 Direct TV, USSB 등을 필두로 1994 년 6 월부터 엠페그-2 표준규격(MPEG-2:Moving Picture Experts Group-2)을 사용하여 100 ~ 200 채널의 프로그램을 제공하는 디지털 TV 위성 방송 서비스를 실시하고 있고, 유럽 및 일본에서도 BskyB, Canal Plus, PecfecTV 를 통하여 본격적인 디지털 위성 방송 서비스를 실시하고 있다.

지상파 방송의 경우 채널 배치의 복잡성, 채널간 간섭 문제, 디지털 방송망 구축 시 소요되는 고비용 등의 문제 때문에 디지털화에 많은 노력이 필요하나, 유럽의 일부 국가와 미국은 이미 각각 DVB-T(Digital Video Broadcasting-T) 및 ATSC(Advanced Television System Committee) 방식에 의해 지상파 DTV 의 상용 방송 서비스를 실시하고 있다.

우리나라는 1995년 말 무궁화 위성용 DTV 방송 시스템 개발을 완료한 후 현장시험을 거쳐 1996년 7월부터 KBS 및 EBS가 위성 방송 서비스를 실시하고 있다. 위성 방송은 27 MHz 대역에 4 ~ 10 개의 SDTV 프로그램을 수용 가능하므로 다채널 DTV 서비스는 물론 대화형 원격 교육 및 멀티미디어 데이터 방송 기능 등을 부가적으로 수용할 수 있다. 지상파 방송은 6 MHz 대역에 3 ~ 4 개의 SDTV 프로그램이나 하나의 HDTV 프로그램을 제공할 수 있는 방식으로 우리나라는 미국 ATSC 방식에 기초하여 2002년 시험 방송서비스를 시행함과 동시에 관련 기술 및 시스템을 개발하고 있다.

따라서 DTV 정보 전송은 마이크로웨이브 디지털 통신 시스템이나 위성통신 시스템에 의해 이루어지는데, 그러한 위성 통신기기 뿐만 아니라 항공 통신 시스템, 셀룰러(Cellular) 통신 시스템, 그리고 미사일 전자장비 및 레이더 시스템 등에 사용되는 모든 마이크로웨이브 통신기기에는 반드시 전력증폭기를 필요로 하며, 이러한 전력증폭기 중 현재 가장 각광 받고 있는 기술인 고체전력증폭기(SSPA:Solid State Power Amplifier)의 수요는 날로 증가하는 추세에 있다[i].

또한 최근에 개발된 영상압축 기술은 광대역이던 원래의 대역폭을 수백 kHz 까지 감소시킴으로써 대량의 영상전송을 가능하게 하였고, 앞으로 더욱 개선 됨에 따라 화상회의 등의 서비스가 보편화될 것으로 예상된다. 이러한 통신서비스는 주로 초고주파 즉, 위성통신이나 장거리 마이크로웨이브 링크를 통하여 이루어지므로 당연히 SSPA의 수요가 늘어날 수 밖에 없다 [ii].

이에 따라 소형이며, 기능이 다양하고 복잡한 시스템 및 부품의 개발이 진행되고 있다. 최근 많은 연구와 발전을 이룬 GaAs(Gallium Arsenide Element)와 같은 화합물 반도체 소자들은 디지털 초고속 회로에서 우수한 특성 등으로 인해, 저잡음증폭기, 전력증폭기 및 주파수 혼합기 등 하이브리드(Hybride) 및 패키징(Packaging) 기술을 활용한 소형 초고주파 집적회로의 구성소자로서 응용 및 상용화되고 있다.

인공위성을 포함한 초고주파 신호를 증폭하는 기능을 갖는 전력증폭기는, 과거에는 진행파관증폭기(TWTA:Traveling Wave Tube Amplifier)나 클라이스트론(Klystron)과 같은 큰 장비들이 사용되었으나, 현재는 소형, 경량화의 추세로 인해 화합물 반도체를 소자로 이용한 SSPA로 대체되는 추세이다.

SSPA 는 TWTA 보다 선형특성이 우수하여 다중 반송파 전송시 상호 변조 및 고주파 왜곡 효과가 적으므로 위상전력을 효율적으로 사용할 수 있으며, 장점으로는 소형, 작은 동작 전압, 경량화, 긴 수명 및 유지보수 등을 들 수 있다[iii].

군용으로는 능동 위상배열 안테나, 미사일 유도(Missile Guidance) 등의 레이더장비 및 원격측정 장비에 SSPA 가 주로 사용되고, 각종 미사일의 원격거리 측정에는 송·수신기가 부착되어 지상으로 신호를 송신한다, 그와 같이 미사일에 장착되는 SSPA 는 고효율, 고출력 특성이 요구된다[iv].

전력증폭기의 개발을 위해서는 각종 마이크로웨이브 출력결합기 기술과 함께 이득 조절 및 감쇠기 기술 등이 필요하며, 전력증폭기의 구성은 크게 구동단과 전력단으로 이루어져 있고, 그 중에서 구동증폭단에는 중간출력 증폭기, 광대역증폭기 및 저잡음증폭기 등과 같은 기술이 응용된다.

특히 디지털 TV 중계기의 개발은 중계기의 국산화뿐만 아니라 본격적인 디지털 시대를 맞이하여 21 세기 국제적인 첨단 기술 제품의 시장을 고려할 때 필연적으로 확보해야 할 고부가가치의 기술이라 할 수 있다.

1.2 연구 목적

세계는 정보량의 급증에 따라 대량의 정보를 빠르고 신속하게 처리할 수 있는 통신 방법을 필요로 하고 있다. 이러한 요구에 부응하기 위해 위성을 이용하여 대량의 정보를 고속으로 교환할 수 있는 위성 통신 및 지상파 통신이 급격히 발전하고 있다.

지상파 DTV 서브 시스템을 구성하는 하드웨어 중에서 중요한 부품으로 전력증폭기를 들 수 있다. 증폭기는 입력신호를 증폭시키는데 있어서 최소한의 잡음을 갖는 저잡음증폭기(LNA:Low Noise Amplifier)와 신호를 송신할 수 있도록 신호를 고출력으로 증폭하는 기능을 갖는 고출력증폭기(HPA:High Power Amplifier)가 있다. 지상파 DTV 서브 시스템용 전력증폭기는 IF 신호에서 UHF 대역으로 주파수 변환된 신호를 고출력으로 증폭하여 안테나를 통해 송출하는 기능을 갖는 중요한 모듈이다.

지상파 DTV 서브 시스템에 장착되는 전력증폭기는 주위의 환경변화에 대해서도 그 성능을 유지하여야 하며, 특히 온도에 따른 신뢰성을 갖는다는

것은 상당히 중요하다. 따라서 지상파 DTV 서브 시스템을 구성하는 모든 모듈은 온도에 대한 안정도 실험이 필요하며, 전력증폭기의 경우 온도변화에 따라 전력이득이 변하게 되는데 이는 S/N 비 악화, P_{1dB} (1 dB 압축점), 상호 변조 왜곡(IMD: Intermodulation Distortion) 등을 초래하게 된다. 그러므로 온도변화에 대한 전력이득 변화로 발생하는 왜곡의 영향을 방지하기 위해서는 전력증폭기의 제작시 우수한 온도 특성을 갖도록 온도보상 회로를 구현하여야 한다.

본 연구에서는 UHF 대역 주파수를 사용하는 지상파 DTV 서브 시스템용 100 Watt 전력증폭기를 설계 및 구현하였다. 변조부에서 만들어진 -20 dBm의 8-VSB(Vestigial Sideband: 잔류측파대) 신호는 동축케이블을 통해 송신부의 입력단에 입력되고, 이 신호는 감쇠기 및 전력증폭기, 전력결합기 그리고 전력검출기를 거쳐 출력된다. 본 논문에서는 이렇게 구성된 100 Watt 전력증폭기의 성능을 국내의 관련 기준 및 미국연방통신위원회(FCC: Federal Communications Commission)의 규정에 따라 평가하였다[v].

본 논문의 구성은 다음과 같다. 2 장에서는 DTV 위성 방송 시스템 및 지상파 방송 시스템의 개요를 조사하였으며, 관련 법규의 검토를 통한 전반적인 설계 목표를 설정하였다. 3 장에서는 100 Watt 전력증폭기의 구동을 위한 구동증폭단과 이 신호를 증폭하여 최종단으로 신호를 출력하는 중간 증폭단 및 100 Watt 단위 전력증폭기를 설계 및 구현하였다. 4 장에서는 전력결합기 및 전력검출기를 사용하여 100 Watt 단위 전력증폭기와 함께 100 Watt 전력증폭단을 구성하였으며, 최종, 감쇠기 등과 함께 100 Watt 전력증폭기를 구성하였다. 끝으로 이렇게 구현된 100 Watt 전력증폭기의 성능을 평가하였으며, 5 장에서는 본 논문의 전체적인 결론을 기술하였다.

제 2 장 디지털 TV 방송 시스템

초고주파 통신 링크는 초고주파 기술을 실제로 응용하는 중요한 분야이며, 우주공간에서 도시로의 음성, 데이터의 전송 및 TV 신호 전송 등에 이용되고 있다. 요즘에는 DTV, 인터넷 및 컴퓨터 기술이 상호 연계되어 TV 나 PC 를 통하여 언제 어디서라도 시청이 가능한 멀티미디어 양방향 TV 방송 서비스가 출현되고 있다. 본 장에서는 초고주파 시스템에 중점을 둔 DTV 시스템에 관해 분석 및 정리 하였다.

2.1 통신 시스템의 형태

초고주파 통신 시스템은 크게 두 부류로 나눌 수 있다. 즉 저손실 케이블이나 도파관을 사용하여 신호를 송신하는 부분인 전파 유도부분과 신호를 공간에 방사시키는 전파 링크부분이다. 두 경우에 있어서 정보를 전달하는 신호는 초고주파 반송주파수에 비해 매우 작은 대역폭을 갖는다. 표 2-1은 각 신호의 채널 대역폭을 나타낸 것이다.

표 2-1. 대표적인 통신 채널 대역폭

Table 2-1. Typical communication channel bandwidths

형 태	대 역 폭
음 성	4 kHz
텔 레 비 전	6 MHz
디지털 음성 (PCM)	64 kHz
디 지 털 데 이 터	50 kHz ~ 1.5 MHz

변조 및 다중화 기술을 사용하면 전송할 수 있는 채널의 수를 크게 늘릴 수 있다. 이것이 초고주파 통신링크의 중요한 장점 중의 하나이다. 예를 들면, 4 GHz 초고주파 반송주파수를 사용할 때 최적의 변조율이 10 % 대역폭이라고 하면 100,000 개의 음성채널을 전송할 수 있다.

전파 유도 통신채널은 동축선로 또는 도파관을 사용하지만 1 GHz 이하에 응용할 때는 일반적으로 동축선로는 심한 감쇠가 일어나므로 사용하는데 제한을 받는다. 초고주파 및 밀리미터파 대역에서는 원형 도파관을 사용하면 적은 손실특성을 얻을 수 있다.

도파관이 처음 개발될 때인 1930 년 이래로 TE_{01} 원형 도파관 모드는 주파수에 대한 감쇠특성이 매우 좋기 때문에 통신 시스템의 전파 유도 소자로 각광을 받아왔다. 그러나 TE_{01} 의 원형 도파관은 기본모드가 아니기 때문에 전송전력이 원하지 않는 전파모드로 결합되므로 전송되는 전력의 손실이 크다는 문제점이 있다.

밀리미터파 도파관 링크로 사용할 때는 그 특성이 매우 양호하기 때문에 현재 큰 관심을 끌고 있지만 도파관을 사용하는 초고주파 링크에서는 실험실 수준을 벗어나 상용화된 경우는 극히 드물다[vi]. 반면 광파이버 케이블(광의 주파수영역에서의 도파관)은 저손실, 매우 높은 대역폭, 그리고 견고성으로 인하여 장거리 전화 통신망에 크게 활용되고 있다.

어떤 종류의 전송로 또는 도파관(광파이버를 포함)도 손실에 의한 영향 때문에 전력레벨이 거리에 따라 지수 함수적($e^{-2\alpha z}$)으로 감소된다. 여기서 α 는 선로의 감쇠상수, z 는 신호원으로부터 떨어진 거리를 나타낸다. 안테나에서 나온 방사전력은 $1/R^2$ 로 감쇠된다. 여기서, R 은 안테나로부터의 거리이다. 이처럼 다른 효과(예를 들면, 전송손실, 편파 불일치, 장애물 등)가 없다면 무선링크는 전파 유도 링크에 비해 장거리 통신일 때는 적은 손실을 얻을 수 있다. 또한 위성 및 위성체에 응용할 수 있다는 큰 장점을 갖고 있다.

초고주파 무선전파는 본질적으로 저주파 신호처럼 대기층과의 반사 및 지표면을 따라 가는 것이 아니라 직선거리로 전파되는 가시선(Line-of-sight)이다. 따라서, 지상에서의 장거리 링크인 경우는 일정구간 마다 중계소가 필요하다. 물론 통신위성은 넓게 분포되어 있는 지구국의 좋은 중계소가 될 수 있다.

2.2 DTV 시스템 설계 파라미터

디지털 TV 방송 시스템은 크게 소스신호 부호화 및 압축부, 서비스 다중

화 및 트랜스포트부, 그리고 채널 전송부로 나눌 수 있는데, 전송매체에 관계없이 SDTV 방송인 경우 비디오 신호 부호화 방식으로 MPEG-2 MP @ ML 을 사용하고, HDTV 방송인 경우 MPEG-2 MP @ HL 을 사용한다. 오디오 신호의 경우 국가 마다 자국의 이해관계에 의해 MPEG-2 BC(Backward Compatibility), MPEG-2 AAC(Advanced Audio Coding) 및 돌비사의 AC-3 을 디지털 오디오 부호화 방식으로 사용하고 있다. 우리나라의 오디오 방식은 위성 방송의 경우 MPEG-1 Layer 2 나 MPEG-2 BC 로 채택하고 있고, 지상파 방송의 경우 AC-3 방식을 채택하고 있는 특수한 상황이다. 서비스 다중화부의 경우에도 전송 매체에 관계없이 대부분 MPEG-2 시스템 규격을 채택하고 있다.

그러나 채널 전송부는 채널 고유의 특성과 방송서비스의 요구조건에 따라 여러 형태의 전송방식이 사용되고 있다. 위성 방송의 경우는 비교적 채널이 AWGN(Additive White Gaussian Noise: 부가 백색 가우스 잡음) 채널에 가까운 장점이 있으나, 고출력 증폭기의 특성 때문에 대부분의 국가에서는 표 2-2와 같이 QPSK(Quadrature Phase Shift Keying: 직교 위상 편이 변조) 방식을 채택하고 있다. 그러나 강우량이 많은 일부 국가에서는 강우감쇠에 의한 방송 중단 사태를 방지하기 위하여 BPSK(Binary Phase Shift Keying: 2진 위상 편이 방식), QPSK 및 TC(Trellis Coded) 8PSK(Octal Phase Shift Keying: 8 위상 편이 방식)를 계층적으로 사용하는 위성 방송 방식도 사용되고 있다.

표 2-2. 각국의 위성 방송 방식 비교

Table 2-2. The comparison of satellite broadcasting system type

항목	한국	유럽/미국	일본
비디오형식	MPEG-2 MP @ ML/HL	MPEG-2 MP @ ML/HL	MPEG-2 MP @ ML/HL
오디오형식	MPEG-1 Layer2/MPEG-2	MPEG-2	MPEG-2 AAC
서비스다중화	MPEG-2 System	MPEG-2 System	MPEG-2 System

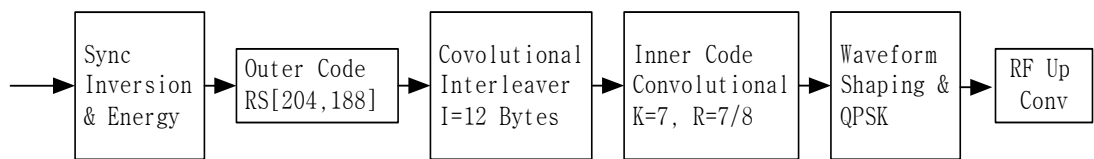
전송방식	QPSK(DVB-S)	QPSK(DVB-S)	BPSK/QPSK/TC8PSK
------	-------------	-------------	------------------

지상파 DTV 방송은 다중경로 전파에 의한 간섭이 많고, 주파수 스펙트럼 부족에 의한 채널 배치의 어려움, DTV 서비스의 이동 수신 조건, 자국의 산업화 전략 등 고려하여야 할 사항이 국가 마다 조금씩 다르기는 하나, 표 2-3과 같이 크게 8-VSB 방식과 직교부호화 주파수 분할 다중방식(COFDM:Coded Orthogonal Frequency Division Multiplexing)을 사용하는 경우로 나눌 수 있다. 미국과 우리나라의 경우는 8-VSB 방식을 채택하였고, 유럽의 경우는 COFDM 방식을, 일본의 경우는 자국 주파수 활용 계획을 가미한 BST(Band Segmented Transmission)-OFDM 방식을 채택하고 있다.

표 2-3. 각국의 지상파 방송 방식 비교

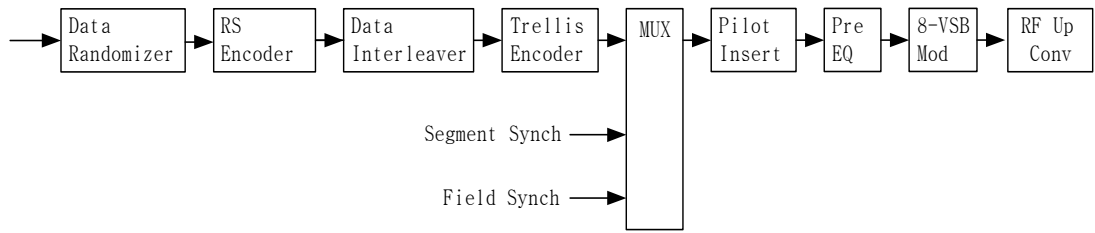
Table 2-3. The comparison of DTV broadcasting system type

항 목	한국/미국	유럽	일본
비디오형식	MPEG-2 MP @ ML/HL	MPEG-2 MP @ ML/HL	MPEG-2 MP @ ML/HL
오디오형식	AC-3	MPEG-2	MPEG-2 AAC
서비스다중화	MPEG-2 System	MPEG-2 System	MPEG-2 System
전송방식	8-VSB	COFDM	BST-OFDM



(a) DVB-S 방식의 전송 프레임 구조

(a) The transfer frame structure of DVB-S



(b) ATSC 방식의 전송프레임 구조

(b) The transfer frame structure of ATSC

그림 2-1. 위성 및 지상파 DTV 방송의 전송 프레임 구조

Fig. 2-1. The transfer frame structure of satellite and DTV broadcasting system

앞의 설명과 같이 DTV 방송 시스템의 설계 파라미터 중 가장 중요한 요소가 방송방식 즉 기술기준이 되는데 위성 방송과 지상파 방송 방식의 가장 큰 차이가 있는 채널 전송부를 살펴보자. 그림 2-1과 같이 우리나라의 위성 방송은 DVB-S(Digital Video Broad-casting Satellite)에 근거한 전송방식을 채택하고 있으며, 지상파 방송의 경우는 ATSC 에 근거한 전송방식을 채택하고 있다[vii].

그림 2-1에서 DVB-S 는 26 ~ 72 MHz 의 대역폭을 갖는 위성 방송의 전송방식을 규정하고 있기 때문에 다양한 형태의 전송속도를 구현할 수 있다 [viii]. 특히 내부 부호화기인 길쌈부호화기는 전력, 수신안테나 크기, 전송속도 등의 설계 파라미터에 직접 영향을 주는 요소로서 그 선택의 폭을 다양하게 활용할 수 있다. 우리나라의 경우는 27 MHz 의 방송 중계기 대역폭에서 42.6 Mbps 의 전송속도를 갖도록 K=7 R=7/8 인 길쌈 부호화를 적용하고 있다[ix].

8-VSB 를 사용하는 지상파 방송의 경우는 6 MHz 대역폭에서 최대의 서비스 영역을 확보하도록 최적화된 시스템으로 볼 수 있다. 이 방식은 DVB-S 와는 달리 전송속도를 다양하게 적용할 수 없고 고정 전송속도인 10.76 Msymbol/sec 에 최적화되어 있다. 그림 2-1에서 알 수 있듯이 두 방식 모두 데이터 스크램블링, 연결 부호화, 데이터 패킷 인터리빙 및 변조과정을 거쳐 전송되게 된다. 표 2-4는 우리나라에서 적용되고 있는 DVB-S 와 ATSC 방

식의 주요 설계 파라미터이다.

표 2-4. 위성 및 지상파 방송의 주요 설계 파라미터

Table 2-4. Main parameter of satellite and DTV broadcasting system

파라미터	위성 방송	지상파 방송
채널 대역폭	27 MHz	6 MHz(VHF/UHF band)
초과 대역폭	35 %	11.5 %
Symbol 전송속도	21.3 Msymbol/sec	10.76 Msymbol/sec
Trellis/Convolutional 코드	R=2/3	R=7/8
RS 코드	RS(207, 187) T=10	RS(204, 188) T=16
Payload data rate	37.275 Mbits/sec	19.28 Mbits/sec
C/N threshold	14.9 dB	8.5 dB

2.2.1 DTV 위성 방송 시스템

DTV 방송 방식 및 설계 파라미터에 의해 DTV 위성 방송 시스템은 그림 2-2와 같이 크게 HDTV/SDTV 인코딩 서브 시스템, 기저대역 서브 시스템, RF/IF 서브 시스템, MAC(Monitor, Alarm, and Control) 서브 시스템, RMS(Resource Management System) 서브 시스템 및 시스템 모니터링 장치로 구성할 수 있다[x].

그림 2-2는 DTV 위성 방송의 경우를 고려한 방송 시스템의 구성 예를 보인 것으로 이 경우 연주소와 DTV 송신지구국 간에는 지상망이나 타 중계망에 의해 소스신호가 전송되는 것을 가정한 것이다.

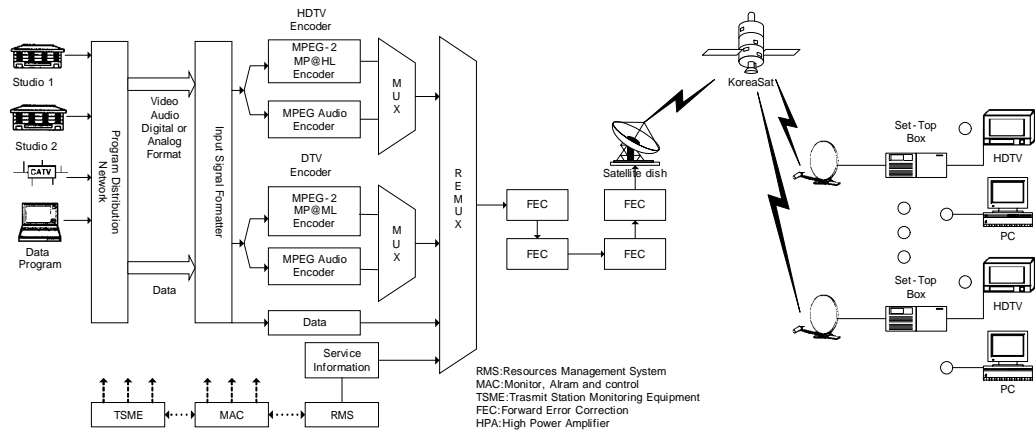


그림 2-2. DTV 위성 방송 시스템 구조

Fig. 2-2. A block diagram of DTV Satellite broadcasting system

HDTV/SDTV 인코드 서브 시스템은 표 2-2에서 규정한 소스신호의 압축 부호화를 행하는데 그림 2-2에서는 27 MHz 위성중계기에 HDTV 와 SDTV 프로그램을 동시방송하는 예를 보인 것이다. 동시방송의 유무는 서비스 요구사항에 의해 결정되므로 동시방송 요구사항이 없을 경우는 4 ~ 8 채널의 SDTV 인코드가 장착되어 다채널 SDTV 프로그램을 서비스할 수도 있다.

기저대역 서브 시스템은 전처리 장치, 데이터 포맷터, 재다중화기 등으로 구성된다. 전처리 장치는 A/D, D/A 변환부, 비디오/오디오 신호의 분배/증폭부, 소스신호 상/하향 변환기 등으로 구성되며, 데이터 포맷터는 PSI/SI(Program Specific Information /Service Information) 정보를 188 Bytes 의 TS(Transport Stream) 패키지로 변환하여 재다중화기로 입력시키는 역할을 한다. 데이터 포맷터는 PSI/SI 정보이외에 정지화, 멀티미디어 데이터 서비스를 제공하는데 이용될 수도 있다. 재다중화기는 SDTV 프로그램, HDTV 프로그램 및 PSI/SI TS 스트림을 하나의 새로운 TS 스트림으로 재다중화 하며, SDTV 나 HDTV 와 같은 프로그램 스트림에 대해서는 PCR(Program Clock Reference) 값을 갱신하는 역할도 한다.

다양한 프로그램 제공자로부터 프로그램 관련 정보를 수집하여 해당 위성중계기를 통해 송출되기까지 자원 관리시스템인 RMS(Resource

Management System)는 모든 프로그램에 대하여 PSI/SI 테이블을 만들고 이를 수신자 측에 분배하는 역할을 한다. 일반적으로 RMS 스트림은 PSI/SI 테이블과 EPG(Electronics Program Guide) 데이터 등으로 구성되며, 이러한 정보는 그림 2-2와 같이 데이터 포맷터를 통하여 재다중화 되어 수신기로 전송되게 된다.

RF/IF 서브 시스템은 재다중화된 TS 스트림에 대하여 그림 2-1의 과정을 수행하며, 위성 방송의 경우는 FEC(Forward Error Correction) 인코드, Roll-Off 값이 0.35 인 QPSK 변조기, 등화기, 강우감쇠에 대비한 상향 링크 전력제어기, 14.5 ~ 14.8 GHz 범위로 변환해 주는 주파수 상향기, KPA(Klystron Power Amplifier) 형태의 고출력증폭기 및 비콘 수신기 등으로 구성되고 신뢰도 향상을 위해 이중화 구조로 운영된다.

일반적으로 방송 시스템은 신뢰도 측면에서 통신 시스템 보다 우수해야 하며 이를 위해 대부분의 중요한 모듈은 이중화 구조로 운영된다. 또한 효율적인 운영을 위하여 MAC 과 같은 집중화된 컴퓨터 시스템에 의해 주요 모듈의 동작과 상태 정보가 감시 및 제어되도록 구성된다. MAC 서브 시스템은 시스템 시동, 시스템 명령전달, 운영자 인터페이스 기능, 송신기 제어, 감시 및 경고, 사용자 인터페이스에 의한 시스템 자원 관리 및 시스템 종료 등의 주요 기능을 수행한다. 또한 MAC 과 더불어 TSME(Transmit Station Monitoring Equipment)는 비디오/오디오 신호, 전송신호의 주파수 스펙트럼, 전력 레벨, 주파수 정확도, 수신신호 스펙트럼 및 BER(Bit Error Rates) 등을 실시간으로 모니터링할 수 있는 기능을 제공한다. 이상과 같이 DTV 위성 방송 시스템은 크게 6 개의 서브 시스템으로 구성될 수 있으며, 송신 안테나가 시설되어 있는 송신 지구국에 설치되어 운영되는 것이 일반적이다.

2.2.2 DTV 지상파 방송 시스템

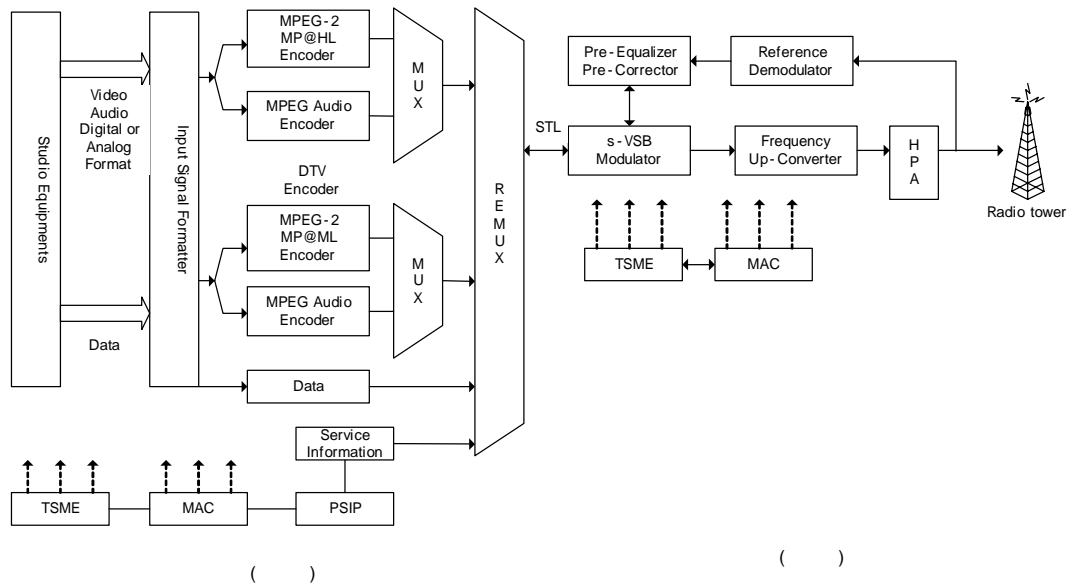


그림 2-3. DTV 지상파 방송 시스템 구성도

Fig. 2-3. A block diagram of DTV broadcasting system

지상파 방송 시스템의 경우도 DTV 방송을 송출하기 위하여 소요되는 각종 서브 시스템과 비교하여 그 기능은 위성 방송의 경우와 유사할 수 밖에 없으나, 위성 방송 시스템의 경우와는 달리 그 기능 및 서브 시스템이 연주소와 송신 안테나가 설치된 송신소에 각각 분리되어 운영되는 것이 일반적이다. 또한, 전국이 단일 시청권인 위성 방송과는 달리 채널배치에 따라 여러 개의 중계기와 연동되어 운영된다. 따라서, 지상파 방송 시스템은 연주소에 각종 스튜디오 장비와 더불어 SDTV/HDTV 인코더, 기저대역 서브 시스템 등이 위치하게 되고, RF/IF 장비 등과 같은 송출 장비는 안테나가 있는 송신소에 위치하게 되며, 연주소와 송신소 간에는 ST 링크(STL: Studio to Transmitter Link)에 의해 방송 프로그램이 전달된다. ST 링크는 통상적으로 마이크로웨이브나 광선로가 이용되나 사용 효율면에서 장점이 많은 마이크로웨이브 링크가 많이 사용된다. 그림 2-3은 지상파 DTV 방송을 위한 주 방송 시스템의 개략적인 구성을 나타낸 것으로, 지상파 방송의 경우 6 MHz 전송대역폭에 3 ~ 4 개의 SDTV 프로그램이나 1 개의 HDTV 프로그램을 전송하기 때문에 이에 대응하는 소스 인코더가 설치된다. 재다중화기 등의

기저대역 서버 시스템과 연동되는 PSIP(Program and System Information Protocol) 서버는 위성 방송의 RMS 와 유사한 기능을 수행하게 되는데 PSI/SI 정보, EPG 정보 및 NTSC 와 SDTV 의 동시방송 등을 처리할 수 있는 시스템 정보 등을 발생하여 수신측으로 전달되도록 한다.

한편, MPEG-2 재다중화기는 표 2-4와 같이 19.28 Mbps 의 전송율로 다중화하여 ST 링크를 통해 송신기로 전송될 수 있도록 한다. 송신기에서는 표 2-4의 FEC 부호화 및 8-VSB 변조를 수행한 후 VHF(Channel 2 ~ 6, 7 ~ 13), UHF(Channel 14 ~ 83) 주파수대로 상향 변조하여 HPA, 채널 필터 및 안테나를 통해 해당 방송 신호를 송출한다. 여기서 Pre-Equalizer 는 채널필터 등에서 발생하는 선형 왜곡을 제거하는 기능을 수행하고, Pre-Corrector 는 HPA 에서 발생하는 비선형 왜곡을 제거하는 기능을 수행한다.

2.3 지상파 DTV 중계기 시스템

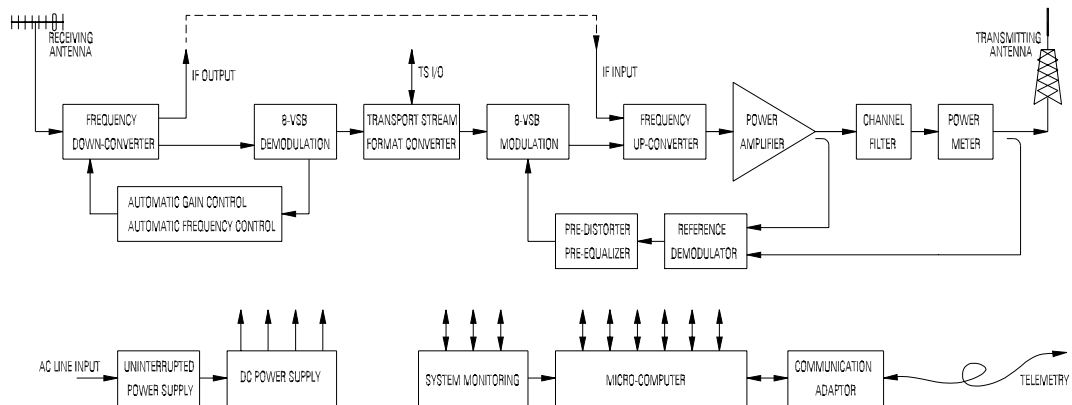


그림 2-4. 지상파 Digital TV 중계기 구성도

Fig. 2-4. A block diagram of digital TV repeater

지상파 디지털 TV 신호를 중계하기 위한 중계기는 수신부, 변조부, RF 처리부, HPA 서버 시스템(그림 2-4에서 Power Amplifier, Channel Filter,

Power Meter), 안테나로 구성되어 있다.

2.3.1 시스템의 요구 기능

HPA 서브 시스템은 다음과 같은 기능을 가져야 한다.

- (1) 8-VSB 방식으로 변조되고 UHF 채널(470 ~ 806 MHz)로 상향 변환된 RF 신호를 규정 전력 레벨로 증폭 시키는 기능
- (2) 출력 레벨을 규정된 범위 내에서 유지시키는 기능
- (3) 인접채널의 간섭을 줄이기 위하여 스퓨리어스 성분을 억제하는 기능
- (4) 자체적인 회로 감시기능, 과열, 과전류, 안테나 임피던스 부정함에 의한 전력 반사에 대한 보호 기능
- (5) 로컬 또는 원격으로 시스템의 각 기능을 제어하는 기능
- (6) 이중화에 의한 송신 중단 방지 기능

2.3.2 시스템의 전기적인 요구 규격

- (1) 동작주파수 범위 : 470 ~ 806 MHz
- (2) 증폭기 class : AB급
- (3) 출력 전력 : 100 Wav
- (4) 출력 전력 허용 편차 : 상한 10 %, 하한 20 % (무선설비 규칙 제 16조)
- (5) 스퓨리어스 발사 강도 : 기본주파수의 평균전력에 대해 60 dB 이하 (무선설비 규칙 제5조)
- (6) Emission Mask[xi]
 - . 채널 경계 주파수로부터 0.5 MHz 이내 : 평균 송신 전력에 대해 47 dB 이상 감쇠(스펙트럼 Flat-top으로부터 -36 dB 이상).
 - . 채널 경계 주파수로부터 0.5 ~ 6 MHz 사이 : $-11.5[\Delta f+3.6]$ dB 감쇠. 여기서 Δf 는 채널 경계 주파수로부터의 주파수차임.

. 채널 경계 주파수로부터 6 MHz 이상 : 평균 송신 전력에 대해 110 dB 이상 감쇠.

(7) Group Delay Variation : 200 ns 이하 (Channel Filter를 포함하였을 경우)

(8) AM-AM conversion : 0.5 dB 이내(TBC)

(9) AM-PM conversion : 5° 이내(TBC)

2.4 지상파 DTV HPA 서브 시스템

2.4.1 시스템 구성

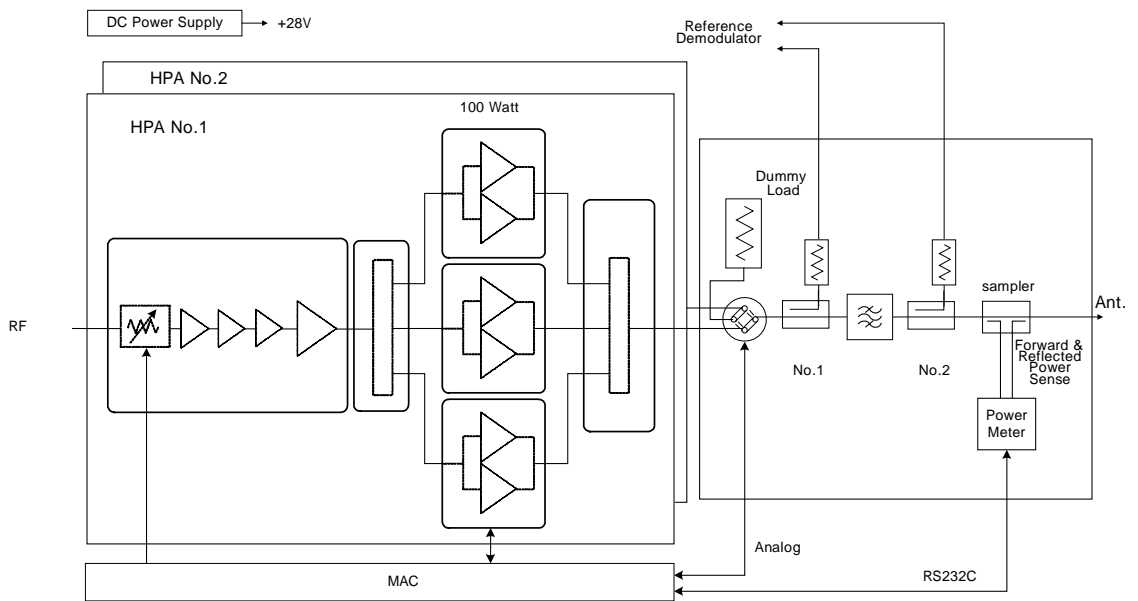


그림 2-5. 100 Watt HPA 서브 시스템 구성도

Fig. 2-5. A block diagram of 100 Watt HPA subsystems

HPA 서브 시스템은 그림 2-5와 같이 HPA No.1, HPA No.2 (HPA 는 레벨 제어단 및 구동증폭단, 중간증폭단, 100 Watt 전력증폭단으로 구성됨), 절환

스위치, 방향성 결합기 No.1, 채널여과기, 방향성 결합기 No.2, 전력 Sampler(전력검출기-순방향 및 역방향 방향성 결합기로 구성되어 있음), 감시, 경보 및 제어부, 전원부로 구성된다.

2.4.2 시스템 기능

HPA 서브 시스템은 다음과 같은 기능을 가진다.

- (1) 증폭단은 DTV RF 처리부로부터 8-VSB 변조된 RF 신호를 입력 받아 규정 송신 출력 레벨로 증폭시켜 그 출력을 방향성 결합기 No.1으로 공급한다.
- (2) 증폭단 출력은 방향성 결합기 No.1을 통해 채널여과기로 공급됨과 동시에, 커플링된 일부 출력은 전력증폭기 비선형성 전치보상을 위하여 DTV RF 처리부에 있는 기준복조기로 출력된다.
- (3) 방향성 결합기 No.1을 통과해 출력된 전력은, 인접채널 간섭을 없애기 위해, 채널 여과기에 의해 채널 대역외 성분이 필터링 되어 방향성 결합기 No.2로 출력된다.
- (4) 채널 여과기로부터 전력을 공급 받은 방향성 결합기 No.2는 출력 전력을 측정하기 위한 출력 전력검출기에 출력을 공급함과 동시에, 커플링된 일부 출력은 여과기 비선형성 전치 보상을 위하여 DTV RF 처리부에 있는 기준복조기로 출력된다.
- (5) 방향성 결합기 No.2로부터 출력된 전력은 HPA 서브 시스템 최종 출력을 측정하고, 안테나 입력으로부터의 반사 전력을 측정하기 위하여 전력검출기로 공급된다.
- (6) 이 전력검출기에 공급된 전력은 안테나에 공급됨과 동시에, 일부는 커플링되어 전력측정 모듈에 의해 HPA 서브 시스템의 출력 전력이 측정되며, 이 값에 의해 주제어기가 송신 출력을 감시할 수 있는 기능을 가진다.
- (7) HPA 시스템은 동일한 두 대의 HPA 시스템으로 구성되어 이중화되어 있고, HPA 출력단과 방향성 결합기 No.1 사이에 절환 스위치가

있어서, 이 절환 스위치에 의해 두 HPA 간의 절환이 이루어진다.

- (8) 절환 스위치의 절환은 증계기 MAC에 의해 절환 될 수 있으며, 수동조작에 의해서도 절환이 이루어질 수 있는 기능을 가진다.
- (9) HPA 서브 시스템에는 서브 시스템을 감시 및 제어하는 HPA 감시, 경보 및 제어시스템이 있어서, 출력 전력을 안정화 하는 기능, 주 제어기의 명령을 받아서 HPA 간에 출력을 절환하거나, HPA 상태를 보고하는 기능을 가진다.

2.4.3 시스템의 구성

HPA 서브 시스템은 입력 분배기, HPA No.1, HPA No.2, 절환 스위치, Dummy Load, 방향성 결합기 No.1, 채널어파기, 방향성 결합기 No.2, 전력 검출기, 감시, 경보 및 제어부, 전원부로 구성된다. 이중 HPA는 레벨제어 단 및 구동증폭단, 중간증폭단, 100 Watt 단위 전력증폭기, 전력결합기 등으로 구성되어 있다.

2.4.4 시스템의 기능

(1) 레벨제어 및 구동증폭단

레벨제어 및 구동증폭단은 전압 제어 감쇠기, 4 단 증폭단으로 구성된다. 주파수 상향기로부터 들어온 신호는 송신 출력 레벨 안정화를 위해 전압 제어 감쇠기를 거친 후 4 단 증폭, 중간증폭단을 거친후 전력분배기에 의해 3 개의 100 Watt 단위 전력증폭기로 분배된다.

(2) 100 Watt 전력증폭단

100 Watt 전력증폭단은 100 Watt 단위 전력증폭기 및 전력분배기 그리고 전력결합기 및 출력검출부로 구성된다. 레벨제어 및 구동증폭단, 중간증폭단으로부터 받은 입력 전력은 3 개의 출력으로 분배되어 3 개의 100 Watt 단위 전력증폭기에 입력된다. 3 개의 100 Watt 단위 전력증폭기에 의해 최종적으로 증폭된 전력은 전력결합기에 의해 하나로 모아져 하나의 출력 포

트로 출력된다.

100 Watt 전력증폭기의 출력 검출부는 규정 출력을 출력하고 있는지를 판단하는 데 이용된다.

(3) 출력 전환 스위치

하나의 HPA 시스템이 정상 동작하지 않거나 운용자의 개입에 의해 HPA No.1 과 HPA No.2 의 출력을 전환 가능하도록 하는 기능을 가지며, 스위치의 전환은 HPA 랙에서 수동으로 전환하거나 주제어기의 명령에 따른다.

출력 전환 스위치에는 고전력 Dummy Load 가 연결되어 있어서 대기중인 HPA 시스템에 연결되어 안정된 부하 역할을 한다.

(4) 채널여파기

채널여파기는 채널 대역외 스펙트럼을 필터링하여, 인접채널에 대한 간섭을 배제하는 기능을 한다. 여기에 사용하는 채널여파기는 고전력에서 동작 가능해야 하며, 군지연으로 인한 왜곡을 줄이기 위해 규정한 군지연 변화 특성을 가져야 한다.

(5) 방향성 결합기 및 전력검출기

방향성 결합기는 증폭기의 비선형 특성으로 인한 신호왜곡, 여파기의 비선형 특성으로 인한 신호왜곡을 보정하는 기준복조기로 Coupled Output 을 제공하며, 전력검출기는 송신기로부터 안테나에 입력되는 출력을 측정하고, 안테나 입력으로부터 반사되는 반사전력을 측정하기 위한 전력측정기에 Coupled Output 을 제공한다.

제 3 장 전력증폭기의 설계 및 구현

다단 전력증폭기의 설계는 입·출력 전력의 세기를 고려한 사용소자의 제한에 따라 각 단계별로 소자의 요구 성능에 적합한 개별적인 설계를 하여야 한다. 이와 같은 설계 방법에 의해 전체 전력증폭기는 크게 구동증폭단과 전력증폭단의 두 부분으로 나누어 설계할 수 있다.

본 장에서는 사용소자의 제한성을 고려한 전력증폭기의 구현을 위해 구동증폭단 및 중간증폭단 그리고 100 Watt 단위 전력증폭기를 설계 및 제작하였다.

각각의 증폭단은 그 구현을 위한 설계 목표를 설정한 후, 특성을 고려하여 설계하였으며, 소자의 특성 및 올바른 구현을 위해 설계 대상을 시뮬레이션하였다. 그리고 시뮬레이션의 결과를 토대로 제작된 각 증폭단의 특성을 측정하여 설계 목표 및 시뮬레이션 결과와의 비교 및 분석을 시행하였다.

따라서, 본 장에서는 구동증폭단 및 중간증폭단 그리고 100 Watt 단위 전력증폭기에 대한 일련의 수행과정을 각각의 절로 구분하여 기술하였다.

3.1 구동증폭단의 설계 및 구현

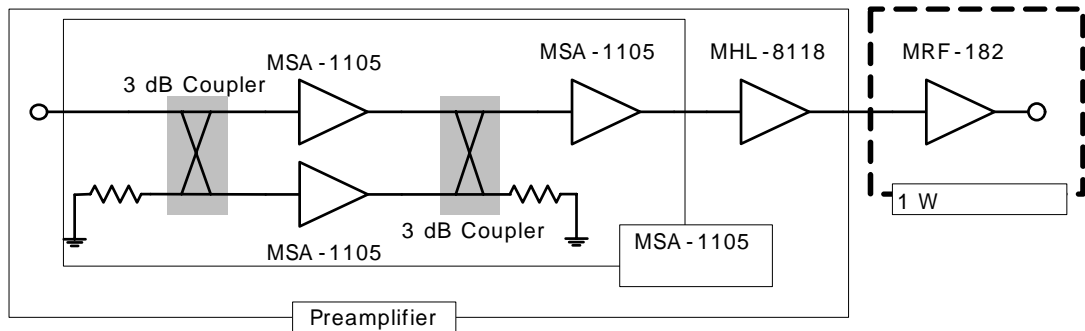


그림 3-1. 구동증폭단의 구성도

Fig. 3-1. A block diagram of the driving amplifier stage

먼저 구동증폭단은 대역내에서 고이득 및 높은 선형성과 안정성을 위해 AB 급 증폭을 하도록 설계하였다. 전력증폭단의 설계에 있어서는 1 dB 압축점이 매우 중요한 파라미터가 되며, 따라서 설계시 1 dB 압축점으로부터 수 dB 이하의 점까지 동작범위를 선택하여 회로가 낮은 왜곡 특성을 나타내도록 해야 한다. 특히 전력증폭기의 설계 및 제작에 있어서는 전력소자의 모델링 파라미터가 신호전력 레벨 및 주파수에 따라 비선형 특성이 나타나는 것에 주의하여 설계하여야 한다. 그러나 FET 소자에 대한 비선형 모델링 계수를 측정하는데는 고가의 장비 확보를 필요로 할 뿐만 아니라 측정 방법상에도 많은 노력이 요구된다. 따라서 본 연구에서는 FET 소자의 제작사가 제공하는 비선형 계수를 근거로 증폭기를 구현하였다 [xii],[xiii].

구동증폭단을 설계·제작하기 위해서는 먼저 구동증폭단을 선형적으로 동작시킬 수 있는 전치증폭기를 설계해야 한다. 전치증폭기는 이득 10.5 dB 인 HP 사의 MSA-1105, 손실이 0.3 dB 인 3 dB 방향성 결합기 그리고 이득 18 dB 인 Motorola 사의 MHL-8118 을 사용하여 구성하였으며, 1 Watt 단위 증폭기에는 이득 12 dB 인 Motorola 사의 MRF-182 를 이용하였다. 그림 3-1 은 구동증폭단의 구성을 나타낸 것이며, 최적화를 위한 전체 1 Watt 구동 증폭단의 설계 목표치는 표 3-1에 나타내었다.

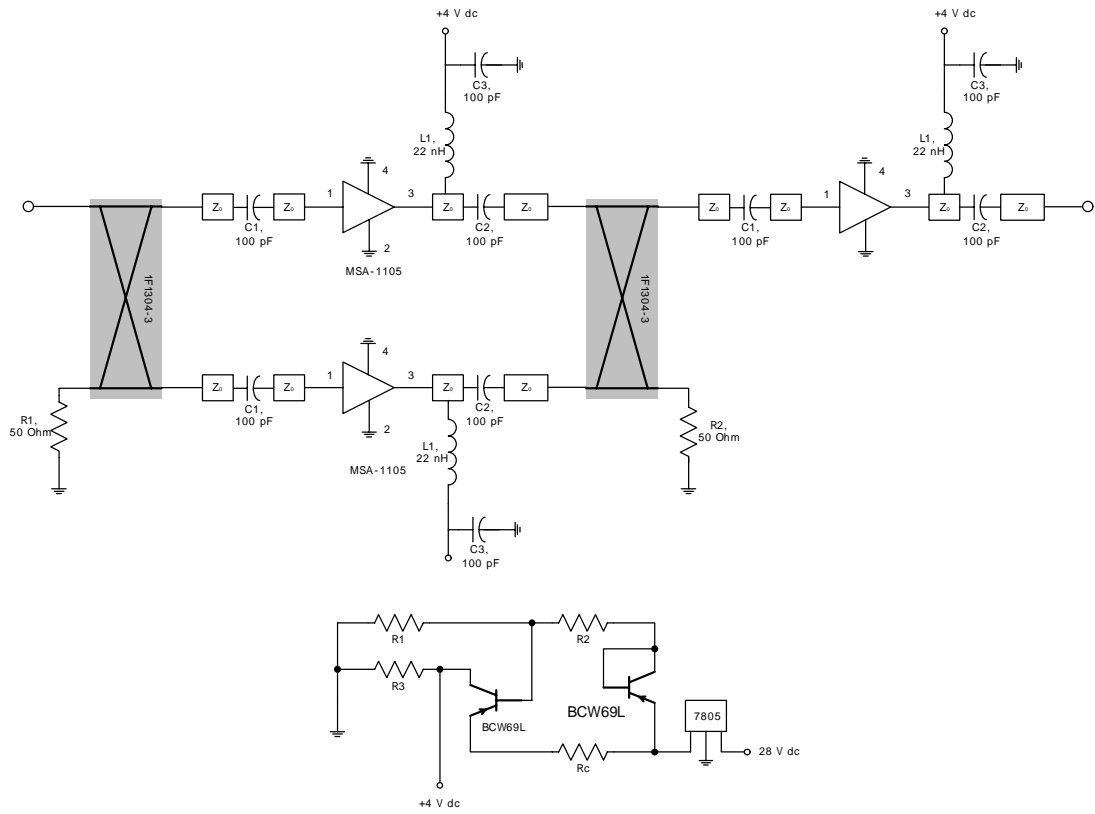
표 3-1. 1 Watt 구동증폭단의 설계 사양

Table 3-1. A design specification of 1 Watt driving amplifier stage

항 목	성 능 규 격
주 파 수	470 ~ 806 MHz
이 득	50 dB 이상
입 력 삽 입 손 실	-10 dB 이하
이득평탄도(주파수내)	±1.5 dB 이하
이득평탄도 (채널내)	±0.1 dB 이하
상호 변조 왜곡 특성	-45 dB 이하

출 력 전 력	1 W _{peak} 이상
균 지 연 특 성	변동폭이 ±10 ns 이하

3.1.1 MSA-1105 단위 증폭기의 회로 설계



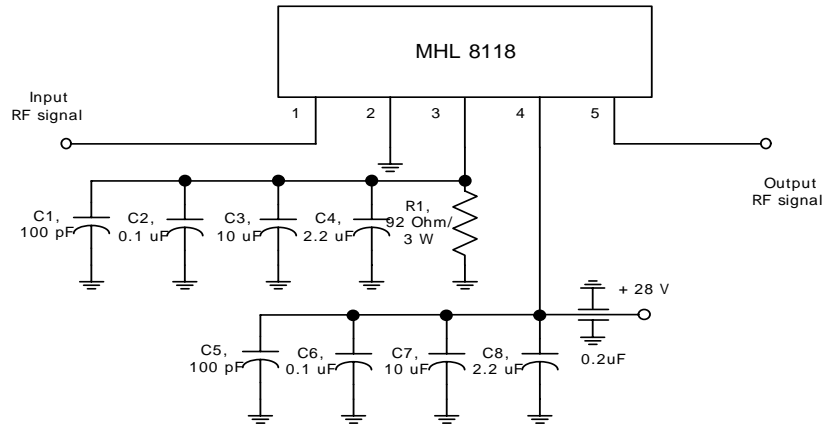
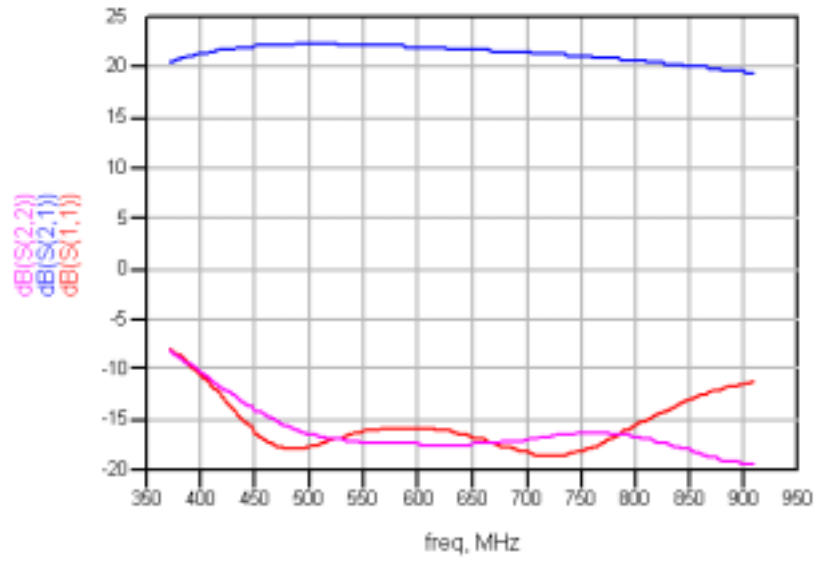


그림 3-2. 전치증폭기 회로도

Fig. 3-2. A circuit of the preamplifier

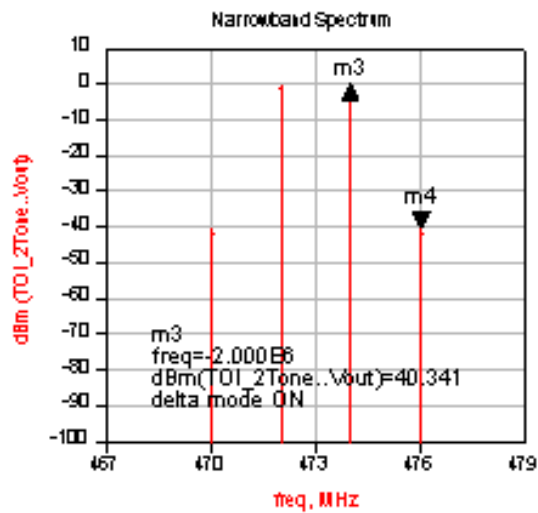
그림 3-2는 전치증폭기(Preamplifier) 회로 및 전원 회로를 나타내며, 8-VSB 모듈레이터로부터 입력되는 신호의 변화에 전치증폭기의 입력단을 보호하기 위해 3 dB 방향성 결합기를 이용하여 평행증폭기의 형태로 구현하였다. 인가된 +28 V DC 전원은 정전압 트랜지스터를 이용하여 +5 V DC 전원으로 변환하여 MSA-1105에 공급된다[xiv].

그림 3-1과 같이 이득 10.5 dB 인 HP 사의 MSA-1105, 손실이 0.3 dB 인 3 dB 방향성 결합기를 이용한 MSA-1105 단위 증폭기는 각각 $I_d = 25 \text{ mA}$ 조건에서 바이어스 회로 부분을 포함하여 이득이 470 ~ 806 MHz 대역에서 20 dB 이상이 되도록 HP 사에서 제공하는 비선형 데이터를 사용하여 시뮬레이션 하였으며, 최적화된 시뮬레이션 결과를 그림 3-3(a)에 나타내었다. 그 결과 주파수 470 ~ 806 MHz 의 336 MHz 대역에서 21 dB 이상의 이득과 ± 1 dB 의 이득평탄도를 가지며, -15 dB 이하의 입·출력 반사손실 특성을 나타내었다. 그림 3-3(b)와 그림 3-3(c)는 바이어스 전압을 28 V DC, 전류 80 mA 인가하여 중심주파수 473 MHz 와 803 MHz 에서 2 MHz 주파수 간격의 두 신호 -20 dBm 을 MSA-1105 단위 증폭기에 입력할 때 각각 40.34 dBc, 40.90 dBc 의 상호 변조 왜곡 특성의 시뮬레이션 결과를 보여주고 있다.



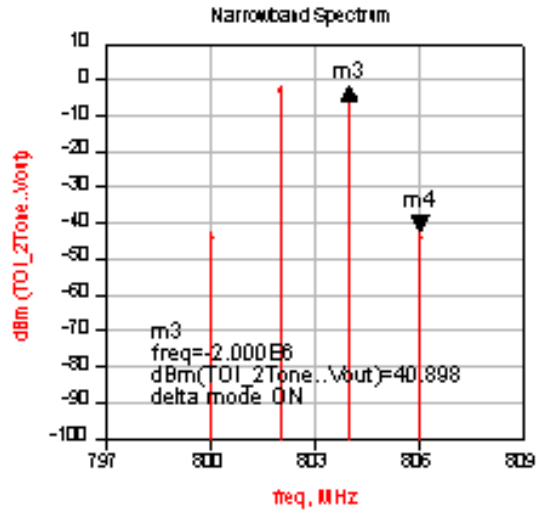
(a) 이득 및 반사손실 특성

(a) The gain and return loss characteristics



(b) 주파수 473 MHz 에서의 상호 변조 왜곡 특성

(b) The intermodulation distortion characteristics at the frequency
473 MHz



(c) 주파수 803 MHz 에서의 상호 변조 왜곡 특성

(b) The intermodulation distortion characteristics at the frequency 803 MHz

그림 3-3. MSA-1105 단위 증폭기의 시뮬레이션 결과

Fig. 3-3. A result of MSA-1105 unit amplifier simulation

3.1.2 MSA-1105 단위 증폭기의 특성 측정

그림 3-4는 주파수 470 ~ 806 MHz 에서 입력 신호의 크기를 -20 dBm 인가 시킬 때, 제작된 MSA-1105 단위 증폭기의 소신호 이득 및 입·출력 반사계수 측정을 위한 구성이며, 측정시 장비의 보호를 위해 증폭기의 출력단에 40 dB/50 Watt 감쇠기를 삽입하였다.

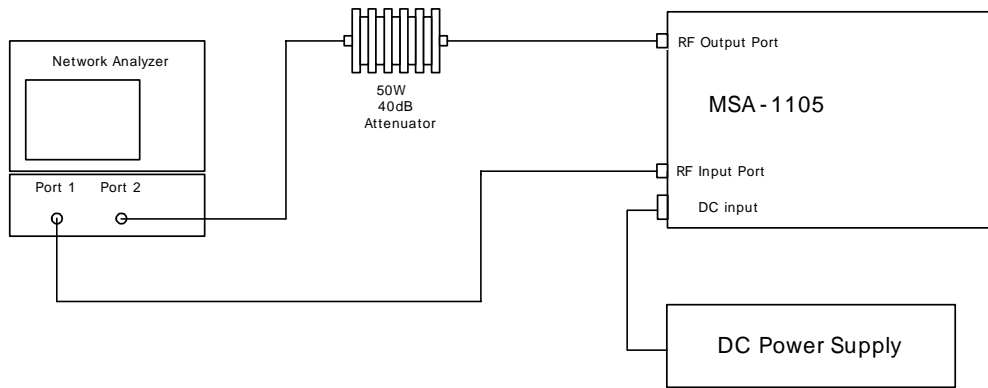


그림 3-4. 네트워크 분석기를 사용한 MSA-1105 단위 증폭기의 이득 측정 장치의 구성

Fig. 3-4. The MSA-1105 unit amplifier measuring system using network analyzer

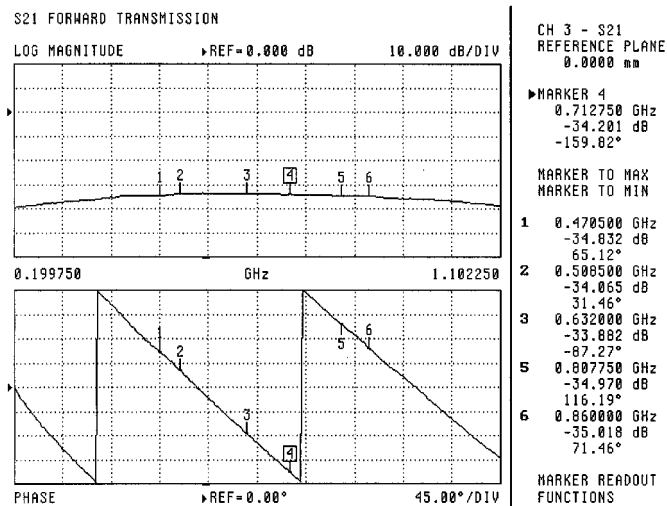
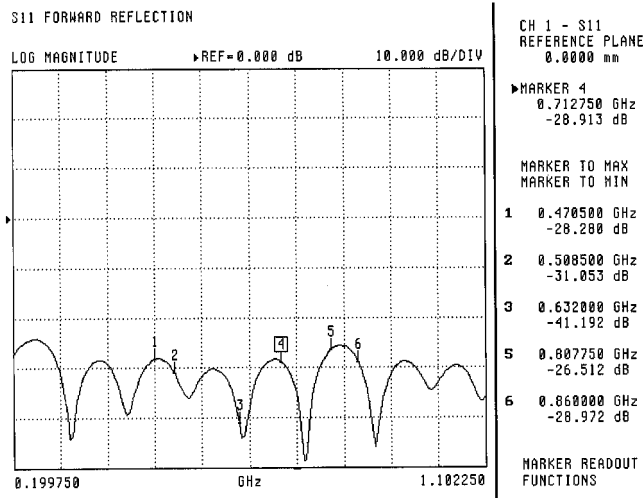


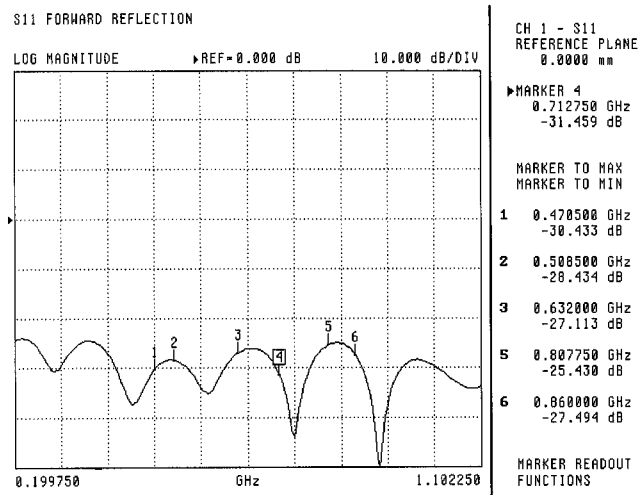
그림 3-5. MSA-1105 단위 증폭기의 이득 및 위상 특성

Fig. 3-5. The gain and phase characteristics of the MSA-1105 unit amplifier



(a) 입력 반사손실

(a) The input return loss



(b) 출력 반사손실

(b) The output return loss

그림 3-6. 제작된 MSA-1105 단위 증폭기의 입·출력 반사손실

Fig. 3-6. The input and output return loss of the fabricated MSA-1105 unit amplifier

출력단에 40 dB 감쇠기를 부가한 상태에서 측정된 소신호 이득 및 위상

을 그림 3-5에 나타내었으며, MSA-1105 단위 증폭기는 25 dB 이상의 이득과 ± 0.5 dB의 이득평탄도를 보였다. 그림 3-6은 입·출력 반사손실을 나타내며 -25 dB 이하의 특성을 나타내었다. 따라서 여러 특성이 시뮬레이션 결과와 아주 잘 일치하며, 이득이 시뮬레이션한 값과 4 dB 정도의 차이를 나타내는데, 이것은 소모된 전류에 기인한 것이다.

3.1.3 전치증폭기의 특성 측정

전치증폭기의 설계는, 첫째단과 둘째단은 Silicon Bipolar MMIC 인 MSA-1105 와 3 dB Quadrature(90°) 하이브리드를 이용하여 평행증폭기의 형태로, 셋째단은 내부 정합된 푸시풀(Push-Pull) 증폭기인 MHL-8118 을 사용하여 제작하였다. 제작된 전치증폭기는 주파수 470 ~ 806 MHz 에서 입력 신호 -20 dBm 을 인가 시킬 때 소신호 이득 및 입·출력 반사계수 측정을 위해 회로망 분석기를 사용하였다. 한편 측정시 장비의 보호를 위해 증폭기의 출력단에 20 dB/10 Watt 감쇠기를 삽입하였다. 측정 결과 소신호 이득 및 위상을 그림 3-7에 나타내었으며, 전치증폭기는 36 dB 이상의 이득과 ± 1.2 dB 의 이득평탄도를 나타내었다. 그림 3-8은 -22 dB 이하의 입·출력 반사손실을 나타내었다.

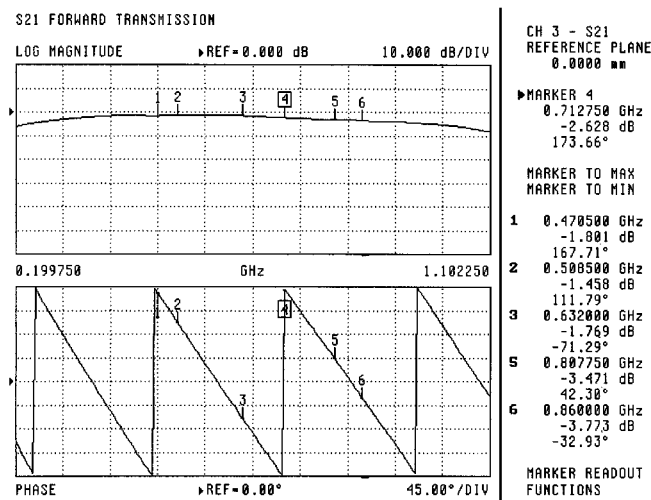
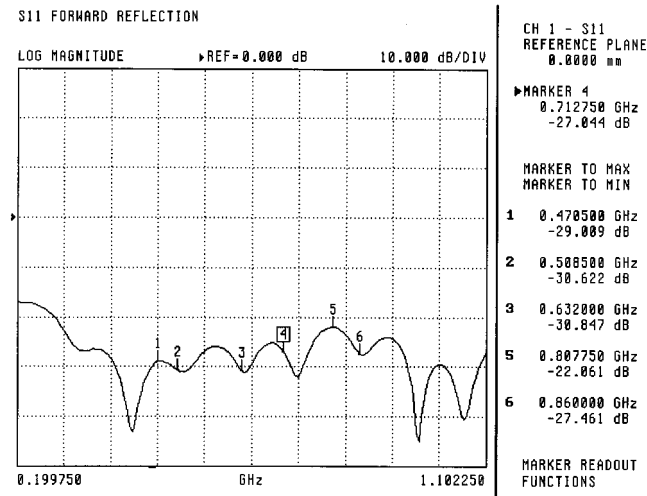


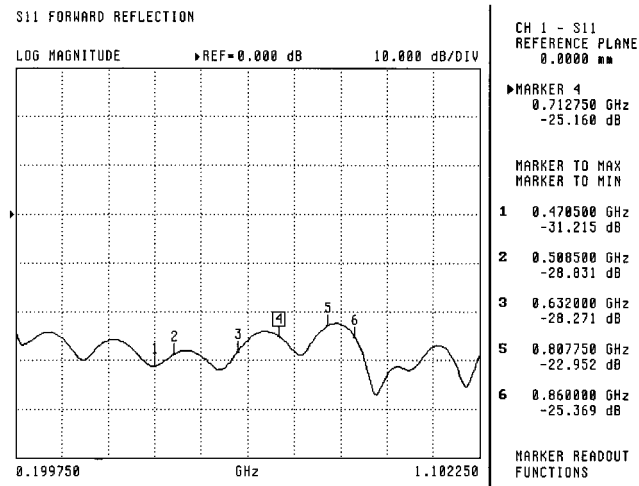
그림 3-7. 전치증폭기의 이득 및 위상 특성

Fig. 3-7. The gain and phase characteristics of the preamplifier



(a) 입력 반사손실

(a) The input return loss



(b) 출력 반사손실

(b) The output return loss

그림 3-8. 제작된 전치증폭기의 입·출력 반사손실

Fig. 3-8. The input and output return loss of the fabricated preamplifier

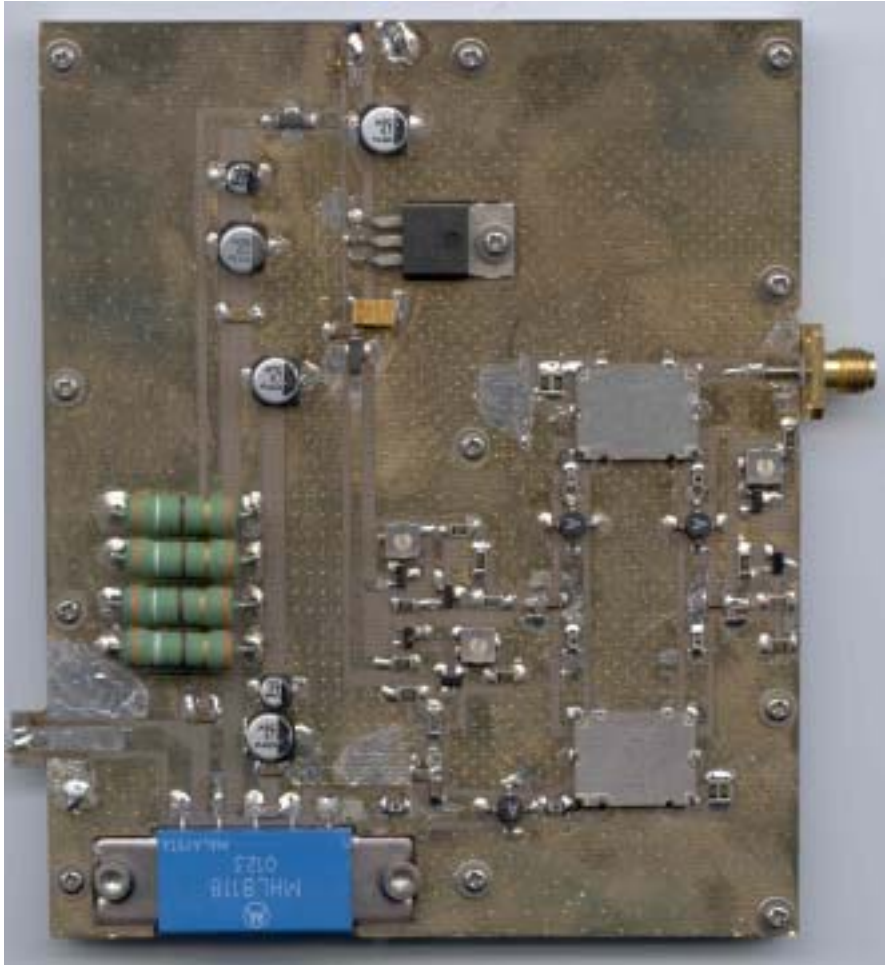


그림 3-9. 제작된 전치증폭기의 사진

Fig. 3-9. The photograph of the fabricated preamplifier

그림 3-9는 기판 두께 0.8 mm, 유전율 2.53 인 FR-4 기판을 사용하여 제작된 전치증폭기의 실물 사진을 보여준다.

3.1.4 1 Watt 단위 증폭기 설계

구동증폭단의 설계에서 첫째단과 둘째단은 Silicon Bipolar MMIC 인 MSA-1105 를 이용하여 평행증폭기의 형태로, 셋째단은 내부 정합된 푸시풀 (Push-Pull) 증폭기인 MHL-8118, 넷째단은 MOSFET 인 MRF-182 를 사용하였다. MRF-182 는 Motorola 사의 DTV 송신 주파수 대역(470 ~ 806 MHz)에서 동작하는 순시치 전력(PEP) 30 Watt 용 MOSFET 이다. 디지털 TV 주파수 전달 형태인 8-VSB 에서 안정적인 동작을 위해서는 평균 출력 전력을 순시치 전력보다 10 dB 낮은 3 Watt 를 최대 출력 전력으로 사용 가능하며, 본 논문에서는 구동증폭단의 입력이 최대 -20 dBm 일때 구동증폭단의 출력 전력이 1 Watt 가 되도록 구성하였다.

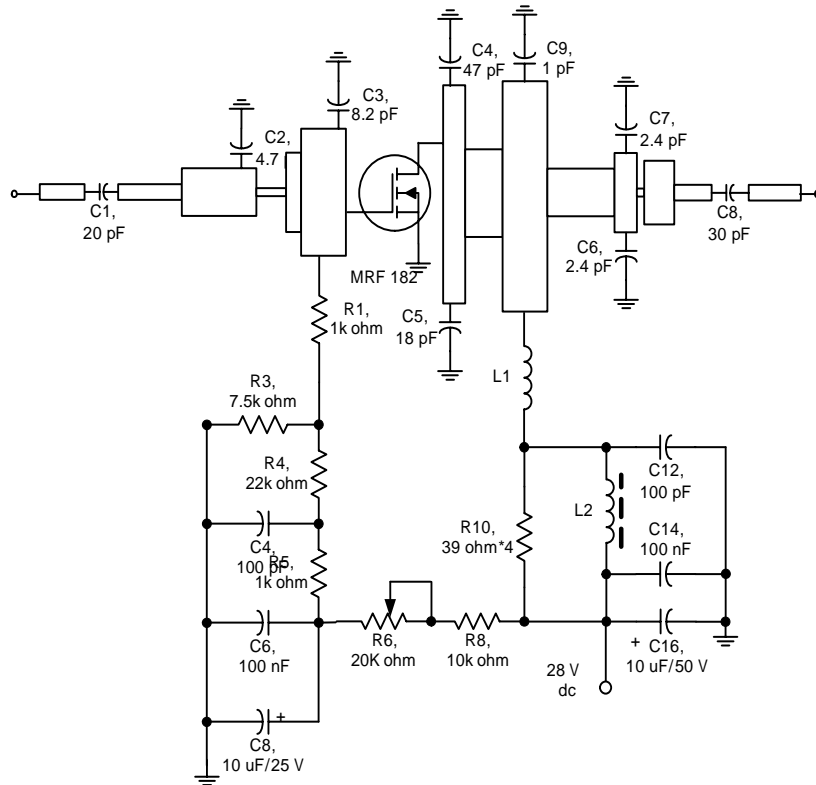
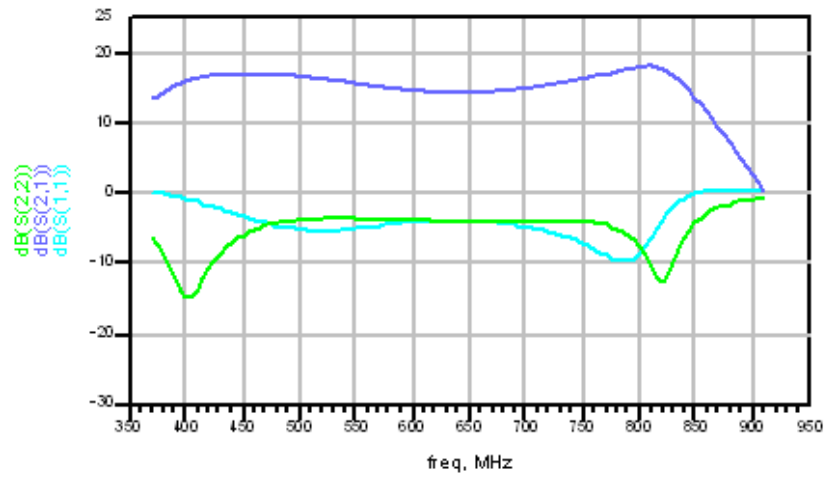


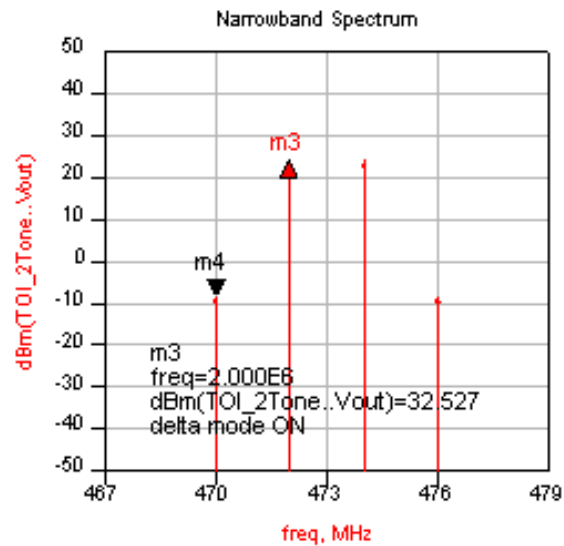
그림 3-10. 1 Watt 단위 증폭기의 회로 및 바이어스회로

Fig. 3-10. A circuit of 1 Watt unit amplifier and bias circuit



(a) 이득 및 반사손실 특성

(a) The gain and return loss characteristics



(b) 상호 변조 왜곡 특성

(b) The intermodulation distortion characteristics

그림 3-11. 1 Watt 단위 증폭기의 시뮬레이션 결과

Fig. 3-11. A result of 1 Watt unit amplifier simulation

그림 3-10은 1 Watt 단위 증폭기의 회로 및 바이어스회로를 나타내며,

MOSFET 인 MRF-182 를 $V_{ds} = 28\text{ V}$, $I_{ds} = 400\text{ mA}$ 조건에서 바이어스 회로 부분을 포함하여 이득이 사용주파수 대역에서 14 dB 이상이 되도록 초고주파 대 해석 S/W 인 HP 사의 Advanced Design System 1.3 을 이용하여 최적화하였다. 그 결과를 그림 3-11(a)에 나타내었으며, 주파수 336 MHz 대역에서 14 dB 이상의 이득과 $\pm 2\text{ dB}$ 의 이득평탄도를 나타내었다. 그림 3-11(b)는 바이어스 전압을 28 V DC, 전류를 550 mA 인가하여 중심주파수 473 MHz 에서 2 MHz 주파수 간격의 두 신호 15 dBm 을 1 Watt 단위 증폭기에 입력할 때 32.53 dBc 의 상호 변조 왜곡 특성을 보여주고 있다.

3.1.5 1 Watt 단위 증폭기의 특성 측정

1 Watt 단위 증폭기의 소신호 이득 및 입·출력 반사계수 측정을 위해 회로망 분석기를 사용하였으며, 측정시 장비의 보호를 위해 증폭기의 출력단에 30 dB/50 Watt 감쇠기를 삽입하였다.

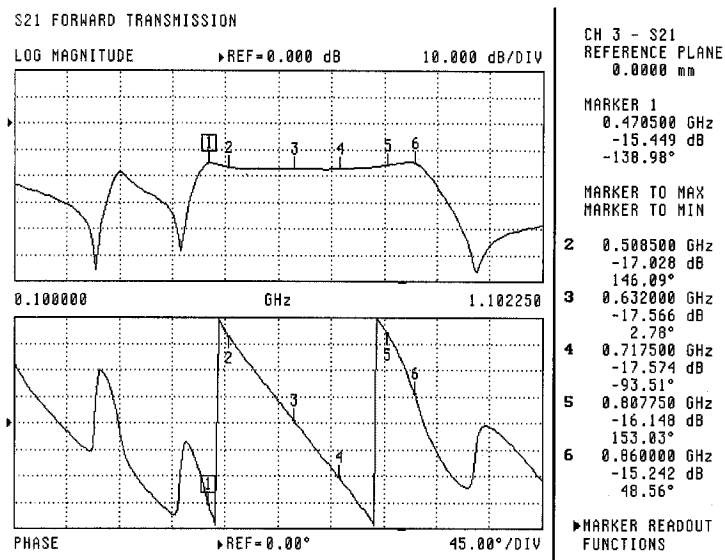


그림 3-12. 제작된 1 Watt 단위 증폭기의 소신호 이득

Fig. 3-12. A small signal gain of the fabricated 1 Watt unit amplifier

출력단에 30 dB 감쇠기를 부가한 상태에서 측정된 소신호 이득 및 위상을 그림 3-12에 나타내었으며, 1 Watt 단위 증폭기는 사용 주파수 대역에서 12.5 dB 이득과 ± 0.3 dB의 이득편탄도를 나타내었다.

3.1.6 구동증폭단의 특성 측정

그림 3-1과 같이 구성된 구동증폭단의 이득을 측정하기 위하여 출력단에 20 dB 감쇠기를 부가한 상태에서 측정된 소신호 이득 및 위상을 그림 3-13에 나타내었으며, 구동증폭단은 주파수 470 ~ 806 MHz의 336 MHz 대역에서 53.5 dB 이상의 이득과 ± 0.5 dB의 이득편탄도를 보였다. 그림 3-14는 입출력 반사손실을 나타내며 -12 dB 이하의 특성을 나타내었다. 또한 Two-tone 신호가 증폭기에 입력되었을 때, 증폭기 출력에서 두 간섭 신호에 의해 발생하는 상호 변조 왜곡 특성을 그림 3-15와 같은 구성으로 측정하여 전송 신호의 품질에 증폭기의 비선형성이 미치는 영향의 정도를 추정하였다.

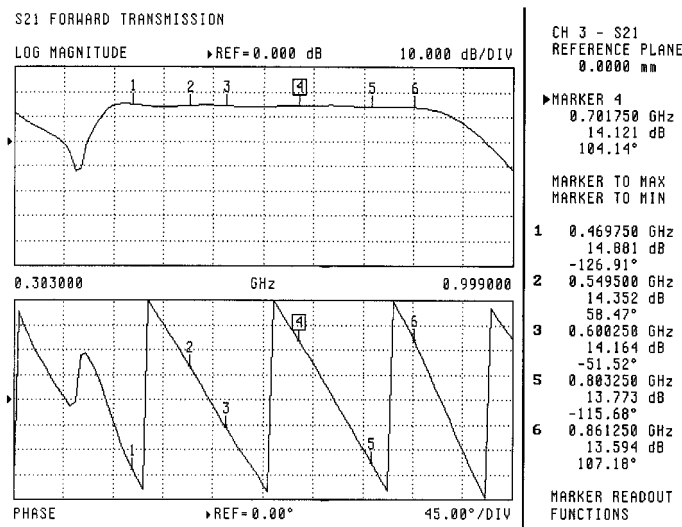
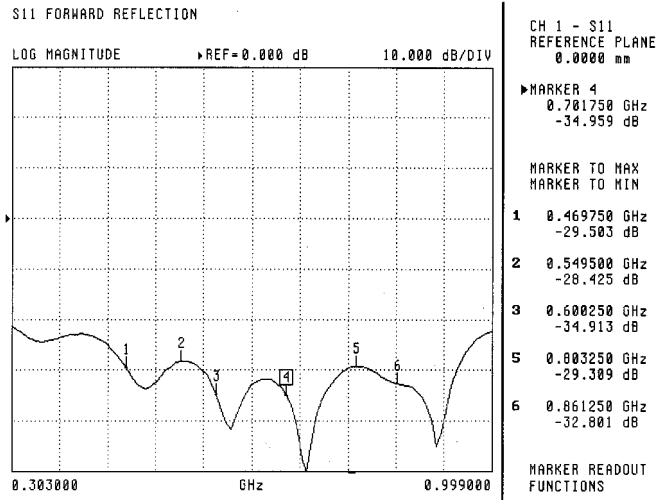


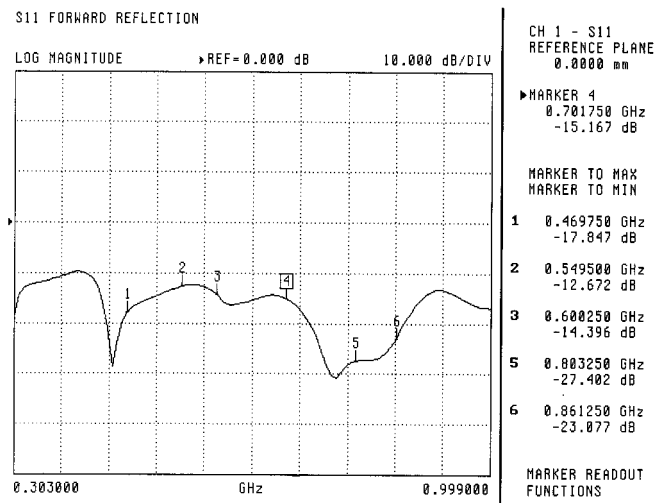
그림 3-13. 제작된 구동증폭단의 소신호 이득

Fig. 3-13. A small signal gain of the fabricated driving amplifier stage



(a) 입력 반사손실

(a) The input return loss



(b) 출력 반사손실

(b) The output return loss

그림 3-14. 제작된 구동증폭단의 입·출력 반사손실

Fig. 3-14. The input and output return loss of the fabricated driving amplifier stage

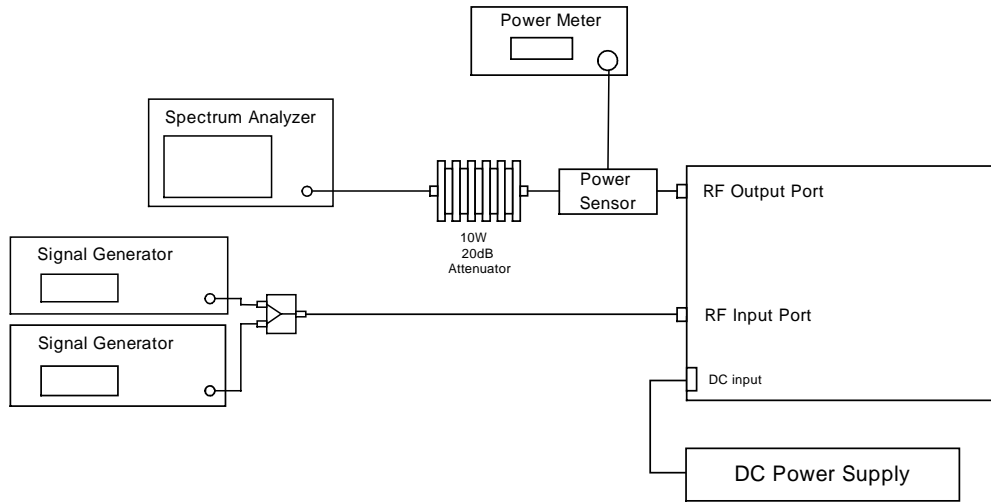
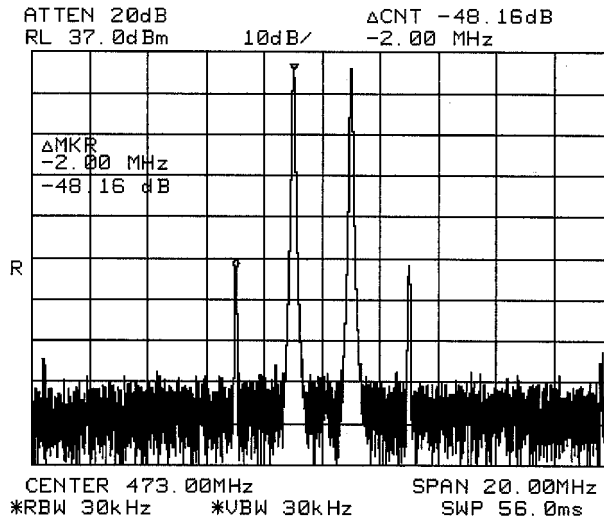


그림 3-15. 스펙트럼 분석기를 사용한 구동증폭단의 상호 변조 왜곡 시험장치의 구성

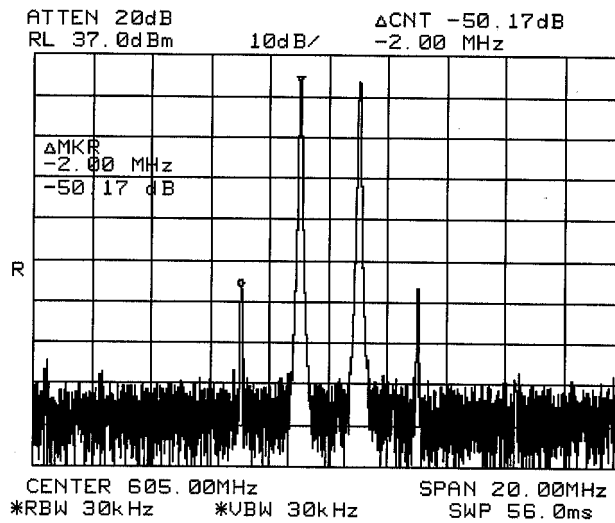
Fig. 3-15. The driving amplifier stage measuring system for IMD using spectrum analyzer

그림 3-16은 바이어스 전압을 28 V DC, 전류 900 mA 인가하여 출력 전력이 1 Watt 이고 사용주파수 대역에서 2 MHz 주파수 간격의 두 신호를 구동 증폭단에 입력할 때 상호 변조 왜곡 특성의 측정 결과를 보여주고 있다.



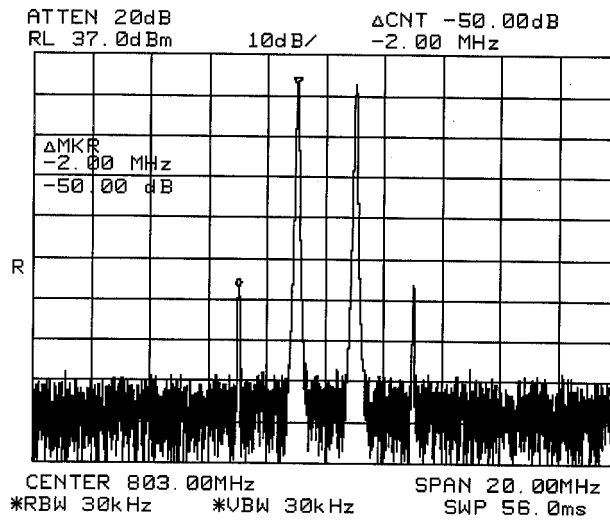
(a) 주파수 473 MHz 에서의 상호 변조 왜곡 특성

(a) The intermodulation distortion characteristics at the frequency
473 MHz



(b) 주파수 605 MHz 에서의 상호 변조 왜곡 특성

(b) The intermodulation distortion characteristics at the frequency
605 MHz



(c) 주파수 803 MHz 에서의 상호 변조 왜곡 특성

(c) The intermodulation distortion characteristics at the frequency
803 MHz

그림 3-16. 제작된 구동증폭단의 상호 변조 왜곡 특성

Fig. 3-16. The IMD characteristics of the fabricated driving
amplifier stage

측정 결과, 2 MHz 주파수 간격의 두 신호 -20 dBm 을 구동증폭단에
입력할 때 설계 사양인 45 dBc 보다 우수한 48 dBc 이상의 상호 변조 왜곡
특성을 나타내었다



그림 3-17. 제작된 구동증폭단의 사진

Fig. 3-17. The photograph of the fabricated driving amplifier stage

그림 3-17은 두께 0.8 mm, 유전율 2.53 인 기판을 사용하여 제작된 전치증폭기와 1 Watt 단위 증폭기로 구성된 광대역 구동증폭단의 실물 사진을 보여준다.

3.2 중간증폭단의 설계 및 구현

증폭기에 사용되는 반도체 소자인 바이폴라 트랜지스터 및 FET 는 비선형성을 갖고 있다. 이러한 반도체 소자는 소신호로 동작하는 경우 비교적 선형성을 가지고 있으나, 증폭기의 출력이 수 100 mW 이상에서는 그 선형성이 급격히 나빠진다. 즉 증폭기가 포화영역으로 접근하므로 증폭기의 이득이 줄어들게 된다. 또한 온도가 높은 환경 또는 전력증폭기에서 생기는 온도상승은 증폭기의 이득을 왜곡시킨다[xv],[xvi]. 이러한 이득의 불필요한 왜곡으로 인하여 증폭기의 선형성을 잃게 되는 경우가 많다.

선형 전력증폭기와 고전력 증폭기를 설계하는 데 있어서, 전자의 경우는 소신호 산란계수를 이용할 수 있는 반면에 후자는 이를 이용할 수 없는 것이 차이점이다. 그 이유는 전력증폭기의 경우 신호가 커질수록 FET에서 발생된 열과 또 다른 비선형성 특성 때문에 소신호 산란계수는 더 이상 사용할 수 없기 때문이다. 그러나 선형 전력증폭기, 즉 중간 전력증폭기는 고전력 증폭단을 구동하기에 충분한 출력과 높은 효율을 갖추어야 하는 동시에 선형 영역에서 동작해야 하므로 저전력증폭기와 같은 설계 방식인 소신호 산란계수를 이용하여 설계한다. 이때 가장 중요한 것은 이득의 압축이 생기지 않는 범위에서 출력을 얻도록 소자를 선택하는 일이다. 즉 다음단 소자의 동작이 포화 상태가 되지 않도록 하기 위해서는 전단의 이득을 조정해야 한다.

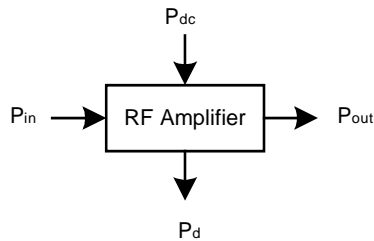


그림 3-18. 고주파 증폭기의 열역학적 표현

Fig. 3-18. The thermodynamic representation of RF amplifier

열역학적으로 전력증폭기는 직류 전력을 고주파 전력으로 변환시키는 전력 변환기라 할 수 있다[xvii]. 일반적인 증폭기는 직류 전원과 고주파 입력 신호가 인가되어 보다 높은 전력의 고주파 출력신호를 발생시키는 것을 말한다. 이들의 입력과 출력 사이에는 항상 에너지 보존의 원리에 따라 열역학 법칙을 만족시켜주며 동작하게 된다.

그림 3-18과 같은 증폭기의 경우, 열역학 법칙에 따라 다음의 관계를 만족시켜야 한다.

$$P_{in} + P_{dc} = P_{out} + P_d$$

(3-1)

여기서 P_{in} 은 입력 신호 전력, P_{dc} 는 직류 입력 전력, P_d 는 손실된 전력이며, P_{out} 는 출력 신호전력이다.

만약 고주파 전력이득(G)을

$$G = \frac{P_{out}}{P_{in}}$$

(3-2)

라고 정의하면

$$P_d = P_{dc} - (G-1)P_{in}$$

(3-3)

의 관계가 성립한다.

만약 직류 입력 전압이 일정하게 유지되고, 이득이 1 보다 큰 값으로 일정하다고 가정하면, 입력신호 레벨에 따라 소모되는 전력(P_d)은 음의 값을 가진다. 이러한 사실은 불가능하며 실제로 출력 신호 전력이 포화 상태에 도달되었음을 나타낸다. 즉 선형 동작 영역을 넘어서게 되면 입력의 세기에 따라 이득이 감소하는 이득 포화 현상이 일어나게 된다. 이때의 비선형 특성에 들어가기 전까지 1 dB 압축점까지의 출력 전력 범위를 다이내믹 영

역이라 한다[xviii]

3.2.1 중간증폭단의 구성

Ericsson 사의 PTF-10049 는 표 3-3에 보인 바와 같이 DTV 중계기용 광대역 HPA 시스템에서 85 Watt PEP 출력을 나타내는 LDMOS(Laterally Diffused Metal Oxide Semiconductor) 트랜지스터이다. 전형적인 출력 이득은 드레인에 +32 V DC 전원을 인가하고 A 급 바이어스 회로를 구성할 때 13.5 dB 이다[xix].

그림 3-19는 470 ~ 806 MHz 의 주파수대역에서 중간증폭단의 구성도이다. 이에 사용된 소자는 PTF-10049 로 13.5 dB 의 이득을 가지고 5 Watt 의 입력 전력레벨까지 동작하며 내부적으로 정합되어 높은 출력전력에 알맞게 되어 있다. $V_{DD}=32\text{ V}$, $I_{DQ}=800\text{ mA}$ 조건에서의 입·출력 반사계수는 표 3-4와 같으며, 표 3-2는 중간증폭단의 설계 목표치를 나타낸다.

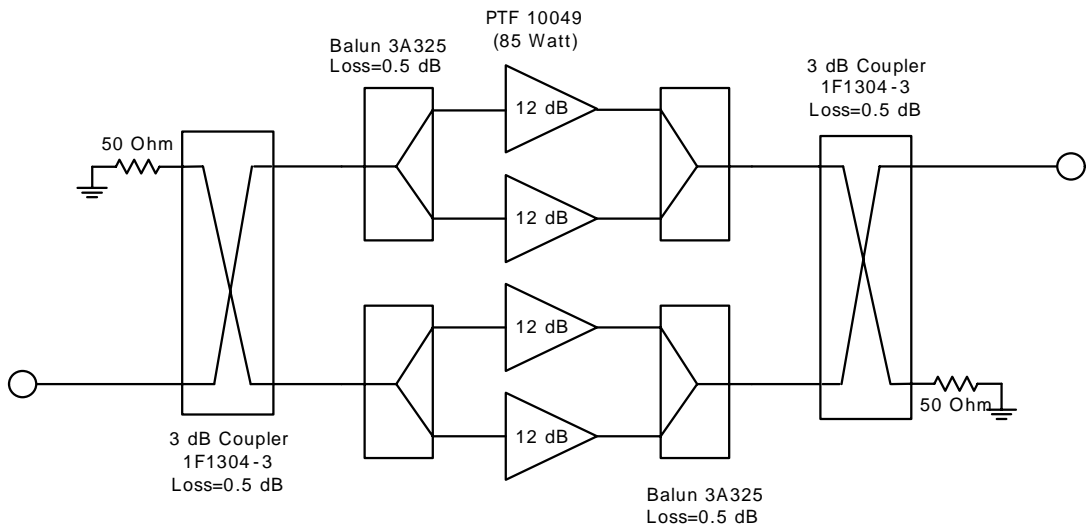


그림 3-19. 중간증폭단의 구성도

Fig. 3-19. The block diagram of the middle power amplifier stage

표 3-2. 중간증폭단 설계 사양

Table 3-2. A design specification of the 85 Watt middle amplifier stage

항 목	서 능 규 겨
주 파 수 범 위	470 ~ 806 MHz
이 득	65 dB 이상
이 득 평 탄 도	±0.5 dB 이하
상호 변조 왜곡 특성	35 dBc 이상
입력 반사 손실	-10 dB 이하
출력 반사 손실	-10 dB 이하
임 피 던 스	50 Ω
전 압	28 V DC

표 3-3. PTF-10049의 사양

Table 3-3. The operating specification of the PTF-10049

Parameter	PTF-1004)
Drain-Source Voltage, V_{DSS}	65 V DC
Gate-Source Voltage, V_{GS}	±20 V DC
Total Device Dissipation, P_D	225 Watts @ 25 °C
Thermal Resistance ($T_{flange}=70$ °C), $R_{\theta JC}$	0.5 °C/W
Gate Threshold Voltage ($V_{DS}=10$ V, $I_D=75$ mA), $V_{GS(th)}$	2.0 V
Transconductance, ($V_{DS}=10$ V), G_{fs}	2.8 Siemens @ $I_D=3$ A
Common Source Power Gain, ($V_{DD}= 32$ V, $f=800$ MHz)	13.5 dB @ $P_{out}=30$ W, $I_{DQ}=400$ mA per side
Distortion ($f_1=800$ MHz, $f_2=801$ MHz), IMD_3	-35 dBc@ $P_{out}=85$ W, $I_{DQ}=400$ mA per side
Drain Efficiency ($V_{DD}= 32$ V, $f=800$ MHz), η_D	58 % typ. @ $P_{out}=85$ W, $I_{DQ}=400$ mA per side
Load Mismatch Tolerance($V_{DD}= 32$ V, $f=800$ MHz), Ψ	5:1 @ $P_{out}=42.5$ W,

	$I_{DQ}=400$ mA per side
--	--------------------------

표 3-4. PTF-10049의 입·출력 반사계수

Table 3-4. The reflection coefficients of the source and load for PTF-10049

FREQ UENCY	Z SOURCE		Z LOAD	
	R	jX	R	jX
470	2.41	-4.23	8.02	-0.15
500	3.08	-5.08	6.70	-0.84
550	3.88	-5.08	8.42	+1.68
600	5.16	-6.82	7.77	+1.29
650	6.38	-9.00	7.83	+0.48
700	9.85	-12.17	4.82	+0.53
750	13.00	-7.00	4.48	-0.60
800	12.87	+0.00	3.97	-1.79
860	9.33	+5.13	2.75	-3.00

3.2.2 중간증폭단의 설계

고주파 대역에서 광대역 증폭기를 구현하는 방법으로는 특정 주파수 성분을 선택적으로 감쇠 시키는 손실정합(Lossy Matching) 방법, 출력의 일부를 입력으로 보내는 레환(Feedback) 방법, 전송선처럼 입·출력 특성을 넓은 주파수에서 특정 임피던스가 되게 하는 분산정합(Distributed Matching) 방법이 있다.

손실정합 증폭기는 FET의 게이트에 저항을 병렬로 연결하여 저주파 이득을 저하시켜 광대역 특성을 얻는 토폴로지(Topology)이다. 따라서, 주파수 대역폭과 증폭기 이득간에는 절충(Trade-off) 관계에 있으므로 FET 이득 특성이 작은 경우에는 적절하지가 않다. 그러나 저항을 통한 임피던스 정합을 함으로써 증폭기의 안정화가 높아지는 장점이 있다[xx].

레환 증폭기는 FET의 게이트와 드레인에 저항을 연결하여 저주파 이득을

감소시켜 광대역 특성을 얻는 토폴로지이다. 손실정합 증폭기와 마찬가지로 회로의 안정도는 향상되지만 대역폭과 이득간에 절충이 필요하다 [xxi],[xxii].

분산정합 증폭기는 FET의 파라미터와 외부 인덕터로 인위적인 전송선로를 구성하므로 입·출력 반사손실이 크고 이득이 평탄한 특성을 얻을 수 있는 토폴로지이다. 이득평탄도가 우수하고 광대역 특성을 얻을 수 있으나, 고출력 특성을 얻기가 어려운 단점이 있다[xxiii].

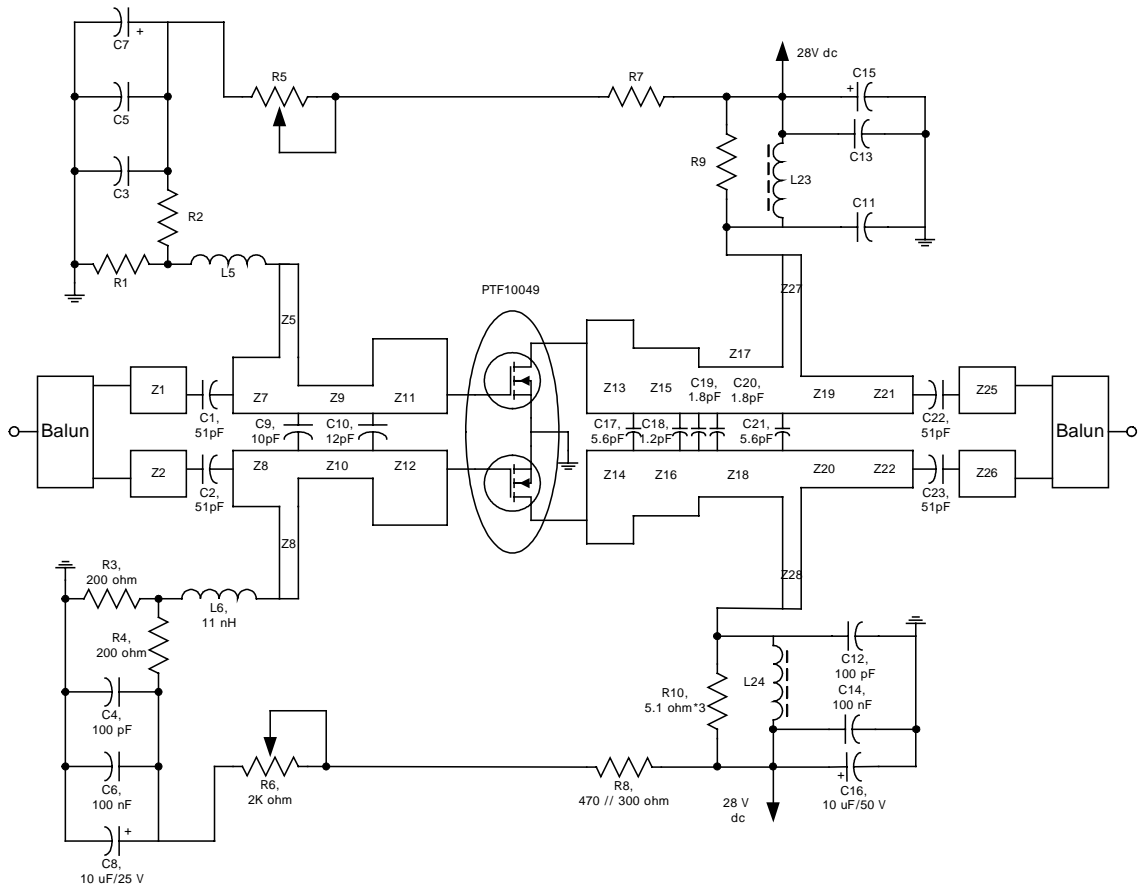


그림 3-20. 85 Watt 중간증폭단의 회로 및 바이어스 회로

Fig. 3-20. The circuit of the 85 Watt middle amplifier stage

FET 바이어스 회로는 바이폴라 트랜지스터의 바이어스 회로보다 단순한데 그 이유는 FET 는 전압 소스에서의 온도제어를 필요로 하지 않는다. 출력단 바이어스 회로 구성은 바이패스된 고주파 커패시터를 이용하는 바이폴라 트랜지스터 회로와 유사하다. 게이트 바이어스 회로는 드레인과 접지 사이에 연결된 저항 분배기로 구성한다.

LDMOS 트랜지스터의 드레인 전류가 낮을 때는 선형성이 우수하여 온도계수는 양의 값을 가지고 높은 전류에서는(즉, 최고 전력 동작일 때) 음의 온도계수를 갖는다. 높은 전류에서 음의 온도계수는 온도 보상회로를 갖지 않는 바이폴라 트랜지스터 회로에서 발생하는 문제를 제거한다 [xxiv],[xxv]. 어떤 추가적인 온도 보상회로는 온도에 대한 LDMOS 의 선형성을 더욱더 향상시킬 수 있다.

그림 3-20은 Ericsson 사의 PTF-10049 를 이용하여 설계한 85 Watt 중간 증폭단의 회로 및 바이어스 회로를 나타낸다. 정합 회로망은 저역 통과 형태로 집중소자와 분포 정수회로를 조합하여 사용하였으며, 회로는 유전율 3.38, 두께 32 mil 인 Rogers 사의 RO-4003 기판을 사용하여 제작하였다.

3.2.3 중간증폭단의 특성 측정

회로의 동작은 PTF-10049 에 +4 V DC 의 게이트 전압과 +28 V DC 드레인 전압을 공급하여 회로망 분석기를 이용, S-파라미터를 측정한 후 이득과 정합 특성을 분석하였다.

그림 3-21은 PTF-10049 를 이용하여 제작한 85 Watt 중간증폭단의 소신호 이득 및 위상 특성을 나타내고, 그림 3-22는 제작된 증폭기의 입·출력 반사손실을 나타낸다. 제작된 증폭단은 470 ~ 806 MHz 주파수 대역에서 12.5 dB(측정시 30 dB 감쇠기 부가)의 이득 및 ± 0.2 dB 의 이득편탄도를 보이며, 그림 3-22에서는 -14 dB 이하의 입·출력 반사 손실을 나타내었다.

한편, 구동증폭단과 PTF-10049 를 사용한 중간증폭단을 연결하여 주파수 470 ~ 806 MHz 에서의 입력 신호전력 대 출력 신호 전력의 변화 및 상호 변조 왜곡 특성을 측정하였다.

제작된 증폭기의 P_{1dB} 입력레벨 측정에는 PTF-10049 를 사용한 중간증폭단

에 $V_{gs}=3.6\text{ V}$, $V_{ds}=28\text{ V}$ 그리고 $I_d=3.2\text{ A}$ 를 인가하였을 때 중간증폭단의 P_{1dB} 는 45 dBm 을 나타내었다.

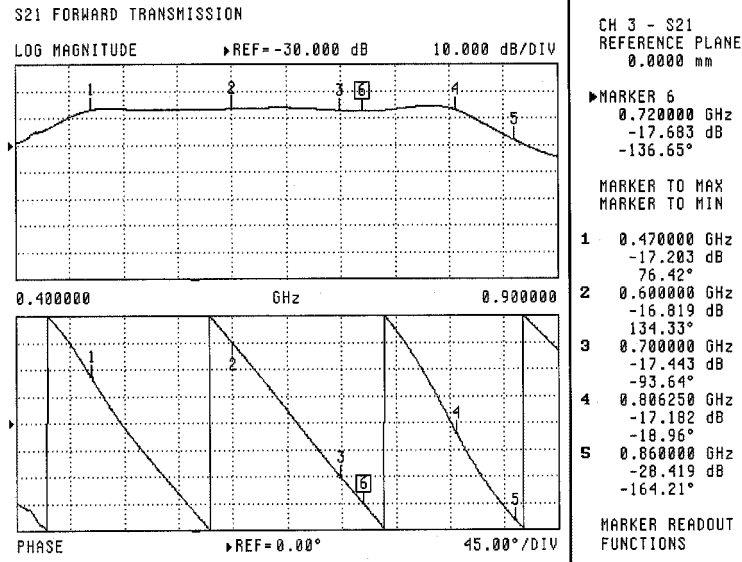
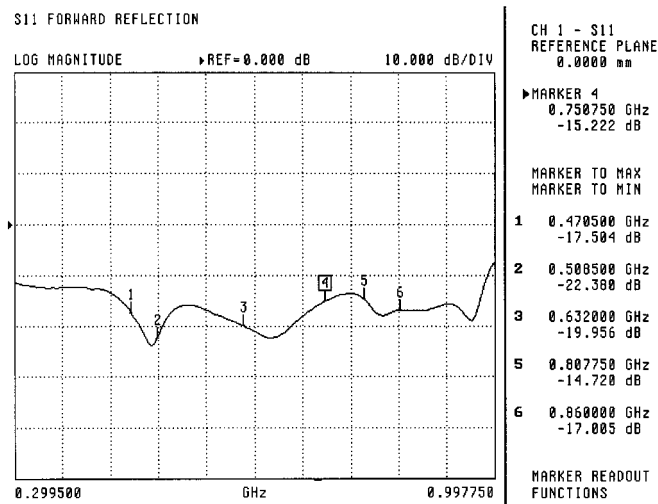


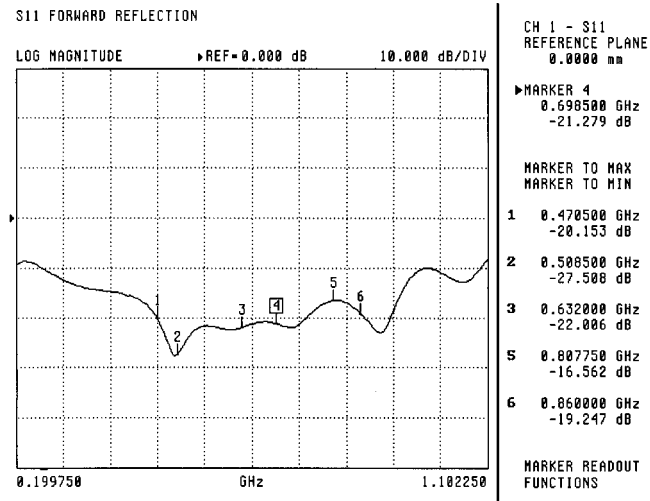
그림 3-21. 85 Watt 중간증폭단의 이득 및 위상 특성

Fig. 3-21. The gain and phase characteristics of the 85 Watt middle amplifier stage



(a) 입력 반사손실

(a) The input return loss

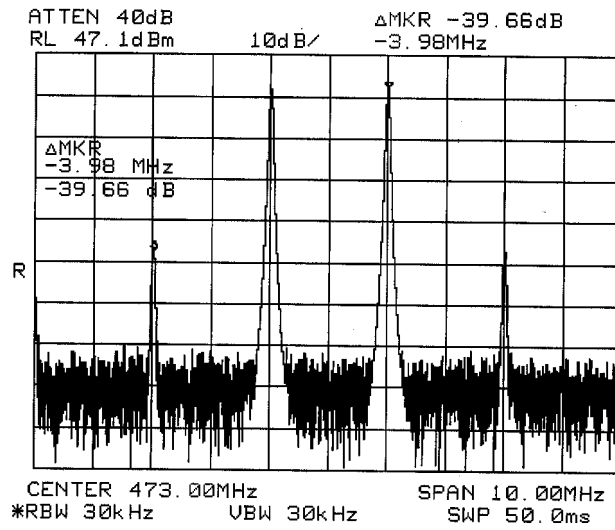


(b) 출력 반사손실

(b) The output return loss

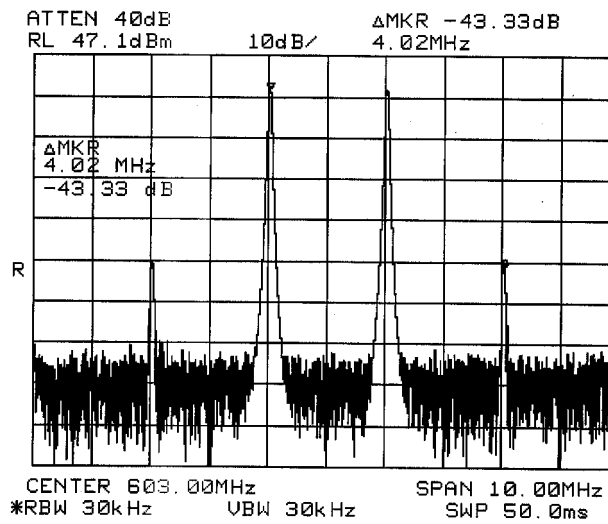
그림 3-22. 85 Watt 중간증폭단의 입·출력 반사손실

Fig. 3-22. The input and output return loss of the 85 Watt middle amplifier stage



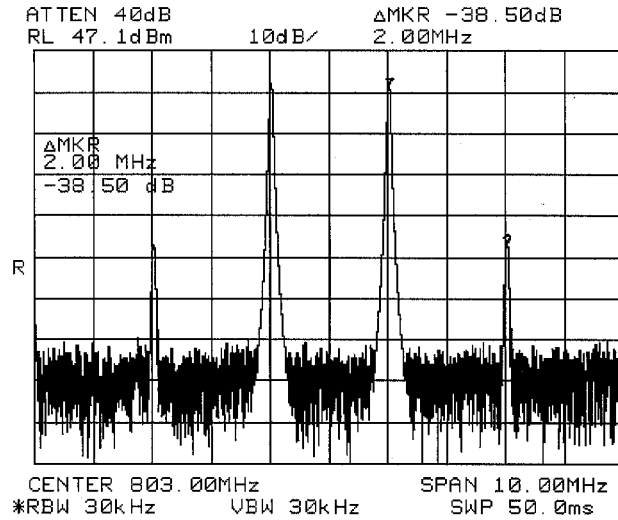
(a) 주파수 473 MHz 에서의 상호 변조 왜곡 특성

(a) The intermodulation distortion characteristics at the frequency
473 MHz



(b) 주파수 603 MHz 에서의 상호 변조 왜곡 특성

(b) The intermodulation distortion characteristics at the frequency
603 MHz



(c) 주파수 803 MHz 에서의 상호 변조 왜곡 특성

(c) The intermodulation distortion characteristics at the frequency
803 MHz

그림 3-23. 제작된 85 Watt 중간증폭단의 상호 변조 왜곡 특성

Fig. 3-23. The IMD characteristics of the fabricated 85 Watt
middle amplifier stage

그림 3-23은 구동증폭단과 PTF-10049 를 사용한 중간증폭단에 바이어스 전압을 28 V DC, 전류 4 A 를 인가하여 출력 전력이 40 dBm 이고 사용주파수 대역에서 2 MHz 주파수 간격의 두 신호를 구동증폭단에 입력할 때 38.50 dBc 이상의 상호 변조 왜곡 특성을 나타내므로써 설계사양인 35 dBc 보다 우수한 특성을 나타내었다.

제작된 85 Watt 중간증폭단은 설계사양과 비교해 볼 때 모든 특성을 만족시키며, 특히 우수한 상호 변조 왜곡 특성을 보였다. 그림 3-24는 PTF-10049 를 이용하여 제작된 85 Watt 중간증폭단의 실물 사진을 보여준다.

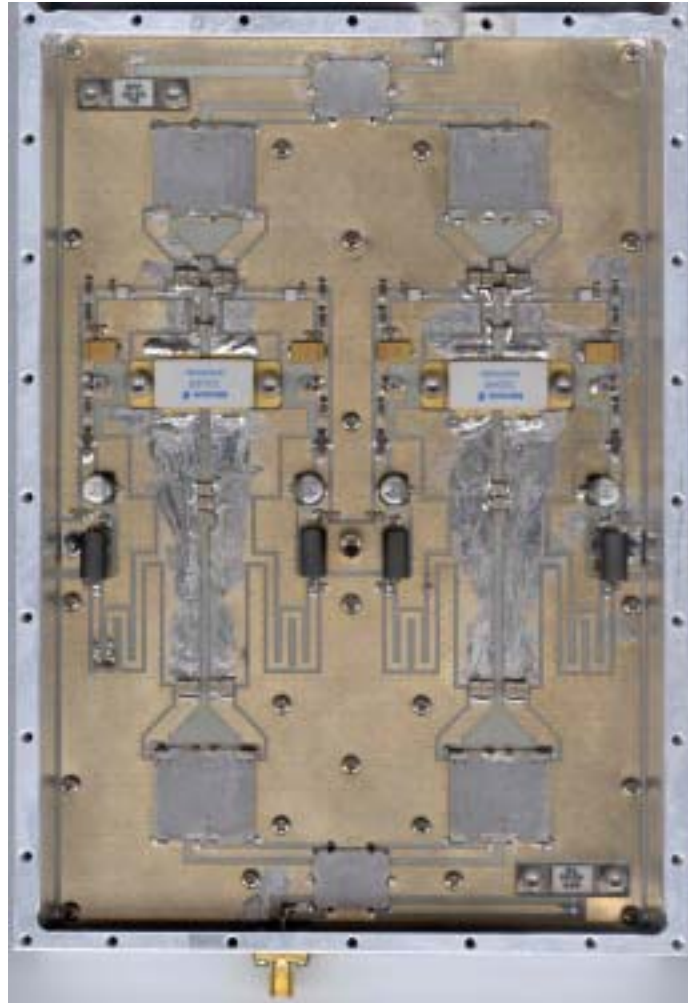


그림 3-24. 제작된 85 Watt 중간증폭단의 사진

Fig. 3-24. The photograph of the fabricated 85 Watt middle amplifier stage

3.3 100 Watt 단위 전력증폭기의 설계 및 구현

바이어스(Bias) 회로는 트랜지스터(Transistor)와 다이오드(Diode)에 적절한 동작점 설정을 위하여 전압과 전류를 인가하는데 사용한다. 바이어스 회로는 구성된 소자에 의해 수동 바이어스(Passive bias) 회로와 능동 바이어스(Active bias) 회로로 구분되는데 수동 바이어스 회로는 트랜지스터

나 다이오드 등의 능동소자를 사용하지 않고, 수동소자만으로 필요한 전압과 전류를 FET 에 공급하는 회로를 말한다. 수동 바이어스 회로는 간단하게 구현되지만 온도에 따라 동작점이 바뀌는 단점을 가지고 있다. 반면 능동 바이어스 회로는 공급되는 전원이 다소 변하거나 온도 변화와 같은 주위의 환경이 변하더라도 일정한 전압과 전류를 소자에 공급할 수 있도록 트랜지스터나 다이오드 등과 같은 능동 소자를 사용하여 구성된 회로를 말하며 정전압 회로와 정전류 회로로 세분화된다[xxvi],[xxvii].

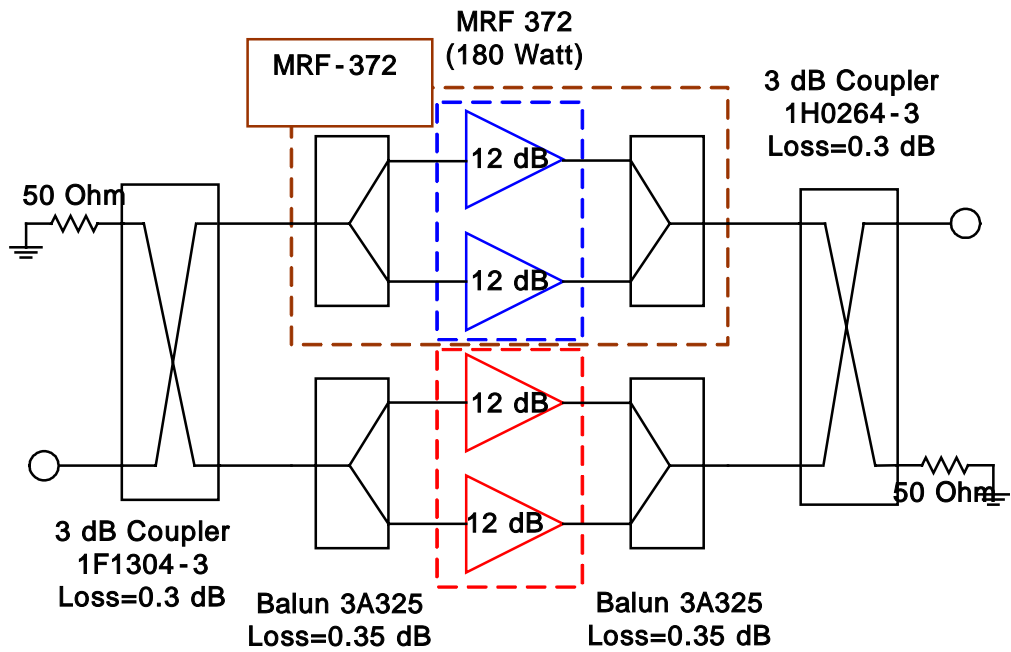


그림 3-25. 100 Watt 단위 전력증폭기 구성도

Fig. 3-25. A block diagram of the 100 Watt unit power amplifier

전력증폭기를 설계하고 제작하기 위해서는 Power Transistor 에 적절한 DC 바이어스를 통하여 전원을 공급하는 것이 필요하다. 하지만 높은 출력을 갖는 고출력 전력증폭기의 경우 Power Transistor 에서 높은 열이 발생하여 DC 바이어스 전압이 변화된다[xxviii], [xxix].

3.3.1 100 Watt 단위 전력증폭기의 구성

100 Watt 단위 전력증폭기에 사용되는 Power Transistor 는 Motorola 사의 MOSFET 인 MRF-372 소자를 사용하여 평행증폭기 구조로 그림 3-25와 같이 구성하였다. 한편 사용된 소자의 DC 바이어스점은 $V_{DD}=28\text{ V}$, $V_{gs}=3.6\text{ V}$, $I_{DQ}=2\text{ A}$ 로 선형성을 위하여 AB 급 증폭기로 설계하였으며, 회로는 유전율 3.38, 두께 32 mil 인 Rogers 사의 RO-4003 기판을 사용하였다. 표 3-5는 설계할 단위 전력증폭기의 사양이다.

표 3-5. 100 Watt 단위 전력증폭기의 설계사양

Table 3-5. The specification of 100 Watt unit power amplifier

항 목	성 능 규 격
주 파 수	470 ~ 806 MHz
이 득	12 dB
이 득 평 탄 도	$\pm 0.5\text{ dB}$
입·출력 반사손실	-10 dB
상호 변조 왜곡 특성	32 dBc
이 득 안 정 도	$\pm 1\text{ dB max. at } 20 \sim 100\text{ }^{\circ}\text{C}$

따라서 그림 3-26과 같이 출력전력을 증가시키기 위해 MRF-372 를 병렬 연결함으로써 3 dB 분배기, Balun 및 3 dB 결합기의 손실로 인해 이득은 줄어들었으나, 출력전력은 오히려 두배(3 dB) 늘어났음을 알 수 있다.

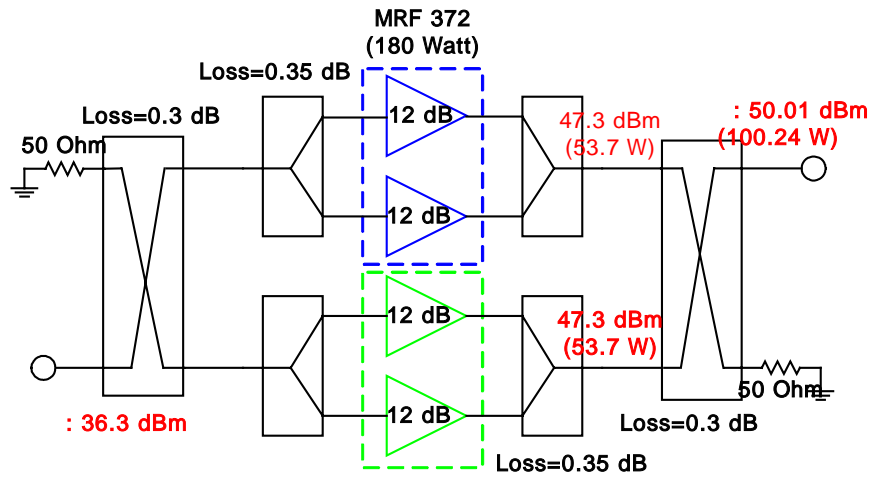
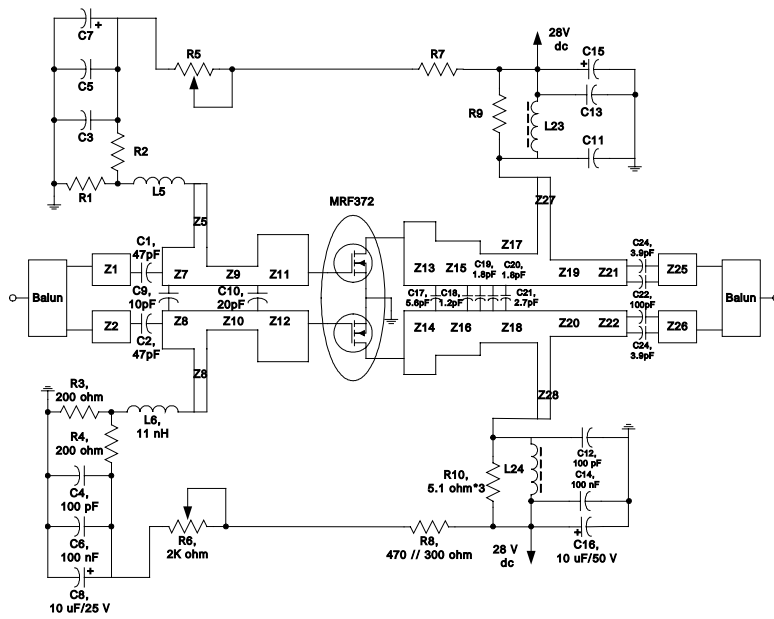


그림 3-26. 100 Watt 단위 전력증폭기의 출력 전력

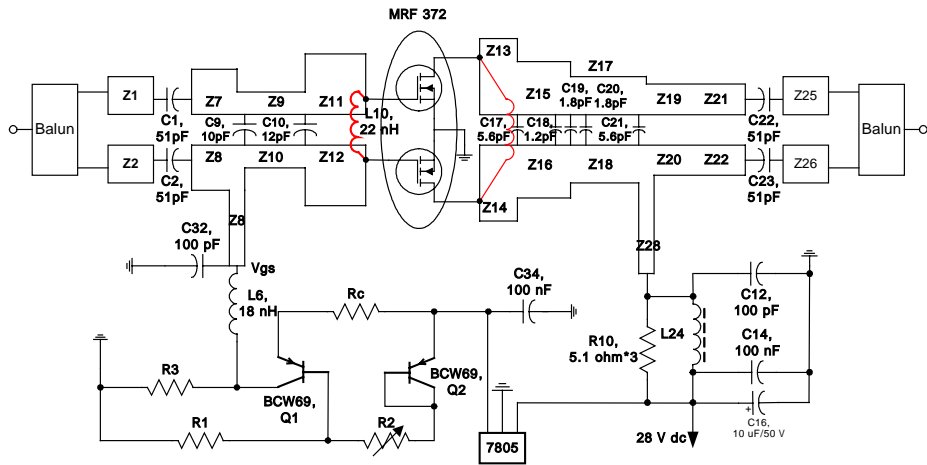
Fig. 3-26. The output power of the 100 Watt unit power amplifier

3.3.2 100 Watt 단위 전력증폭기의 설계



(a) 수동 바이어스 회로

(a) A passive bias circuit



(b) 능동 바이어스 회로
(b) An active bias circuit

그림 3-27. MRF-372 증폭단의 바이어스 회로

Fig. 3-27. Bias circuits of the MRF-372 amplifier stage

그림 3-27(a)의 수동 바이어스(Passive bias) 회로는 트랜지스터나 다이오드 등의 능동소자를 사용하지 않고, 저항과 커패시턴스와 같은 수동소자만으로 필요한 전압과 전류를 FET에 분배하는 회로를 말한다.

한편 그림 3-27(b)의 능동 바이어스(Active bias) 회로는 바이어스 안정화 저항을 사용하여 회로의 전압 강하 및 전력 손실을 가능한 줄이고 온도 안정성을 고려하였으며, 푸시풀(Push-pull) 형태의 소자에서 흔히 나타나는 위상차에 의한 이득의 감소를 줄이기 위하여 단일 바이어스의 형태로 설계하였다.

그림 3-27(b)의 능동 바이어스 회로는 전류원으로 동작하며 PNP 트랜지스터를 사용하였다. 이 회로에서 R_1 과 R_2 는 PNP 트랜지스터의 바이어스 점(Bias point)을 결정하는 저항 분배기(Resistive divider)의 역할을 한다. R_3 는 어떤 과도한 바이어스 전류에 대해서도 Bleed path 를 만들고, 또한 Q_2 는 PNP 트랜지스터의 E-B 접합으로 온도에 의한 전압 변화를 보상하기 위한 것이다. 일반적으로 Q_2 는 바이어스 트랜지스터와 같은 사양을 갖는 PNP 트랜지스터의 E-B 접합을 사용하며, C-B 접합은 단락하여 사용한다. R_c

는 전류 I_{GS} 를 일정하게 유지하는 귀환소자이다. 만약 소자의 전류가 증가하기 시작한다면 R_c 양단의 전압은 증가하고 PNP 트랜지스터의 E-B 접합은 Turning off 되며 MRF-372 에 공급되는 바이어스 전압 V_{GS} 는 감소한다. 최적화된 회로의 R_c 양단의 전압강하는 0.5 ~ 1.5 V가 되어야 한다.

PNP 트랜지스터는 순방향 쌍접합 바이어스(Both junctions forward biased)를 가진 포화 모드에서 동작하며, 이 트랜지스터의 E-C 접합 양단의 전압 강하는 V_{CEsat} 와 같다. 그러므로 V_{cc} 와 V_{GS} 사이에 필요한 전체 전압 차이는 약 1 V 내외이며, 공급전압은 가변저항(R_2)에 의해 조절되며 약 3.6 V로 하였다.

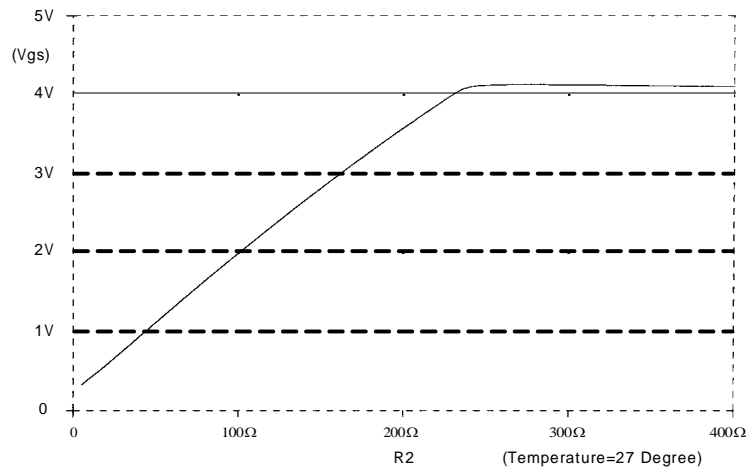


그림 3-28. 가변저항값에 따른 V_{GS} 전압의 변화

Fig. 3-28. The variable resistor vs. V_{GS} voltage

포화영역에서 동작하는 PNP 바이어스 트랜지스터의 Side effect 는 바이어스 회로 동작시 약간의 충전시간과 비동작시에 방전시간이 존재하며, 이 방전시간의 크기는 PNP 트랜지스터의 시정수(Time constants)에 의해 결정된다[xxx],[xxxi].

설계된 바이어스 회로의 타당성을 입증하기 위해 Pspice 를 사용하여 설계된 회로를 시뮬레이션하였다. 가변저항 R_2 의 변화(5 ~ 400 Ω)에 따른 공급전압의 변화를 시뮬레이션한 결과를 그림 3-28에 나타내었으며, 그림 3-28에서 알 수 있듯이 가변저항치의 증가에 따라 공급전압은 증가하는 형태

이며, 가변저항치 R_2 가 230 Ω 이상 증가할 경우 바이어스 회로가 포화됨을 보여준다.

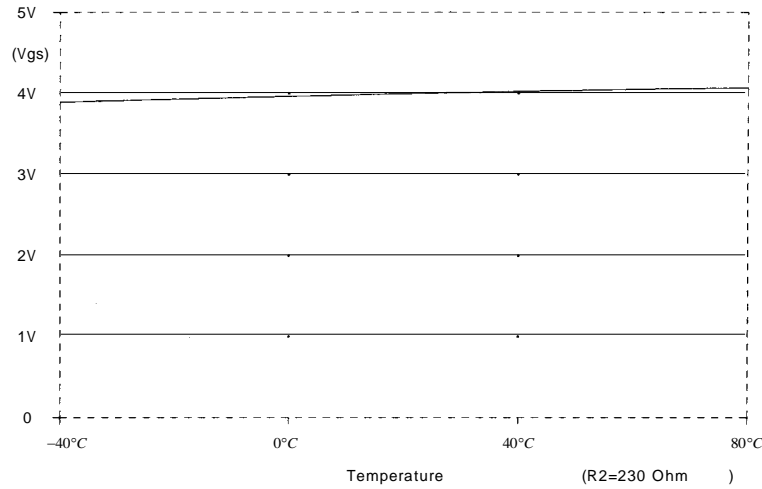


그림 3-29. 온도변화에 따른 V_{GS} 전압의 변화

Fig. 3-29. The V_{GS} voltage over temperature

그리고 바이어스 회로의 온도 특성을 확인하기 위해 공급전압이 4 V 일 때 온도에 따른 공급전압의 변화를 시뮬레이션한 결과를 그림 3-29에 나타내었다. 그림 3-29에서 최저온도(-40 $^{\circ}\text{C}$)에서 최대온도(80 $^{\circ}\text{C}$) 일 때 공급전압은 각각 3.896 V, 4.072 V 이며 온도에 따른 공급전압의 편차는 0.176 V로 나타났다.

3.3.3 100 Watt 단위 전력증폭기의 특성 측정

회로의 동작은 MRF-372 에 +3.6 V DC 의 게이트 전압과 +28 V DC 드레인 전압을 공급하여, 회로망 분석기를 이용하여 S-파라미터를 측정된 후 이득과 정합 특성을 분석하였다. 그림 3-30은 MRF-372 를 사용하여 제작한 100 Watt 단위 전력증폭기의 소신호 이득 및 위상 특성을 나타내며, 주파수 470 ~ 806 MHz 대역에서 11 dB(측정시 30 dB 감쇠기 부가)의 이득 및 ± 0.5 dB 의 이득편탄도를 나타낸다. 그림 3-31은 제작된 100 Watt 단위 증폭기의

입·출력 반사손실을 나타내며, 사용주파수 대역에서 -15 dB 이하의 특성을 나타내었다.

또한 Two-tone 신호가 증폭기에 입력되었을 때, 증폭기 출력에서 두 간섭 신호에 의해 발생하는 상호 변조 왜곡 특성을 그림 3-32와 같은 구성으로 측정하여 전송신호의 품질에 증폭기의 비선형성이 미치는 영향의 정도를 추정하였다.

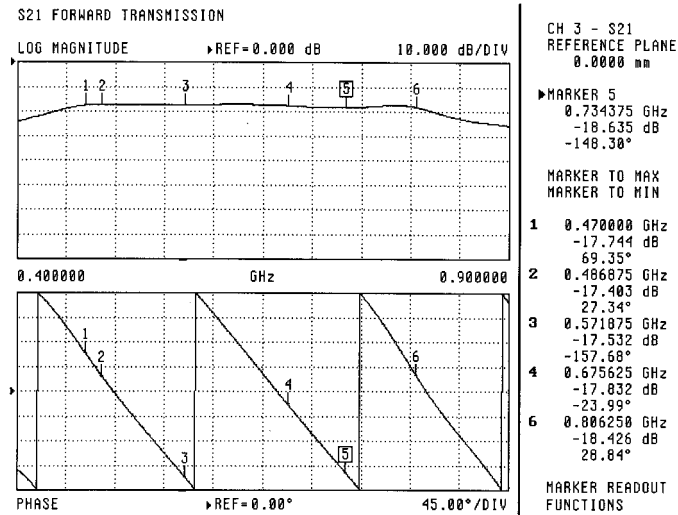
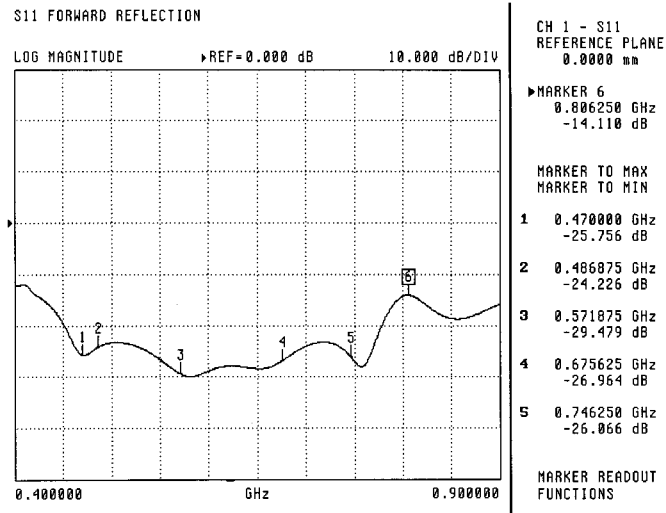
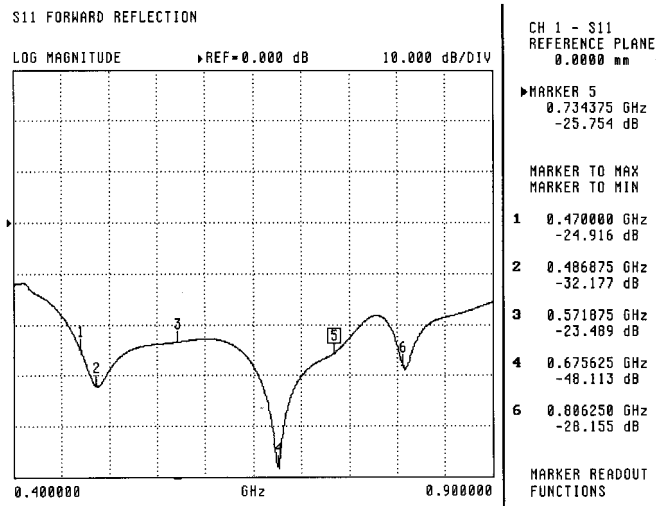


그림 3-30. 제작된 100 Watt 단위 전력증폭기의 이득 및 위상 특성
 Fig. 3-30. The gain and phase characteristics of the fabricated 100 Watt unit power amplifier



(a) 입력 반사손실

(a) The input return loss



(b) 출력 반사손실

(b) The output return loss

그림 3-31. 제작된 100 Watt 단위 전력증폭기의 입·출력 반사손실

Fig. 3-31. The input and output return loss of the fabricated

100 Watt unit power amplifier

그림 3-33은 주파수 470 ~ 806 MHz 대역에서 2 MHz 주파수 간격의 상호 변조 왜곡 특성이 40 dBc 인 전치증폭기를 사용하여 2 MHz 주파수 간격의 두 신호를 제작된 100 Watt 단위 전력증폭기에 입력할 때 상호 변조 왜곡 특성의 측정결과를 보여주며, 사용주파수 대역에서 31.8 dBc 이상의 우수한 특성을 나타내었다. 그림 3-34는 그때의 출력전력을 dBm 단위로 나타낸 것이다.

위의 실험 결과는, 100 Watt 단위 전력증폭기의 자체 특성만을 보기 위해 신호발생기 2 대를 100 Watt 단위 전력증폭기에 전치증폭기 없이 측정하여야 한다. 그러나 본 실험에서는 전체시스템의 일부분이라는 의미에서 전치증폭기를 그대로 이용하였다. 따라서 자체만의 특성을 볼 때는 IMD 레벨이 보이지 않았으나 전치증폭기의 존재로 인해서 50 dBm 의 출력전력에 IMD 레벨이 32 dBc 정도 있음을 알 수 있다.

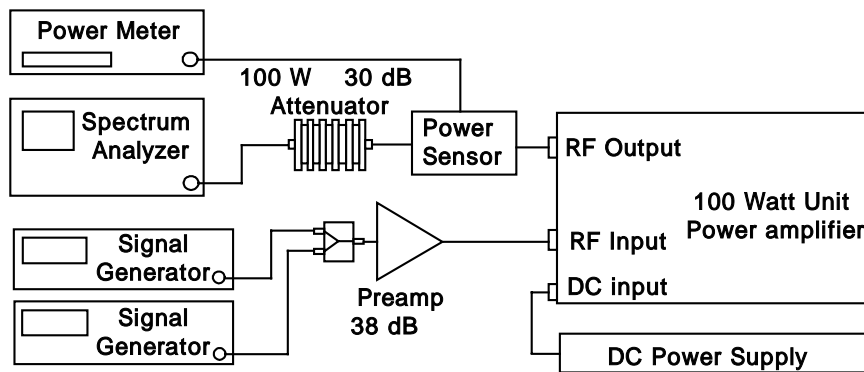
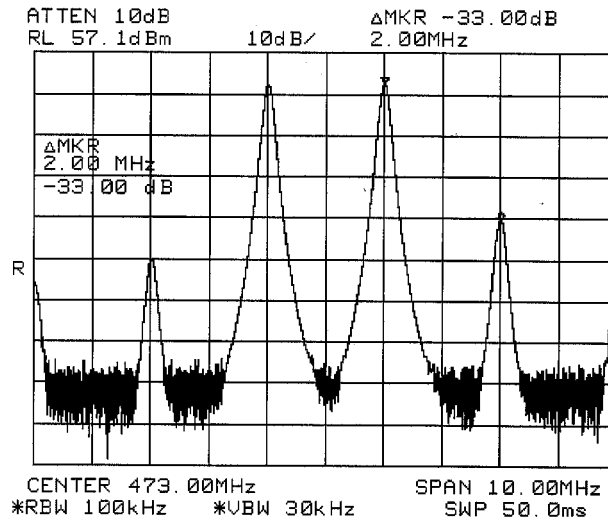


그림 3-32. 스펙트럼 분석기를 사용한 100 Watt 단위 전력증폭기의 상호 변조 왜곡 특성 시험 장치 구성

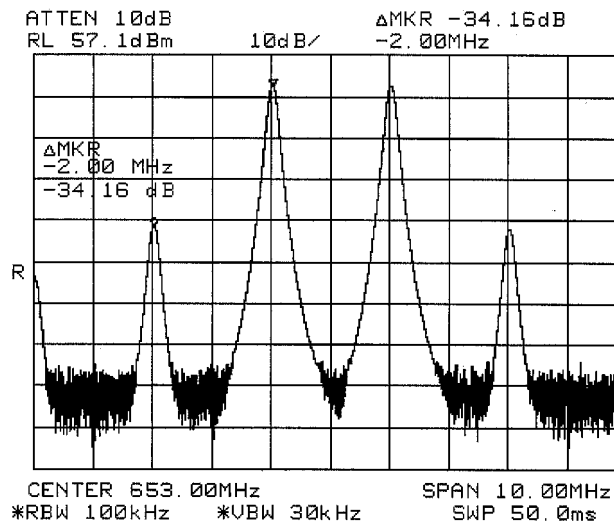
Fig. 3-32. The 100 Watt unit power amplifier measuring system for IMD using spectrum analyzer

제작된 100 Watt 단위 전력증폭기의 P_{1dB} 입력 레벨 측정에는 MRF-372 를 사용한 증폭단에 $V_{gs}=3.6 V$, $V_{ds}=28 V$ 를 인가하였을 때 100 Watt 단위 전력 증폭기의 P_{1dB} 는 48 dBm 을 나타내었다.



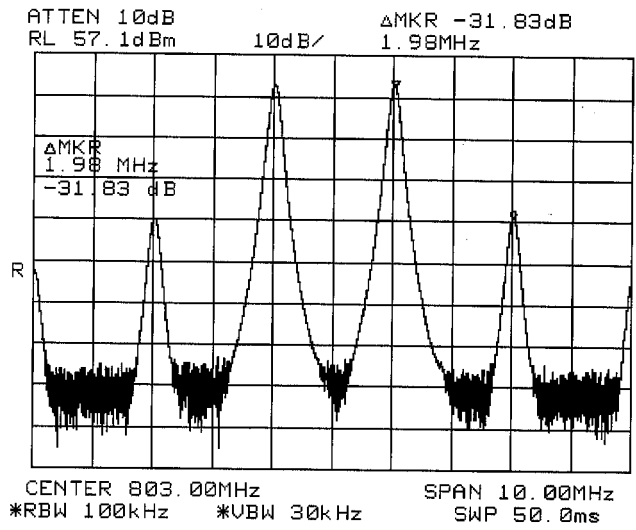
(a) 주파수 473 MHz 에서의 상호 변조 왜곡 특성

(a) The intermodulation distortion characteristics at the frequency
473 MHz



(b) 주파수 653 MHz 에서의 상호 변조 왜곡 특성

(b) The intermodulation distortion characteristics at the frequency
653 MHz

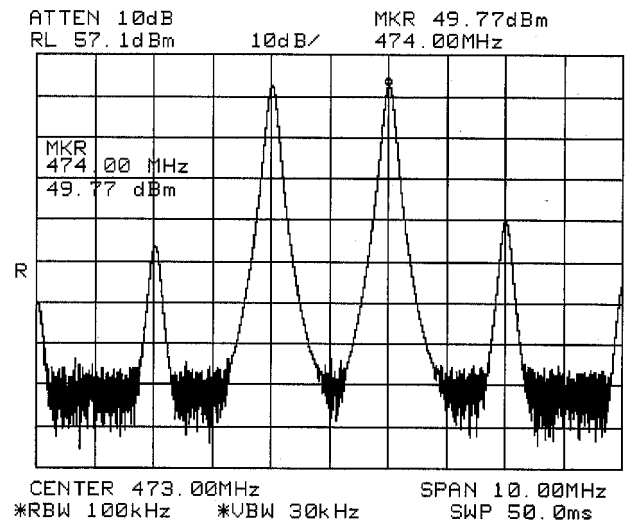


(c) 주파수 803 MHz 에서의 상호 변조 왜곡 특성

(c) The intermodulation distortion characteristics at the frequency
803 MHz

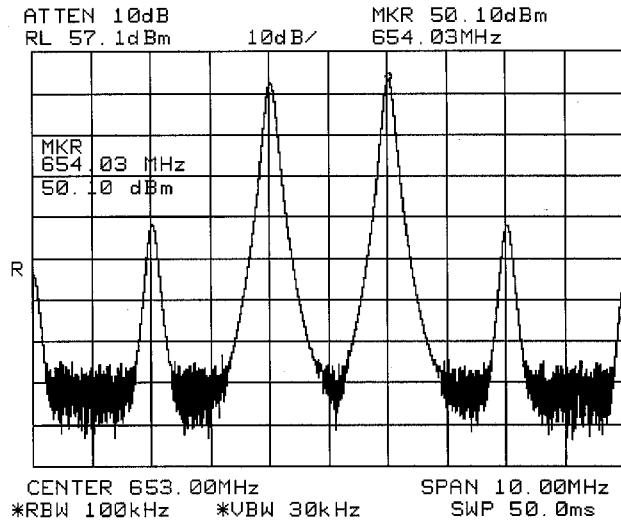
그림 3-33. 제작된 100 Watt 단위 전력증폭기의 상호 변조 왜곡 특성

Fig. 3-33. The IMD characteristics of the fabricated
100 Watt unit power amplifier



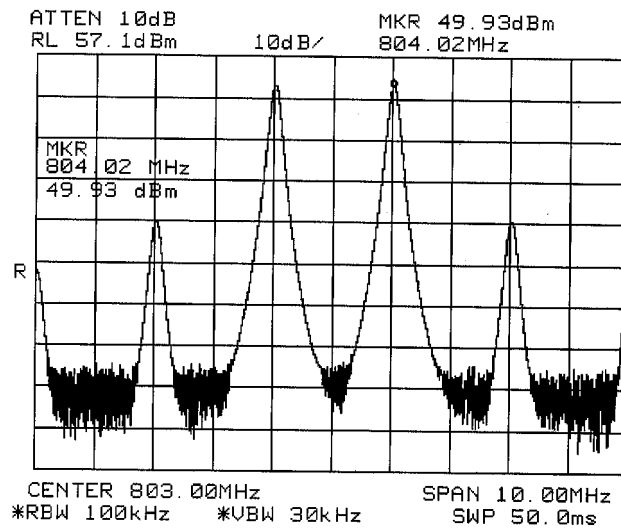
(a) 주파수 473 MHz 에서의 출력전력

(a) The output power at the frequency 473 MHz



(b) 주파수 653 MHz 에서의 출력전력

(b) The output power at the frequency 653 MHz



(c) 주파수 803 MHz 에서의 출력 전력

(c) The output power at the frequency 803 MHz

그림 3-34. 제작된 100 Watt 단위 전력증폭기의 출력 전력

Fig. 3-34. The output power of the fabricated 100 Watt unit power amplifier

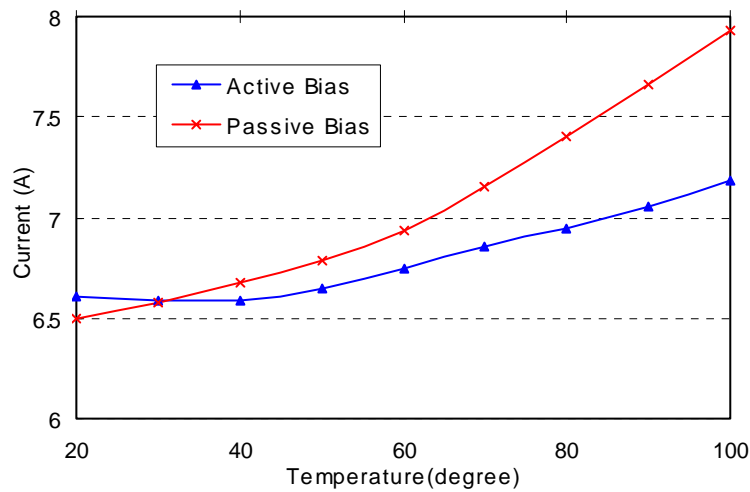


그림 3-35. 제작된 100 Watt 단위 전력증폭기의 온도에 따른 전류량의 변화

Fig. 3-35. A current consumption of the fabricated 100 Watt unit power amplifier over temperature

제작된 100 Watt 단위 전력증폭기의 온도에 따른 전류량의 변화를 그림 3-35에 도시하였다. 수동 바이어스의 경우 온도가 올라감에 따라 드레인 전류가 증가하고, 증폭기의 온도가 100 °C일 때 소모전류가 8 A 까지 증가함을 알 수 있다. 이 문제를 해결하기 위하여 트랜지스터의 V_{be} 가 온도에 따라 감소하는 특성을 이용하여 온도가 증가함에 따라 게이트 전압을 낮추는 능동 바이어스 회로를 제작하였다. 능동바이어스를 사용하여 제작된 100 Watt 단위 전력증폭기의 온도가 20 °C ~ 100 °C까지 변화할 때, 전류량의 변화가 0.6 A 이하인 결과를 얻었다. 그림 3-35는 능동 바이어스 및 수동 바이어스의 회로로 DC 전력을 공급하였을 때 온도에 따른 전류소비를 도시하였다.

3.4 결과 분석

본 연구에서는 Digital TV 중계기에 사용되는 UHF(470 ~ 806 MHz)용 전송장치로 사용될 수 있는 전력증폭기를 설계·제작하였다.

구동증폭단은 유전율 2.53, 두께 0.8 mm 기판을 사용하여 전치증폭기와 1 Watt 단위 증폭기를 단일 기판상에 집적화 하였다. 구동증폭단에 바이어스 전압을 28 V DC, 전류를 900 mA 인가하였을 때 470 ~ 806 MHz 의 336 MHz 대역에서 53.5 dB 이상의 이득, ± 0.5 dB 의 이득평탄도 및 -12 dB 이하의 입·출력 반사손실을 나타내었다. 또한 출력전력이 1 Watt 이고 사용주파수 대역에서 2 MHz 주파수 간격의 두 신호를 구동증폭단에 입력할 때 48 dBc 이상의 상호 변조 왜곡 특성을 나타내므로써 설계사양보다 우수한 특성을 나타내었다.

85 Watt 중간증폭단은 유전율 3.38, 두께 32 mil 인 Rogers 사의 RO-4003 기판을 사용하여 구현하였다. 구동증폭단과 중간증폭단에 바이어스 전압을 28 V DC, 전류를 4 A 인가하였을 때 470 ~ 806 MHz 의 336 MHz 대역에서 66 dB 이상의 이득, ± 0.2 dB 의 이득평탄도 및 -16 dB 이하의 입·출력 반사손실을 나타내었다. 또한 출력전력이 40 dBm 이고 사용주파수 대역에서 2 MHz 주파수 간격의 두 신호를 구동증폭단에 입력할 때 38.50 dBc 이상의 상호 변조 왜곡 특성을 나타내었다.

100 Watt 단위 전력증폭기는 12 dB 의 이득 및 ± 0.5 dB 의 이득평탄도 그리고 -15 dB 이하의 입·출력 손실을 나타내었으며, 온도 변화에 따른 전류 소모의 변화를 측정하여 온도 변화에 상관없이 일정하게 전류를 공급하는 능동 바이어스 회로로 구현하였다. 40 dBc 인 전치증폭기를 사용하여 2 MHz 주파수 간격의 두 신호를 100 Watt 단위 전력증폭기에 입력할 때 상호 변조 왜곡 특성이 32 dBc 이하의 우수한 특성을 보였다. 또한 능동 바이어스 회로를 이용한 100 Watt 단위 전력증폭기는 온도 20 °C ~ 100 °C 까지 소비 전류를 측정한 결과 0.6 A 의 미소한 전류변화를 확인할 수 있었다.

이상의 결과를 토대로, 제작된 전력증폭기는 구동증폭단 및 중간증폭단 그리고 100 Watt 단위 전력증폭기에 대하여 각각 설계 목표치 및 시뮬레이션 결과와 비교하여 그 특성이 만족됨을 알 수 있었다.

다음 장에서는 이렇게 구현된 전력증폭기를 이용하여 100 Watt 의 출력이 가능하도록 100 Watt 전력증폭기를 구성하고 그 특성을 알아보았다.

제 4 장 100 Watt 전력증폭기의 구성 및 평가

본 장에서는 DTV 중계기용 100 Watt 전력증폭기를 설계함에 있어, 전력증폭기, 즉 구동증폭단 및 중간증폭단 그리고 100 Watt 단위 전력증폭기를 거쳐 출력되는 전력 신호가 100 Watt 의 전력으로 출력 가능하도록 Wilkinson 형태의 전력분배기 및 전력결합기를 사용하여 평행증폭기의 형태로 100 Watt 전력증폭기를 구성하였다.

그리고 안테나로 전송되는 100 Watt 출력의 검출을 위해 전력검출기를 설계 및 제작하였으며, 검출된 신호 전력의 정보를 토대로 입력단의 레벨 제어를 위한 감쇠기를 구현하였다. 한편, 제작된 전력결합기 및 전력검출기를 100 Watt 단위 전력증폭기와 함께 구성하여 100 Watt 전력증폭단을 구현하였다.

따라서, 본 장에서는 3 장에서 구현된 전력증폭기와 함께 전력결합기, 전력검출기 및 감쇠기를 이용하여 100 Watt 전력증폭기를 구성하였으며, 본 장의 끝에서는 이렇게 구현된 100 Watt 전력증폭기의 특성을 관계 규정에 의거하여 평가하였다.

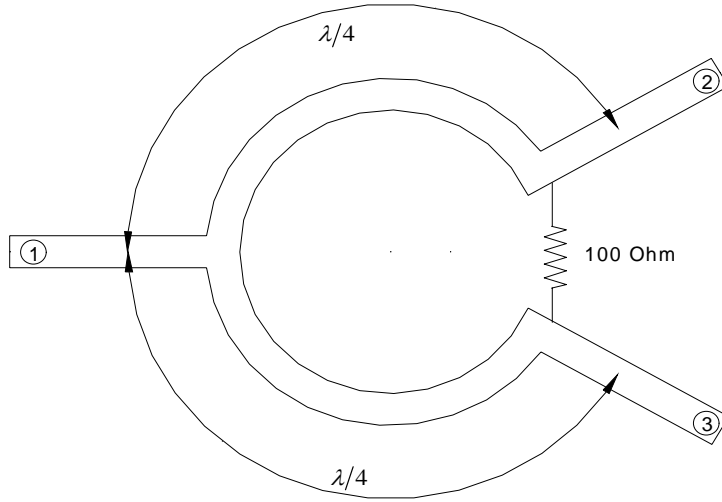
4.1 3-Way 동위상 고풍력 전력결합기

디지털 TV 중계기용 방향성 결합기는 전력분배기, 전력결합기, 위상변환기, 혼합기 등과 같은 고주파 회로에서 폭넓게 이용되며 Wilkinson 전력분배기는 이동 통신 시스템에서 전력의 분배와 결합을 위해 사용되는 대표적인 부품으로서 1960 년경 E. Wilkinson 에 의해 처음 제안되었다. 일반적으로 마이크로스트립 선로를 사용하여 설계하는데 이러한 선로를 이용하는데 있어서 출력과 크기는 상당히 제한적인 요소로 대두될 수 있다[xxxii].

따라서 본 논문에서는 디지털 TV 중계기용 광대역 100 Watt 전력증폭기의 출력을 증가시키기 위하여 구동증폭단에서 증폭된 신호를 3-Way 전력분배기로 분배한 후 신호를 합성시키는 역할을 하는 Wilkinson 형태의 전력분배기/전력결합기를 설계 및 제작하였다. 이 전력분배기는 균등(1 : 1) 및 비균등(2 : 1) 분배시키기 위한 동위상 4 포트 전력결합기의 형태로 구

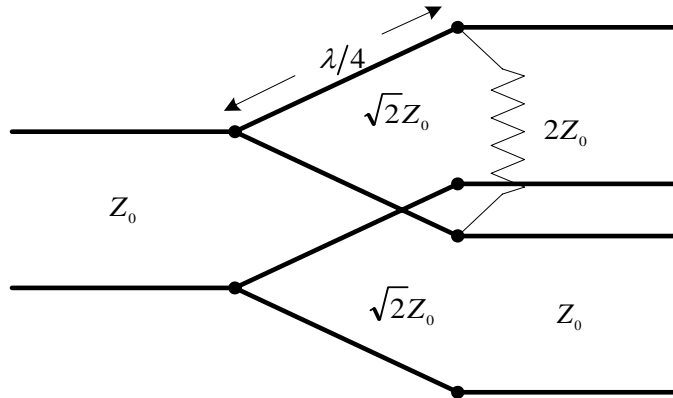
현하였다.

4.1.1 전력결합기의 해석[xxxiii]



(a) 3 dB 전력분배기

(a) 3 dB power divider



(b) 등가 전송선로 회로

(b) Equivalent transmission line circuit

그림 4-1. Wilkinson 전력분배기

Fig. 4-1. Wilkinson power divider

Magic-Tee, Rat-Race 결합기의 구조는 4 개의 50 Ω 선로와 임피던스 정합을 위한 $\lambda/4$ 길이를 가진 70.7 Ω 의 선로로 구성되어 있다. 70.7 Ω 의 임피던스를 가진 $\lambda/2$ 길이의 선로를 한쪽 방향에 추가함으로써 위상반전을 얻을 수 있으며, 입력포트와 $\lambda/2$ 길이의 포트 사이에서 20 dB 분리도를 가질 때 약 20 ~ 30 %의 비대역폭을 가진다[xxxiv].

그림 4-1과 같이 만약 동일 위상의 Rat-Race 전력분배기가 필요하다면 Wilkinson 전력분배기를 이용해 구현할 수 있으며 이것의 특징은 광대역의 대역폭을 가진다는 것이다. 이때 Rat-Race, Magic-Tee 와 마찬가지로 $\lambda/4(70.7 \Omega)$ 의 결합선로를 사용하며, 입·출력 포트의 좋은 분리도 (Isolation)를 위하여 두 출력포트 사이에 저항성 소자를 사용한다.

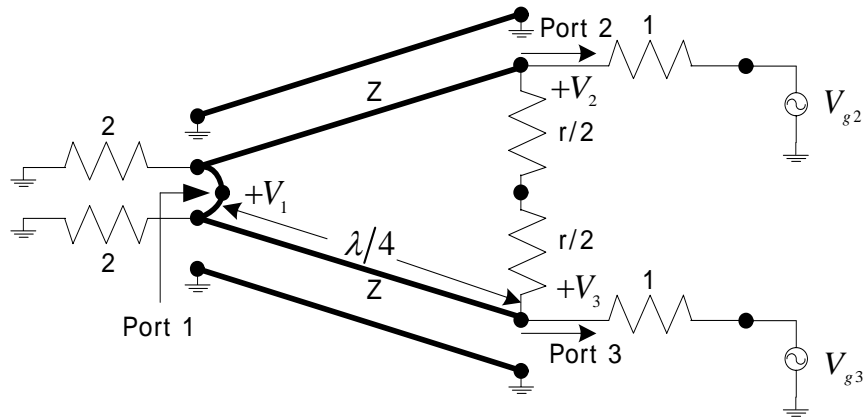
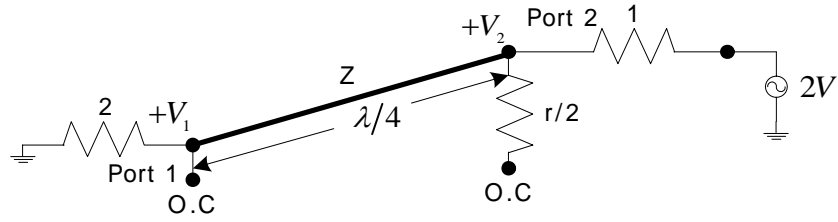


그림 4-2. 정규화되고 대칭성을 갖는 Wilkinson 전력분배기

Fig. 4- 2. The Wilkinson power divider circuit in normalized and symmetric form

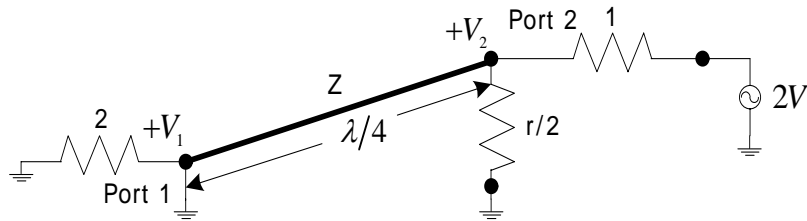
Wilkinson 전력분배기의 해석을 간략화하기 위해 모든 임피던스를 특성 임피던스 Z_0 에 대하여 그림 4-2와 같이 정규화 시킨다. 이 회로는 중간선을 중심으로 대칭이 되도록 그려졌으며, 정규화값이 2 인 소스의 2 개의 저항은 정합된 소스의 임피던스 값인 정규화 저항값이 1 이 되도록 병렬로 구성된다. $\lambda/4$ 전송선로의 특성 임피던스는 Z_0 이고, 병렬저항의 정규화된

값은 r 이다. 균등 전력분배기(3 dB)가 되기 위해서는 $Z=\sqrt{2}$, $r=2$ 가 되어야 한다.



(a) 짝모드 여기를 위한 회로도

(a) The circuit for even-mode excitation



(b) 홀모드 여기를 위한 회로도

(b) The circuit for odd-mode excitation

그림 4-3. Wilkinson 등가전송회로에 대한 이분회로

Fig. 4-3. Bisection of the circuit of Wilkinson equivalent transmission line circuit

(1) 짝모드

짝모드를 여기 시키기 위해서는 $V_{g2}=V_{g3}=2V$ 가 되어야 하며 이로 인해 $V_2=V_3$ 가 되고 $r/2$ 저항을 통해 흐르는 전류는 없으며 포트 ①에서 2 개의 전송선로의 입력단은 서로 개방되게 된다. 그러므로 그림 4-2의 회로는 개방회로로 구성된 2 개의 회로로 나눌 수 있으며 그림 4-3(a)의 회로를 얻게 된다. 포트 ②에서 본 임피던스는

$$Z_{in}^e = \frac{Z^2}{2}$$

(4-1)

가 되는데, 이는 전송선로가 $\lambda/4$ 변환기로 간주되기 때문이다. 그러므로 $Z=\sqrt{2}$ 이면 포트 ②는 정합이 되며($S_{22}=0$), 모든 전력은 포트 ①에 연결되어 있는 부하에 전달될 것이다. 따라서 $r/2$ 저항은 불필요한 저항이 되는데 그 이유는 저항의 한쪽 끝이 개방되기 때문이다. S_{12} 값을 구하기 위해서는 전압 V_1 을 알아야 하며 V_1 은 전송선로 방정식으로부터 구해진다. 포트 ②의 위치를 $x=0$ 으로 놓고 포트 ①의 위치를 $x=\lambda/4$ 로 놓으면 선로상의 전압은 다음과 같다.

$$V(x) = V^+ (e^{-j\beta x} + \Gamma e^{j\beta x})$$

$$V(0) = V^+ (1 + \Gamma) = V_2 = V$$

$$V_1 = V \left(\frac{\lambda}{4} \right) = V \left(\frac{\pi}{2\beta} \right) = jV^+ (\Gamma - 1) = jV \frac{\Gamma - 1}{\Gamma + 1}$$

포트 ①에서 정규화값이 2인 저항을 바라본 반사계수 Γ 는

$$\Gamma = \frac{2 - \sqrt{2}}{2 + \sqrt{2}}$$

이다. 그리고

$$V_1 = jV \frac{-1}{\sqrt{2}}$$

(4-2)

그러므로

$$S_{12} = \frac{V_1}{V_2} = \frac{-j}{\sqrt{2}} = -j0.707$$

(4-3)

대칭성으로부터 $S_{33}=0$, $S_{13}=-j0.707$ 이 된다.

(2) 홀모드

홀모드를 여기시키기 위해서는 $V_{g2}=-V_{g3}=2V$ 가 되어야 하며 이로 인해 $V_2=-V_3$ 가 되고 그림 4-2에서 회로의 중간부분을 따라 전압이 “0” 이 되는 점이 나타난다. 그러므로 중간면에 있는 두 점을 접지시키므로 회로를 2 개로 나눌 수 있으며, 그림 4-3(b)와 같은 회로를 얻게 된다. 포트 ②를 바라본 임피던스는 $r/2$ 이 되는데, 이는 병렬로 연결된 전송선로의 길이가 $\lambda/4$ 이고 포트 ①은 단락되었기 때문이다. 또 포트 ②는 정합될 것이다 ($S_{22}=0$). 홀모드 여기시에 모든 전력은 $r/2$ 저항에 전달되며 포트 ①로 가는 전력은 없다.

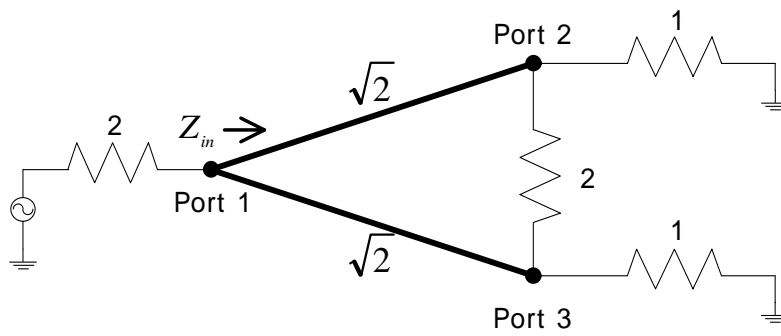
$$[S] = \begin{bmatrix} 0 & \frac{-j}{\sqrt{2}} & \frac{-j}{\sqrt{2}} \\ \frac{-j}{\sqrt{2}} & 0 & 0 \\ \frac{-j}{\sqrt{2}} & 0 & 0 \end{bmatrix}$$

포트 ②와 ③을 정합부하로 종단시켰을 때의 Wilkinson 전력분배기의 포트 ①에서의 입력 임피던스를 결정함으로써, S_{11} 을 유도해야 한다. S_{11} 을 유도하기 위한 등가회로를 그림 4-4(a)에 나타내었다. 여기서 $V_2=V_3$ 이므로 짝모드 여기회로와 유사함을 알 수 있다. 정규화값이 2 인 저항을 통해 흐르는 전류가 없게 되므로 이 저항을 소거할 수 있다. 이렇게 함으로써 그림 4-4(b)와 같이 표시할 수 있다. 이제 정규화 임피던스가 1 인 부하와 $\lambda/4$ 변환기를 병렬로 접속한다. 그러면 입력 임피던스는

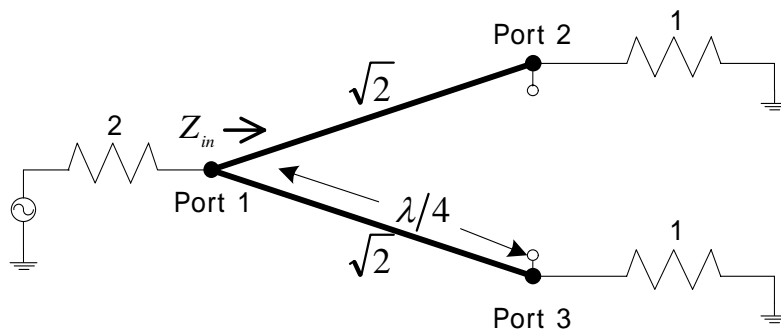
$$Z_{in} = \frac{1}{2} \frac{(\sqrt{2})^2}{1}$$

(4-4)

가 되며, $S_{11}=0$ 가 된다. 포트 ①에서 전력이 공급되고 출력 포트가 모두 임피던스정합이 되어 있으며 저항에서 소모되는 전력은 없다. 따라서 출력의 임피던스가 정합되어 있으면 분배기는 무손실 분배기가 되며, 단지 포트 ②와 ③로부터 반사된 전력만이 저항에서 소모된다 [xxxv],[xxxvi],[xxxvii].



(a) 종단된 Wilkinson 분배기
(a) The terminated Wilkinson divider



(b) (a) 회로에 대한 이분회로
(b) Bisection of the circuit in (a)

그림 4-4. S_{11} 을 구하기 위한 Wilkinson 분배기의 해석

Fig. 4-4. Analysis of the Wilkinson divider to find S_{11}

4.1.2 전력결합기의 회로설계

그림 4-5는 비균등 전력분배기 회로를 나타낸다. 포트 ②와 포트 ③의 전력비가 2 : 1 이면, $K^2 = P_3/P_2 = 1/2$ 이므로 회로의 특성 임피던스는 다음과 같다.

$$Z_{03} = Z_0 \sqrt{\frac{1+K^2}{K^3}} = 103 \Omega$$

(4-5)

$$Z_{02} = Z_0 \sqrt{K(1+K^2)} = 51.5 \Omega$$

(4-6)

$$R = Z_0 \left(K + \frac{1}{K} \right) = 106 \Omega$$

(4-7)

출력 선로는 임피던스가 각각 $R_2 = Z_0 K = 35 \Omega$ 와 $R_3 = Z_0 / K = 70.7 \Omega$ 의 값을 갖고 정합되며 변환기는 출력임피던스를 정합시키기 위하여 사용된다.

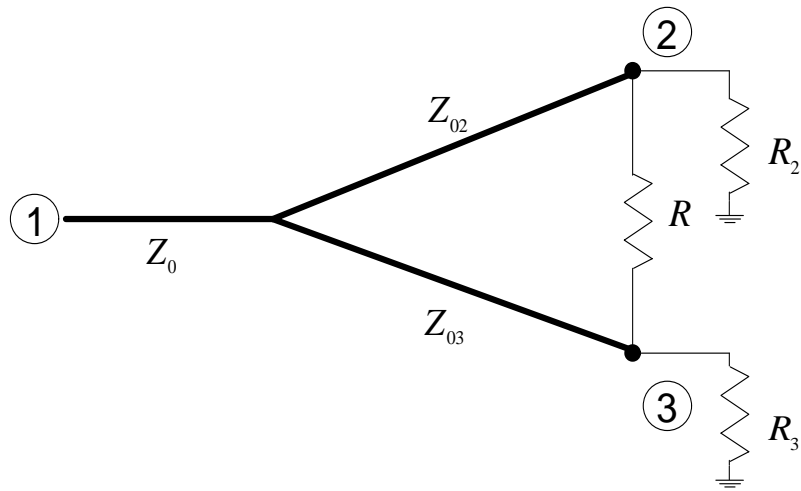


그림 4-5. 비균등 전력분배기

Fig. 4-5. Schematic of unequal power split coupler

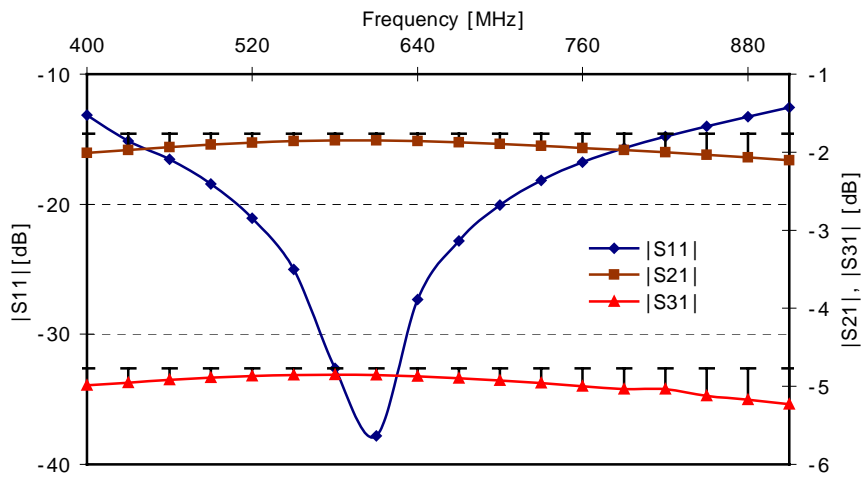


그림 4-6. 2 : 1 전력분배기의 시뮬레이션 결과

Fig. 4-6. Simulation of power split 2 : 1

Wilkinson 분배기를 사용하여 설계된 동위상 비균등(2 : 1 = 1.76 dB : 4.77 dB) 전력결합기의 특성을 시뮬레이션한 결과를 그림 4-6에

나타내었다. 디지털 TV 중계주파수인 470 ~ 806 MHz 대역에서 반사계수는 -15 dB 이하를 만족하고 있으며, 또한 삽입손실 S_{21} 은 1.76 ± 0.1 dB, S_{31} 은 4.77 ± 0.13 dB 이하의 오차를 나타낸다.

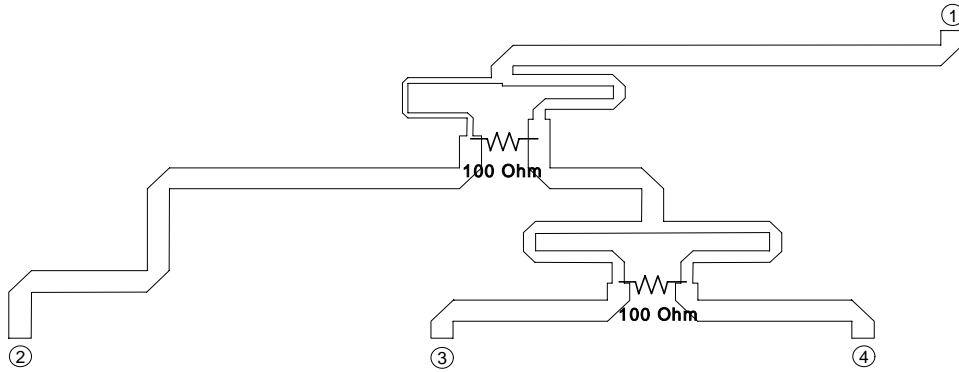


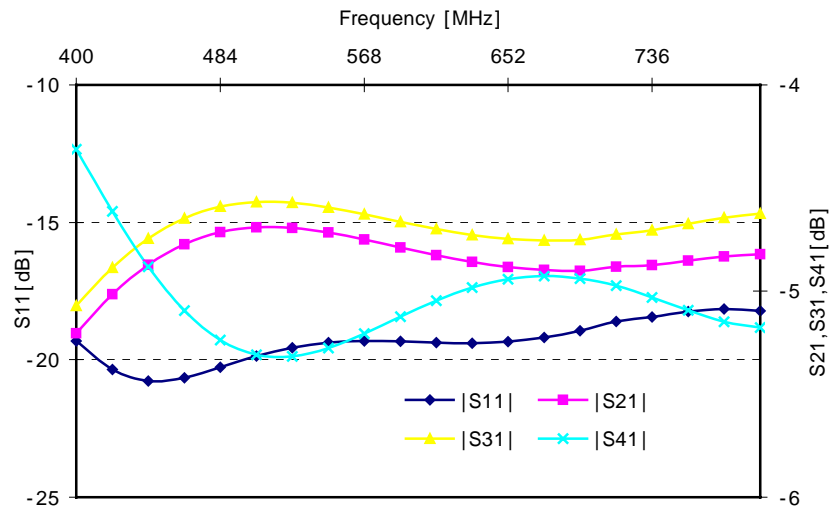
그림 4-7. 설계된 3-Way 전력분배기 회로도

Fig. 4-7. Schematic of the designed 3-way power split coupler

그림 4-7은 대역폭 증가와 고출력을 동시에 이루기 위한 전력분배기를 포트 ①에서 비균등(2 : 1) 분배시키고 포트 ②와 포트 ③에서 균등(1 : 1) 분배시켜 동위상 4 포트 전력결합기를 설계하였다. 설계된 전력결합기를 유전체 기판의 두께가 120 mil, 60 mil 및 32 mil 인 기판을 사용하여 두께에 따른 특성변화를 Ansoft Ensemble 6.1의 Momentum Method를 이용하여 시뮬레이션 하였으며, 시뮬레이션 툴 특성상 저항 100 옴을 부가한 상태에서 시뮬레이션이 가능하지 못하므로 100 옴을 제외시켰다.

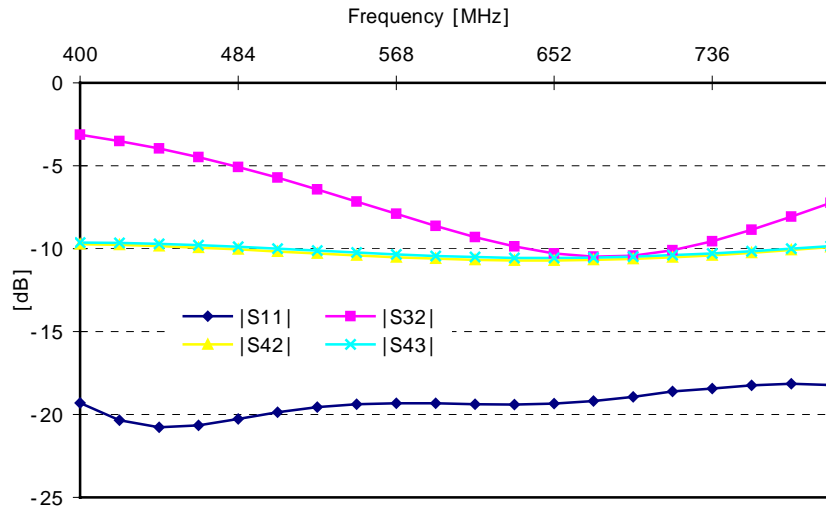
그림 4-8에 나타낸 바와 같이, 기판 두께 변화에 따른 시뮬레이션 결과를 살펴보면 디지털 TV 중계주파수 470 ~ 806 MHz 대역에서 삽입손실이 이론치 4.77 dB에서 ± 0.5 dB 이내이고 [xxxviii], 포트간 분리도가 우수하며, 고출력(250 $Watt_{peak}$)에 견딜수 있는 마이크로스트립선로 폭을 고려하여 두께 120 mil인 유전체 기판을 사용하였다. 이렇게 시뮬레이션한 동위상 3-Way 전력결합기는 삽입손실 -

5.2 dB 이하, 반사계수 -18 dB 이하, 포트간 분리도 -5 ~ -15 dB 이하, 출력 포트간 위상차가 40° 이하로서 그중에서 가장 우수한 특성을 보였다.



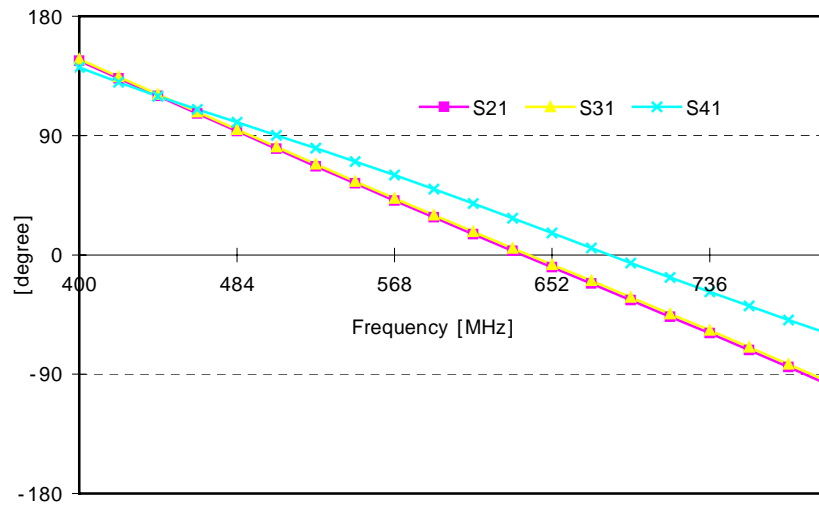
(a) 기판두께 $h=120$ mil 에서의 삽입손실 및 반사손실

(a) The insertion and return loss in dielectric thickness $h=120$ mil



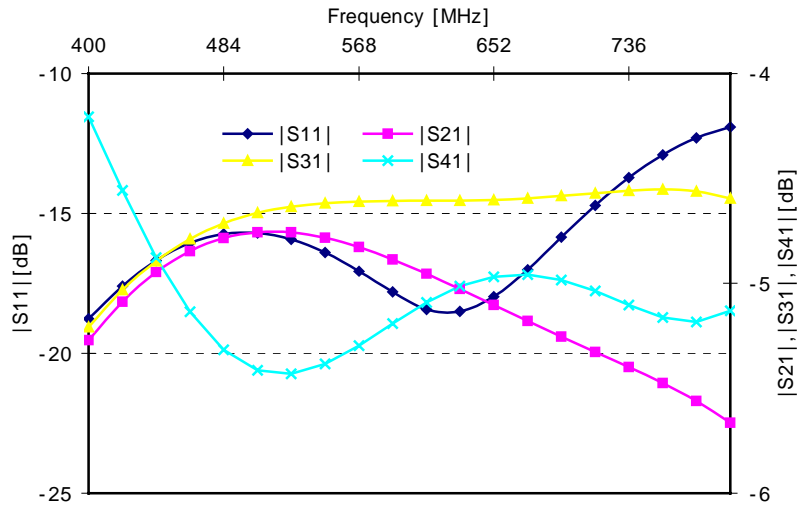
(b) 기판두께 $h=120$ mil에서의 포트간 분리도

(b) The separation between ports in dielectric thickness $h=120$ mil

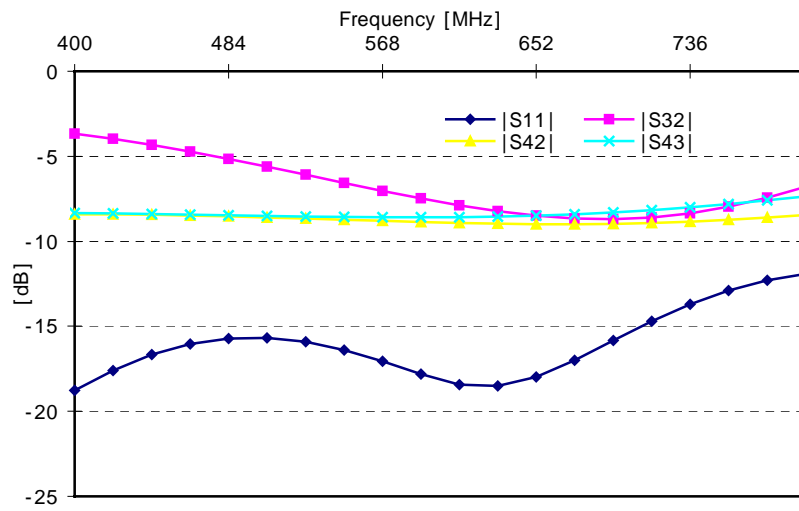


(c) 기판두께 $h=120$ mil에서의 위상차

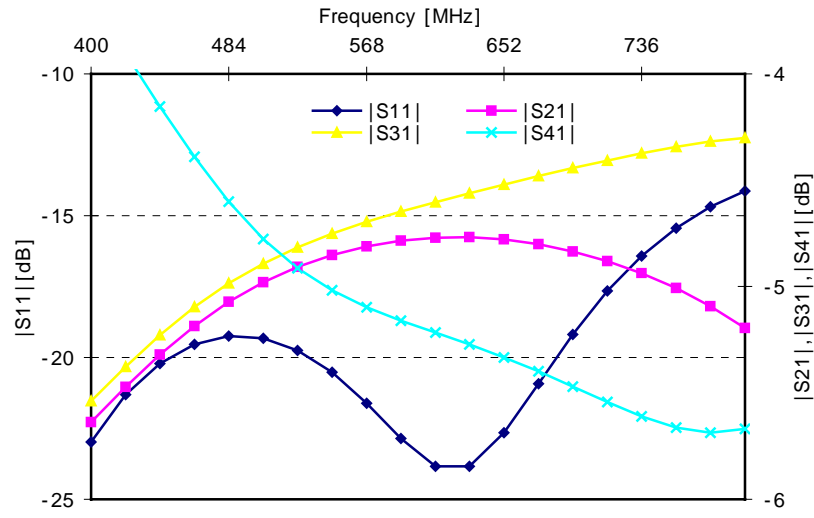
(c) The phase difference in dielectric thickness $h=120$ mil



(d) 기판두께 $h=60$ mil 에서의 삽입손실 및 반사손실
 (d) The insertion and return loss in dielectric thickness $h=60$ mil

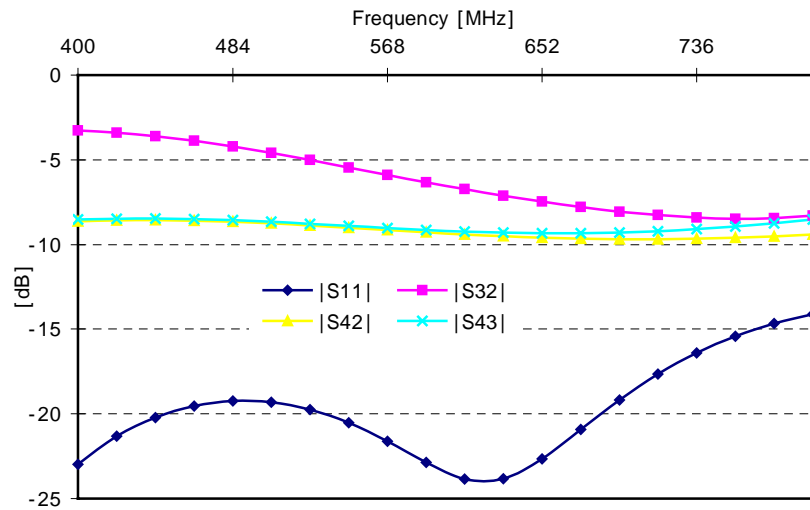


(e) 기판두께 $h=60$ mil에서의 포트간 분리도
 (e) The separation between ports in dielectric thickness $h=60$ mil



(f) 기판두께 h=32 mil 에서의 삽입손실 및 반사손실

(f) The insertion and return loss in dielectric thickness h=32 mil



(g) 기판두께 h=32 mil에서의 포트간 분리도

(g) The separation between ports in dielectric thickness h=32 mil

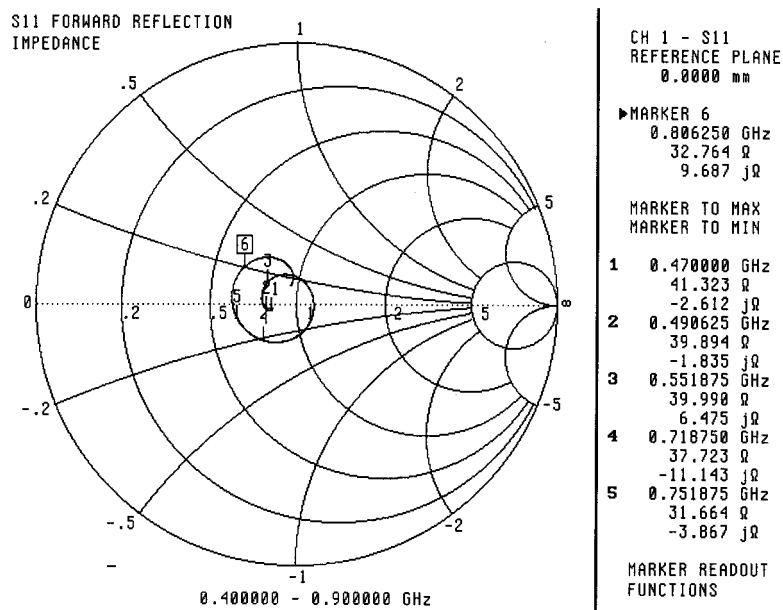
그림 4-8. 3-Way 전력결합기의 시뮬레이션 결과

Fig. 4-8. Simulation of 3-way power combiner

4.1.3 전력결합기의 특성 측정

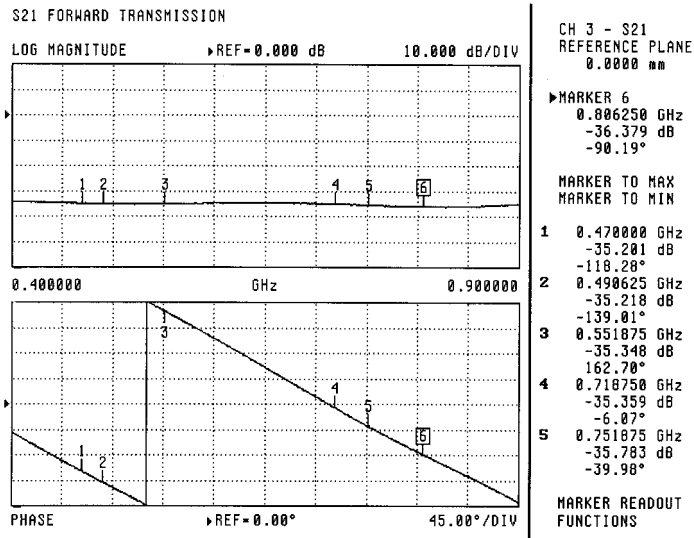
유전율 3.38 두께 120 mil 인 유전체 기판으로 제작되어진 3-Way 전력결합기를 회로망 분석기를 이용하여 S-파라미터를 측정하여 삽입손실, 반사계수, 출력 포트간 분리도 및 위상차를 시뮬레이션 결과와 비교 분석하였다.

그림 4-9는 100 Ω을 부가하지 않은 상태로 제작된 3-Way 전력결합기의 특성을 나타낸다. 디지털 TV 중계주파수 470 ~ 806 MHz 대역에서 삽입손실 -6.37 dB(측정시 출력측에 30 dB 감쇠기 부가) 이하, 출력 포트간의 분리도 -4.3 ~ -10.7 dB(측정시 출력측에 30 dB 감쇠기 부가) 및 15.4° 이하의 위상차를 나타냄으로써 시뮬레이션 결과와 아주 잘 일치하였다. 그러나 출력포트간의 분리도를 적어도 -15 dB 이하를 얻기 위해서는 저항성 소자가 요구되며 위상차의 오차는 선로의 길이에 의존한다는 것을 알 수 있다.



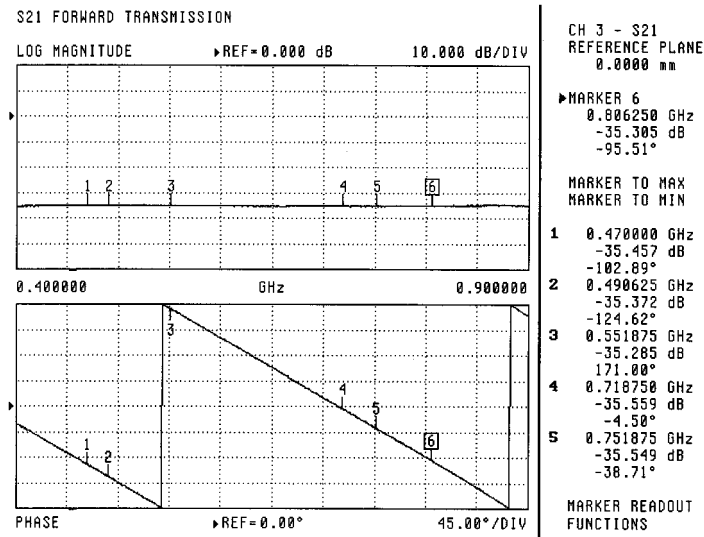
(a) S_{11} 특성

(a) The characteristics of S_{11}



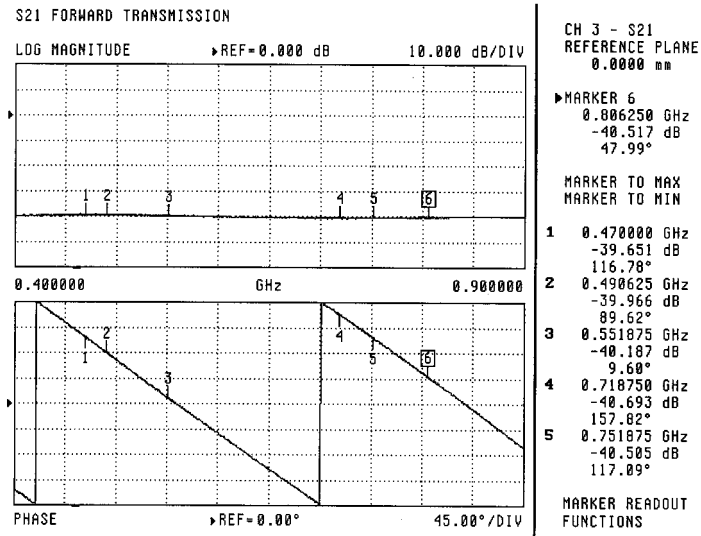
(b) S_{21} 특성

(b) The characteristics of S_{21}



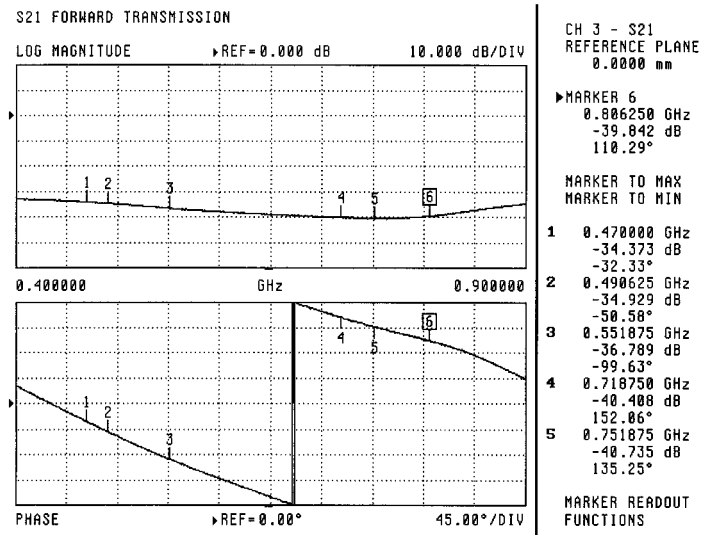
(c) S_{41} 특성

(c) The characteristics of S_{41}



(d) S_{42} 특성

(d) The characteristics of S_{42}



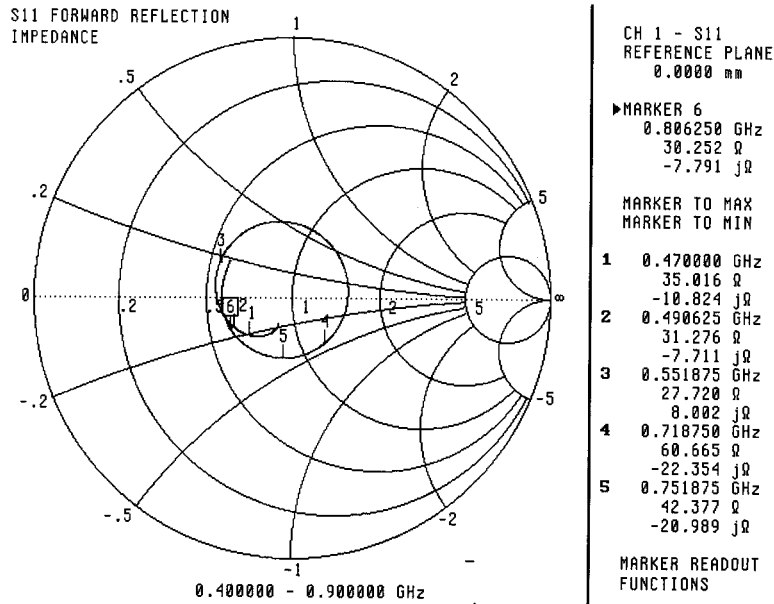
(e) S_{43} 특성

(e) The characteristics of S_{43}

그림 4-9. 제작된 4 포트 전력결합기의 100 Ω 부가전 특성

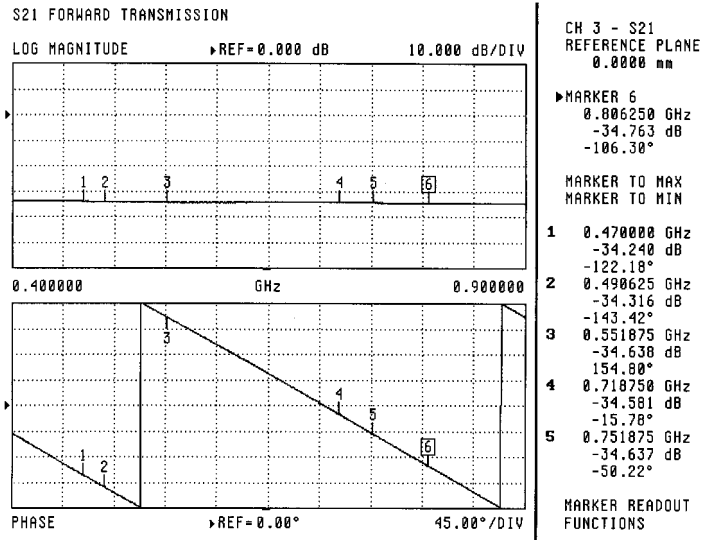
Fig. 4-9. The characteristics of the fabricated 4 port combiner without 100 Ω resistor

따라서 그림 4-10은 출력포트간의 저항성 소자 100 Ω 을 부가한 상태로 제작된 3-Way 전력결합기의 특성을 나타낸 것으로, 디지털 TV 중계주파수 470 ~ 806 MHz 대역에서 삽입손실 -6.53 dB 이하(측정시 30 dB 감쇠기 부가), 반사계수 -13 dB 이하, 포트간 분리도 -15 dB 이하, 출력 포트간 위상차가 13° 이하의 우수한 특성을 보였다. 새롭게 만든 전력결합기는 회로에서의 고임피던스 문제와 협대역의 문제를 동시에 개선하였지만[xxxix], 3 개의 100 Watt 고출력증폭기 모듈을 병렬 연결하기 위한 공간확보 때문에 그 크기가 커짐에 따른 삽입손실이 이론치 -4.77 dB 보다 1.76 dB 증가하였다.



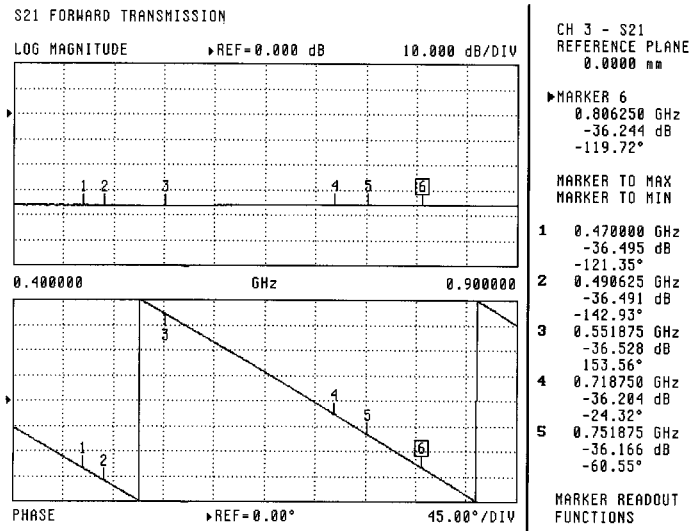
(a) S_{11} 특성

(a) The characteristics of S_{11}



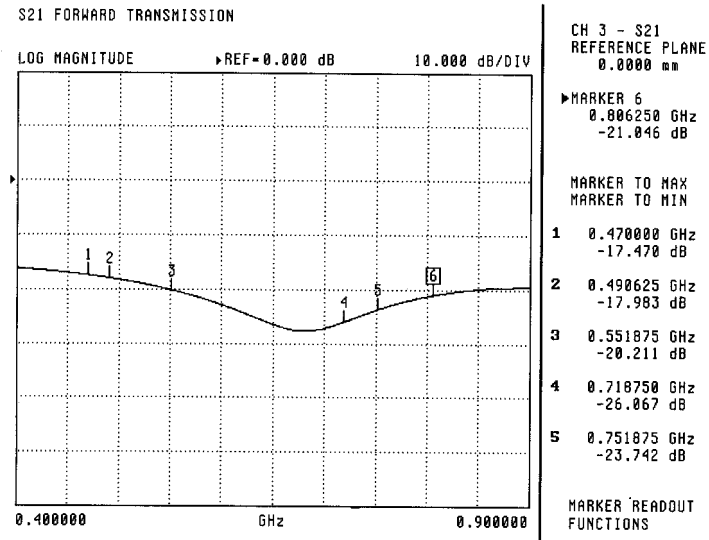
(b) S_{21} 특성

(b) The characteristics of S_{21}



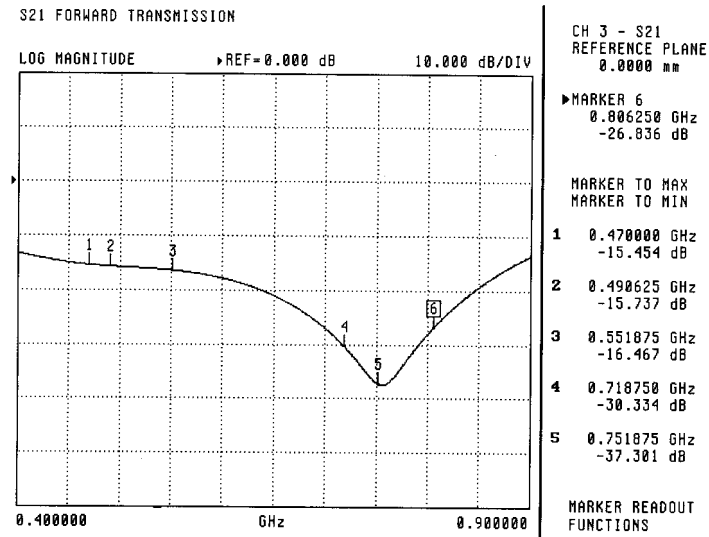
(c) S_{41} 특성

(c) The characteristics of S_{41}



(d) S_{42} 특성

(d) The characteristics of S_{42}



(e) S_{43} 특성

(e) The characteristics of S_{43}

그림 4-10. 제작된 4 포트 전력결합기의 100 Ω 부가 후 특성

Fig. 4-10. The characteristics of the fabricated 4 port combiner with 100 Ω resistor

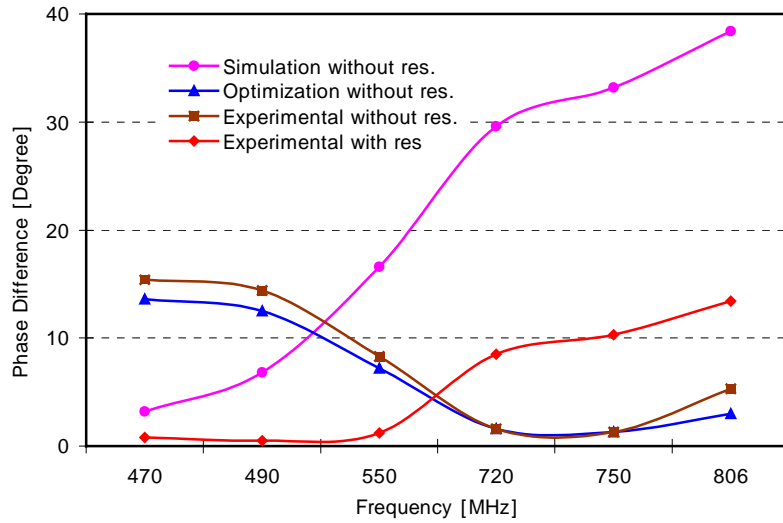


그림 4-11. 출력 포트간의 위상차

Fig. 4-11. The phase difference of the output port

그림 4-11은 출력 포트간의 위상차를 나타내며, 측정에서 저항을 부가하지 않은 상태에서 보다 저항을 부가한 후의 상태가 오히려 위상차는 2° 정도 감소하였음을 알 수 있다[x1].

4.2 전력검출기 및 감쇠기

4.2.1 전력검출기 이론

전력검출기는 반도체 소자의 비선형성을 이용한다. 그림 4-12는 다이오드의 비선형 I-V 특성곡선에 인가된 신호로부터 나온 출력을 나타낸다. 출력신호에 푸리에(Fourier) 분석을 이용하면 입력 주파수 성분뿐만 아니라 직류와 고차 주파수 성분을 알 수 있다.

다이오드 I-V 특성곡선의 비선형성이 크면 클수록 더욱 효과적으로 검출할 수 있다. 다이오드의 직류 전압과 전류의 관계는 다음과 같다.

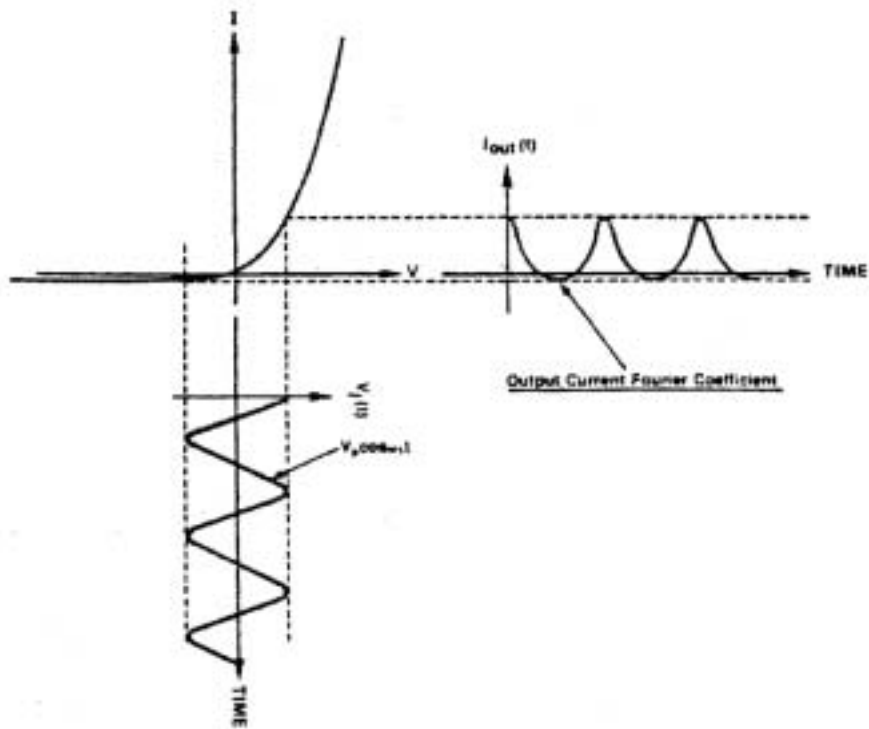


그림 4-12. 비선형 다이오드 검출기의 입·출력 신호

Fig. 4-12. The input and output signal of nonlinear diode detector

$$i = I_s(e^{\alpha V_j} - 1)$$

$$(4-8)$$

여기서 i 는 순시전류, I_s 는 다이오드의 포화 전류이고, V_j 는 접합부분에서의 순시전압이다.

소신호 교류전압 δV 가 인가되었을 때 이식은 Taylor 정리에 의해

$$i = i(V_0 + \delta V) \frac{di}{dv} \Big|_{I_0} + \frac{\delta V^2}{2!} \frac{d^2i}{dv^2} \Big|_{I_0} + \Lambda + \frac{\delta V^n}{n!} \frac{d^n i}{dv^n} \Big|_{I_0} + \Lambda$$

$$(4-9)$$

여기서 V_0 는 직류 바이어스 전압, I_0 는 직류 바이어스 전류, δV 는 접합 부분에서의 교류 전압이다. $\delta V = V_p \cos \omega_c t$ 로 놓고 2 차항 이상을 무시하면,

$$i = i(V_0) + V_p \cos(\omega_c t) \left. \frac{di}{dv} \right|_{I_0} + \frac{V_p^2}{2} \cos^2(\omega_c t) \left. \frac{d^2i}{dv^2} \right|_{I_0}$$

(4-10)

여기서 ω_c 는 캐리어 주파수, V_p 는 캐리어의 최대 진폭이다. 이 식에서 2 차항은

$$\Delta i = \frac{V_p^2}{4} [1 + \cos(2\omega_c t)] \left. \frac{d^2i}{dv^2} \right|_{I_0}$$

(4-11)

으로 표현된다[xli].

이 항은 직류와 고차 주파수 성분으로 이루어졌으며 이 성분들은 입력신호의 제곱에 비례한다는 것을 알 수 있다.

한편 검출기는 초고주파 시스템에서 RF 신호의 크기에 비례하는 직류의 신호원으로서 광범위하게 사용될 수 있다. 이러한 개념은 신호 세기 측정, 자동 이득 조절 및 전압 모니터 등으로 응용된다. 이때 직류 성분만을 제외하고 다른 모든 성분들은 제거되도록 필터를 사용한다.

4.2.2 전력검출기의 구성

차폐되지 않은 두개의 전송선로가 가까이 놓여질 때, 각 선로의 전자계 상호작용 때문에 선로사이에 전력이 결합된다. 이러한 선로를 결합선로라고 하며, 그림 4-13의 40 dB 결합선로형 방향성 결합기는 마이크로파 및 밀리미터파 회로에 주로 사용되는 기본적인 소자 중의 하나이다[xlii]. 이 방향성 결합기의 특징은 2 축 대칭 형태로 출력 포트간에 90°의 위상차를 갖는다. 본 논문에서는, 안테나로 방사되는 신호 전력의 검출을 위해 전력

증폭기의 출력을 검출하여 그때의 전압을 감쇠기에 인가 가능하도록 결합선로형 방향성 결합기를 사용하였으며, 그때 기준 감쇠량을 8 dB 로 하여 전력증폭기의 온도 및 8-VSB 모듈레이터의 입력 신호 세기의 변화에 따라 감쇠량이 조절되도록 구현하였다.

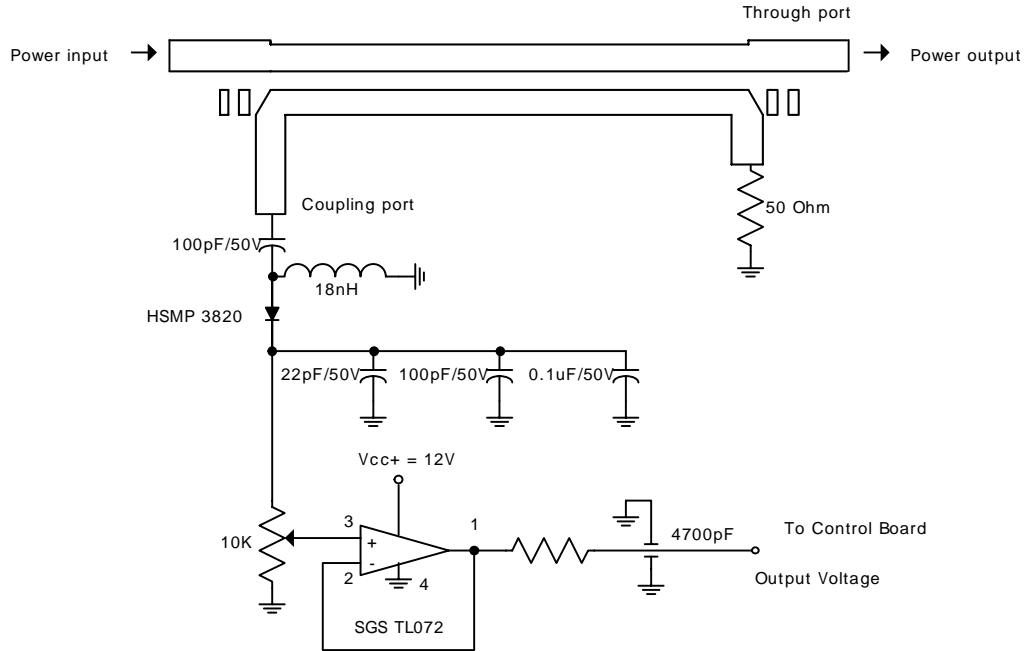


그림 4-13. 결합선로형 방향성 결합기 및 위상 비반전 증폭기 회로
 Fig. 4-13. A circuit of parallel coupled-line directional coupler and phase non-splitter amplifier

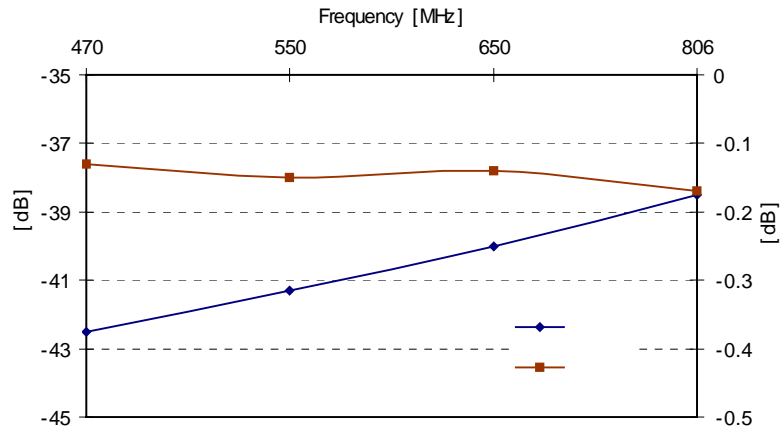


그림 4-14. 결합선로형 방향성 결합기의 결합도와 통과도

Fig. 4-14. The coupling and through of the parallel coupled-line directional coupler

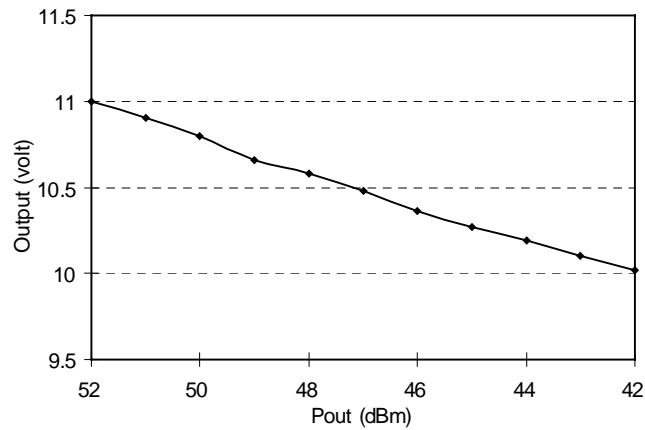


그림 4-15. 방향성 결합기의 출력신호 전력 대 실효방사전력 출력전압
Fig. 4-15. $P_{out}/EIRP$ output voltage characteristics of the parallel coupled-line directional coupler

제작된 40 dB 결합선로형 방향성 결합기를 회로망 분석기를 이용하여 S-파라미터를 측정 한 후 결합도를 측정하였다. 그림 4-14는 제작된 40 dB 결합선로형 방향성 결합기의 결합도와 통과도를 나타낸다. 제작된 40 dB 결합선로형 방향성 결합기는 470 ~ 806 MHz 에서 40 dB 의 결합도와 ± 0.1 dB

의 평탄도를 나타내었다.

결합선로형 방향성 결합기의 결합 단자에서 출력신호를 검출하여 결합콘덴서로 통과시켜 직류성분을 제거하고, 다이오드에 의하여 맥동성분을 가진 신호로 정형시킨다. 대용량의 콘덴서와 입력 임피던스에 의해 검출된 출력신호는 직류 성분으로 변환시켜, 이 신호를 전압 폴로워로 전달시킨 후 OP Amp 에 의해 나타나는 구동출력에 대한 직류 전원레벨을 주파수 635 MHz 에서 측정 한 결과를 그림 4-15에 나타내었다. 그 결과 선형성을 나타낼 수 있다.

4.2.3 감쇠기

감쇠기는 100 Watt 전력증폭기의 출력을 40 dB 결합선로형 방향성 결합기를 사용하여 출력을 검출한 후 안테나로 방사되는 신호전력을 조절하기 위해 설계·제작 하였다. 전력증폭기의 이득을 조절하기 위해서 KDI/Triangle 사의 다이오드 감쇠기(Diode Attenuator)인 GaAs PI-810 을 사용하여 0 dB 에서 -28 dB(삽입손실:5 dB)까지 감쇠 가능한 감쇠기를 제작하였다[xliiii].

제작된 다이오드 감쇠기를 회로망 분석기를 이용하여 중심주파수에서 감쇠량에 따른 입·출력 반사손실을 측정하였으며, 그림 4-16은 제작된 감쇠기의 입·출력 반사손실을 나타낸다.

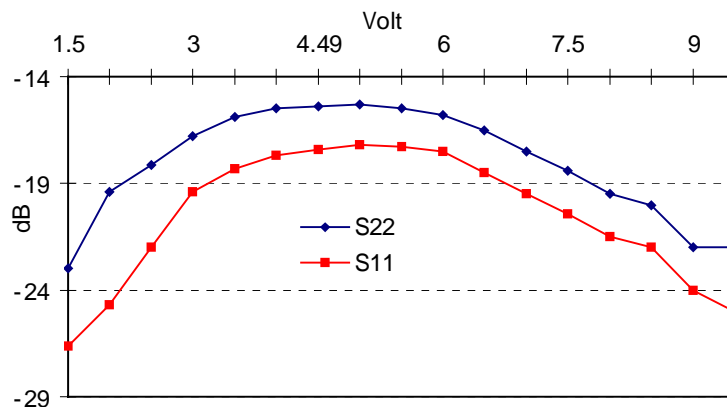


그림 4-16. 다이오드 감쇠기의 입·출력 반사손실

Fig. 4-16. The input and output return loss of the diode attenuator

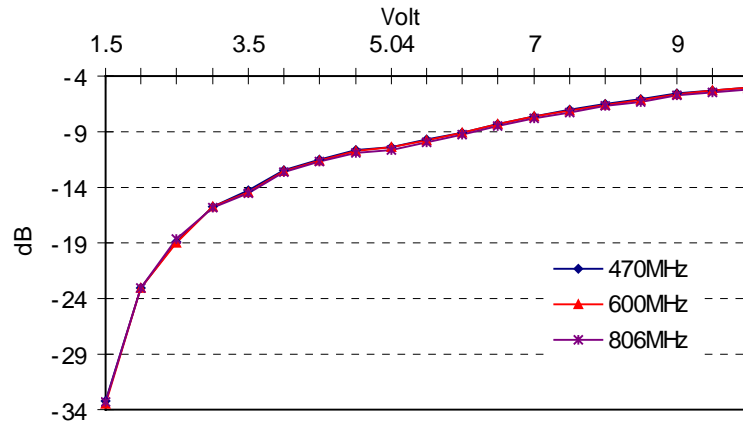


그림 4-17. 다이오드 감쇠기의 감쇠도

Fig. 4-17. The attenuation characteristics of the diode attenuator

그림 4-17은 제작된 감쇠기의 주파수별 감쇠량을 나타낸다. 제작된 다이오드 감쇠기는 470 ~ 806 MHz 에서 5 dB 의 삽입손실을 포함하여 전압이 4 ~ 10 V 일 때 선형성을 유지하며 그때 7.5 dB 의 감쇠량과 각각 주파수에 대하여 ± 0.1 dB 의 평탄도를 나타내었다.

4.3 100 Watt 전력증폭기의 구성 및 특성 평가

4.3.1 100 Watt 전력증폭기의 구성

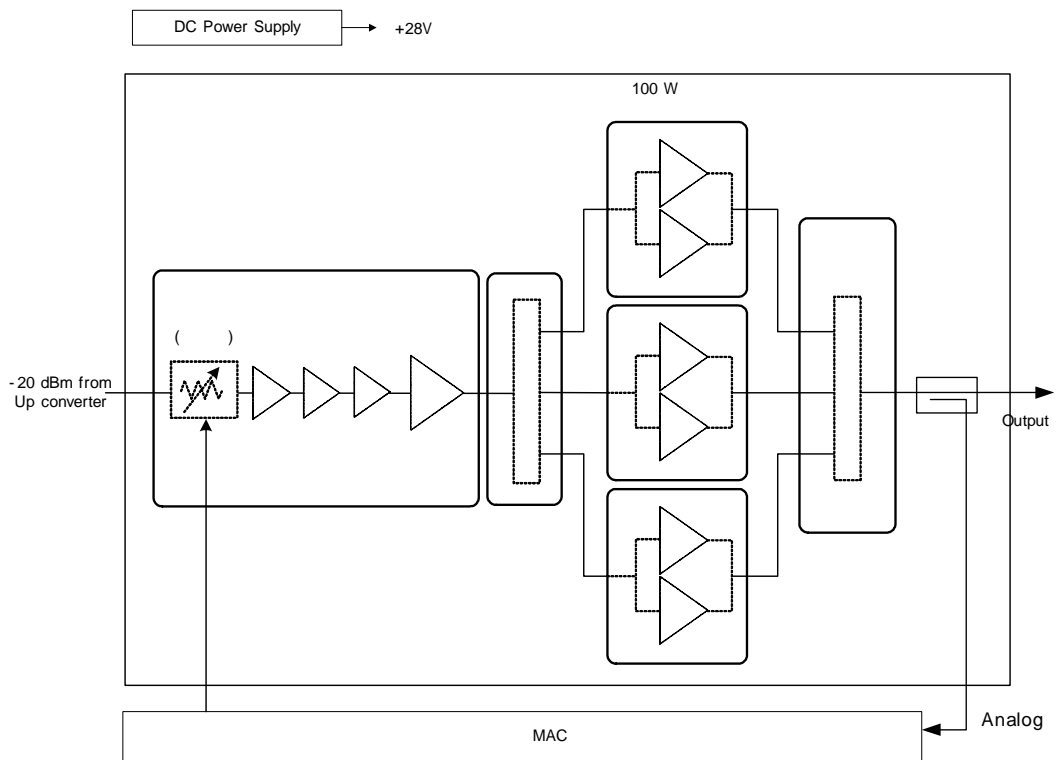


그림 4-18. 100 Watt 전력증폭기의 구성도

Fig. 4-18. The block diagram of the 100 Watt power amplifier

디지털 TV 중계기용 100 Watt 전력증폭기는 그림 4-18과 같이 8-VSB 변조된 -20 dBm 의 RF 신호를 입력 받아 이 신호를 레벨제어단(감쇠기), 구동 증폭단 및 중간증폭단에서 38 dBm 의 신호로 증폭한 후 3-Way 전력분배기로 분배하였다. 이렇게 분배된 신호는 3 개의 100 Watt 단위 증폭기를 거쳐 전력결합기로 신호를 합성하여 그 출력을 전력검출기에서 검출하고 중계기 MAC 을 통하여 레벨제어단으로 보내 일정한 100 Watt 의 출력을 얻도록 구성하였다. 그림 4-19는 제작된 100 Watt 전력증폭기의 실물 사진을 보여준다.

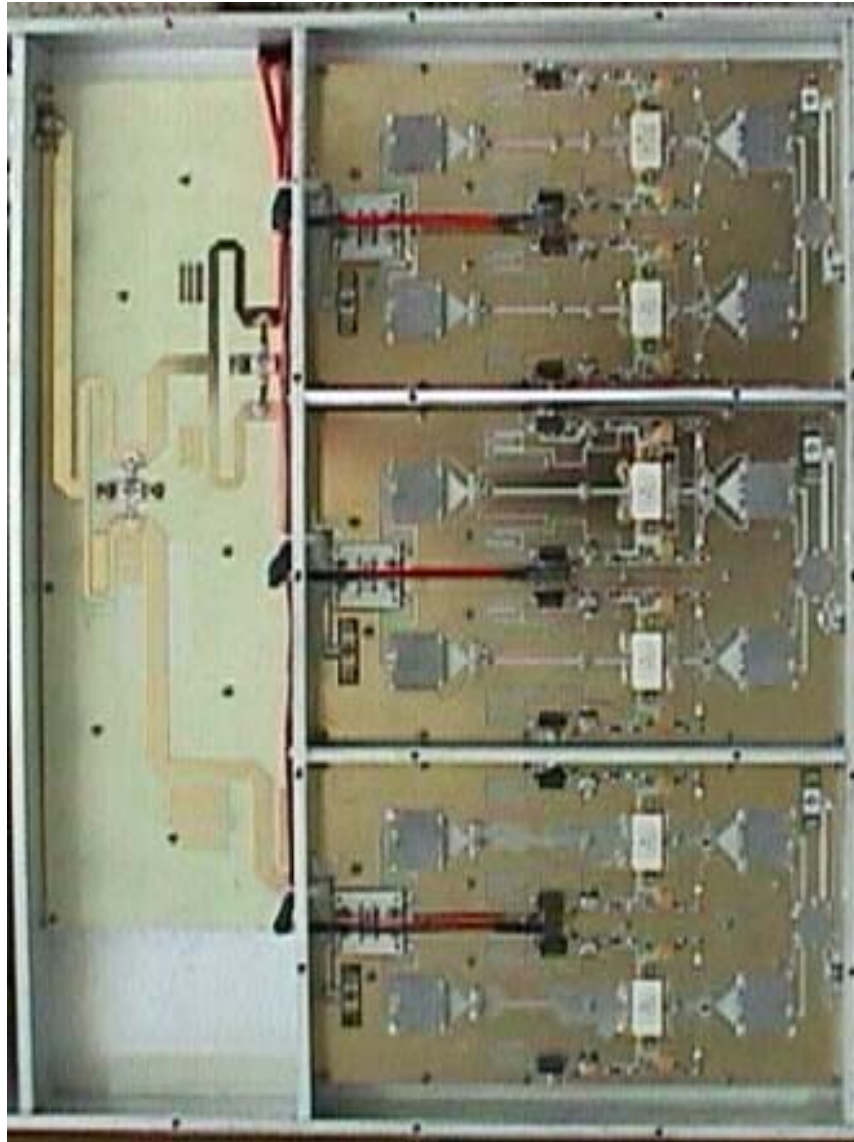


그림 4-19. 제작된 100 Watt 전력증폭기의 사진

Fig. 4-19. The photograph of the fabricated 100 Watt power amplifier

4.3.2 100 Watt 전력증폭기의 특성 측정 및 평가

8-VSB는 8개의 분리된 진폭 변조 레벨들을 사용하는 퇴화 사이드밴드 디지털 변조 시스템이다. 이 변조 레벨들은 MPEG-2로 압축된 전송 흐름을 운반하기 위하여 8개의 다른 이진수들 혹은 심벌 값들로 할당된다.

그림 4-20은 8-VSB 전송기의 기본 구성을 나타낸다.

100 Watt 전력증폭기의 성능 측정은 시스템의 성능을 정량화하기 위한 마스크필터의 전후에서 8-VSB 측정시스템(Tektronix RFA-300A)에 의해 행한다. 폐회로 피드백 방법은 시스템 내부에서 왜곡들에 대한 보정을 하기 위하여 에러들과 미리 왜곡된 신호를 정량화할 수 있다.

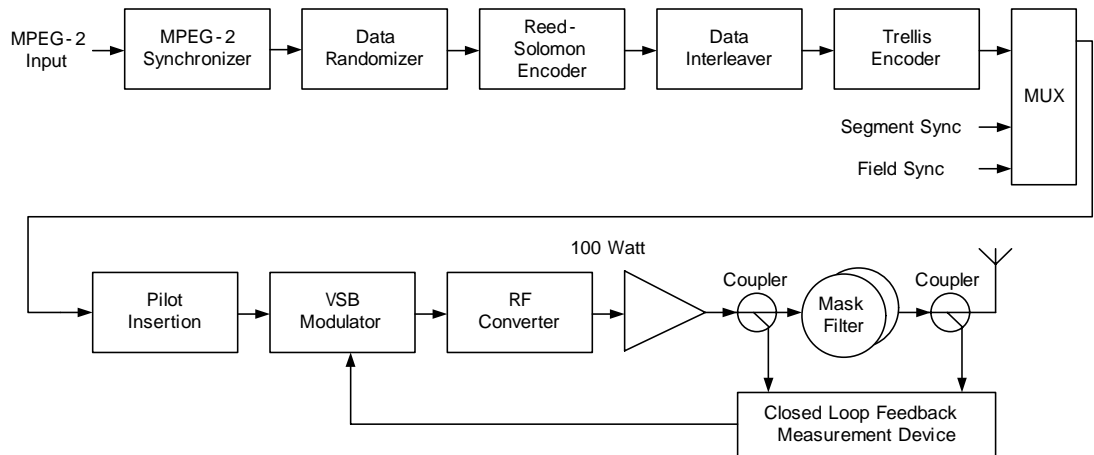


그림 4-20. 8-VSB 전송기의 구성도

Fig. 4-20. Block diagram of 8-VSB transmitter

그림 4-21은 중심주파수 482.31 MHz(16 번 채널)에서 파일럿의 신호의 존재를 확인할 수 있고, 또한 전송된 신호가 6 MHz 대역폭에 걸쳐 평탄함을 보여준다. 만일 파형의 어떤 현저한 편향이 나타난다면 이것은 데이터 값들이 랜덤하지 않음을 나타내거나, 또는 다른 신호가 채널 내부에서 간섭하고 있음을 나타낸다.

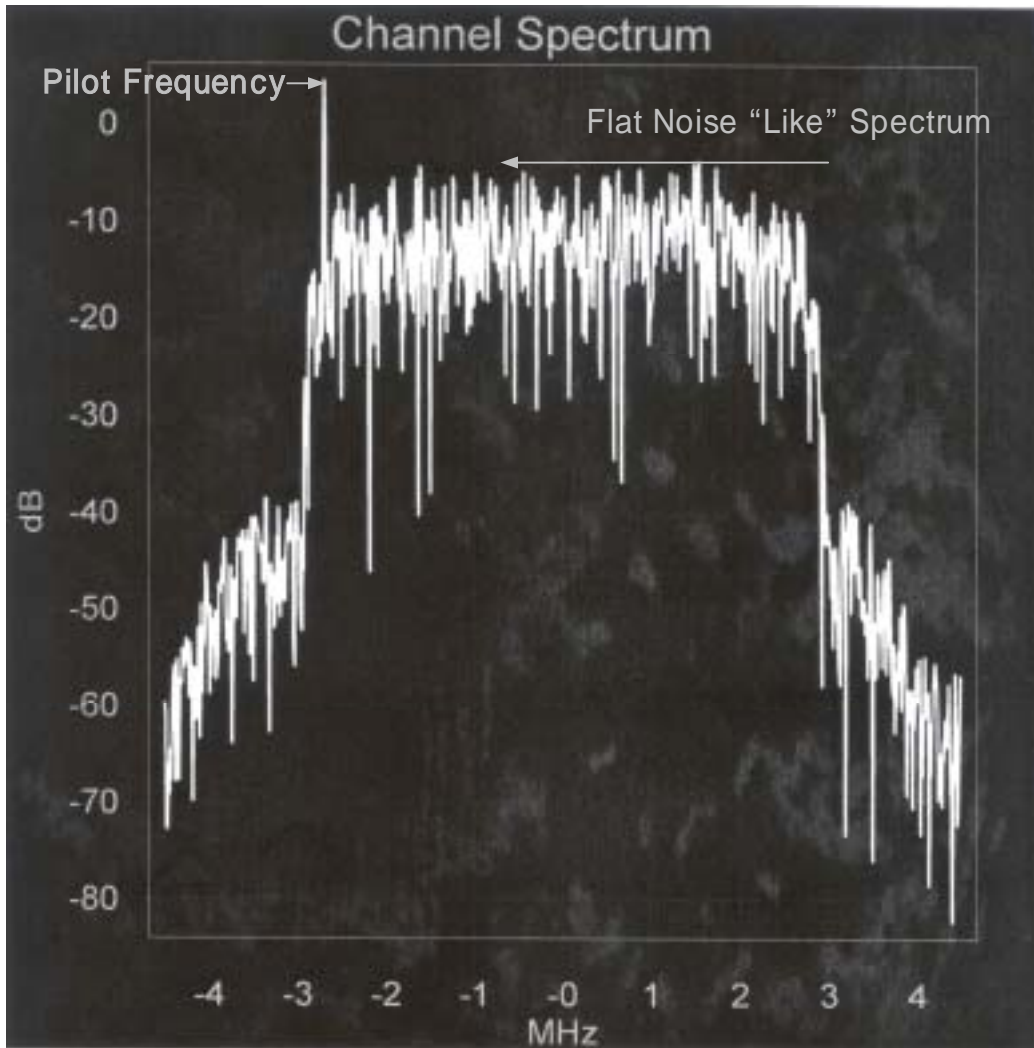


그림 4-21. 높은 레벨의 측면: 6 MHz 대역폭을 점유하는 8-VSB 신호의 스펙트럼

Fig. 4-21. A high level view: Spectrum of 8-VSB signal occupying 6 MHz bandwidth

전송기는 평균값에서 최대까지의 범위를 가지는 여러 가지 파워레벨에서 시간의 몇 퍼센트를 소모할 것이다. 피크-평균파워(Peak-to-Average Power)는 평균 포락선 파워에 대한 피크파도파워의 비이다. 피크파도파워

는 디지털 변조된 신호에 의해 이따금 도달하는 포락선 파워의 최대값이다. 이것은 누적분포함수(Cumulative Distribution Function; CDF)를 이용하여 시간에 대한 반송파 파워의 통계적인 분포로서 플로트되었다.

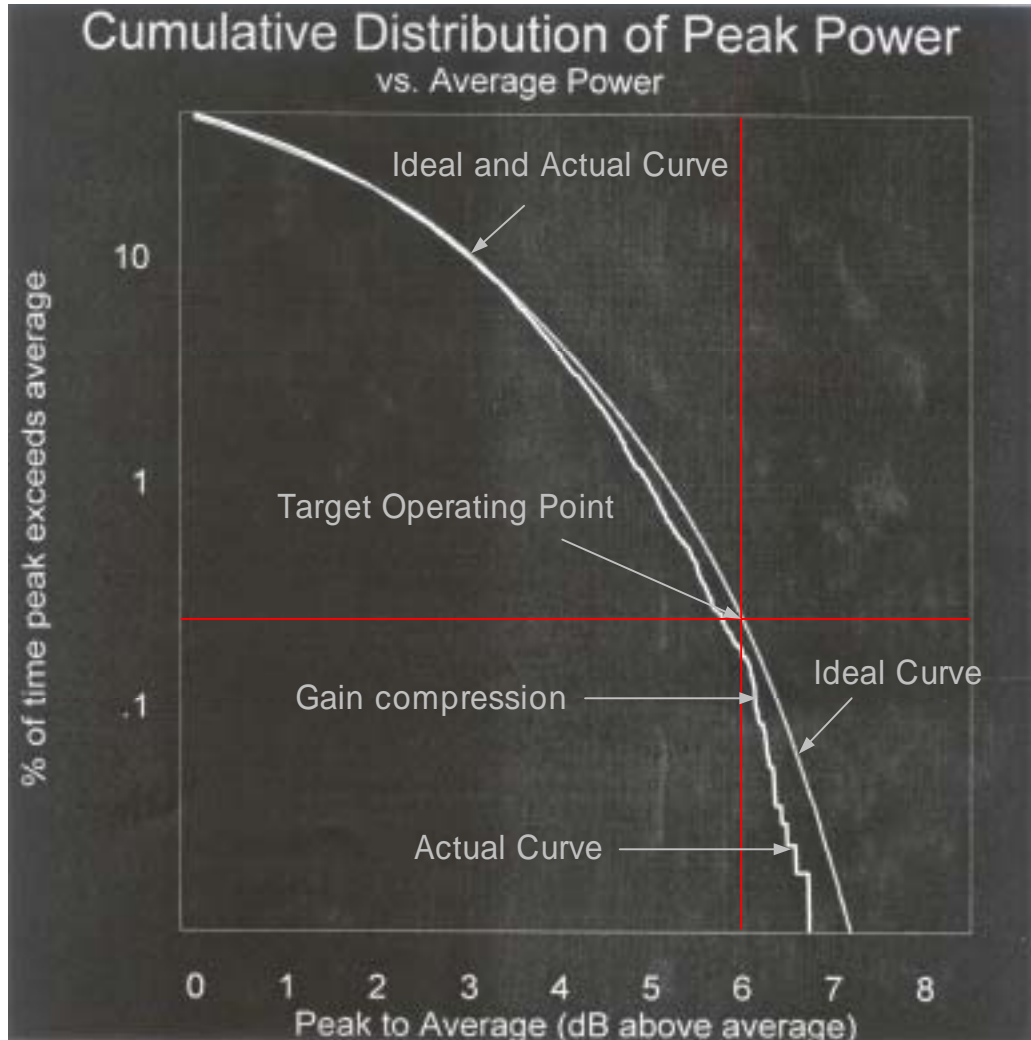


그림 4-22. 최대출력의 누적분포

Fig. 4-22. Cumulative Distribution of Peak Power

신호가 dB 단위의 평균진폭보다 큰 시간의 퍼센트를 플로트하고 이상적

인 것과 비교하였다. 적절히 동작하고 있는 전송기는 이상적인 곡선을 따른다. 전력증폭기를 P_{1dB} 출력점 이상에서 사용하면 포화(압축)상태가 된다. 이것은 신호를 왜곡시켜서 채널외부방출을 일으키고 신호 대 잡음비(S/N)를 저하시킨다. 압축은 실제 곡선이 이상곡선 이하로 떨어지게 만든다.

그림 4-22는 이상곡선과 6 MHz 이상에서 실제 측정된 곡선을 비교함으로써 얻은 결과로서 소량의 이득압축을 나타낸다. 최대출력은 가상적으로 결코 얻을 수 없고, 7 dB 에서 거의 0.3 dB 만큼 억제되었다. 엄격한 경우, 이것은 채널외부스펙트럼에서 사이드밴드 양 측면(shoulder)의 상승을 일으킨다.

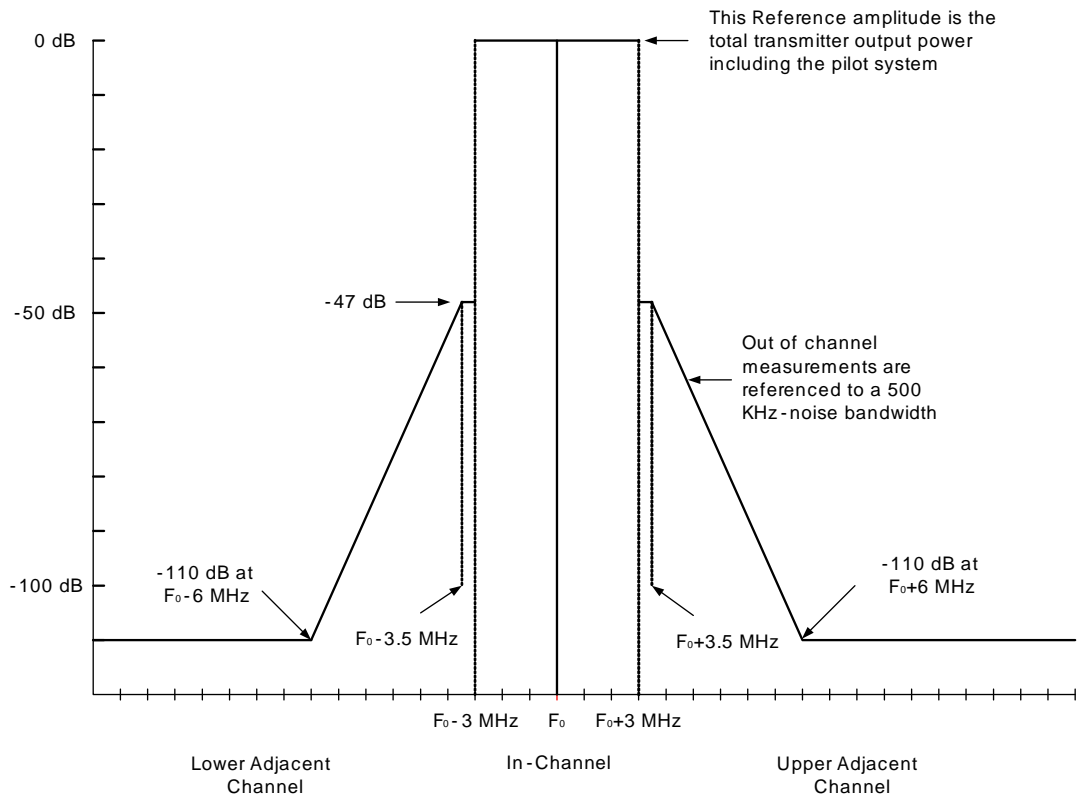


그림 4-23. 채널전송 방출 마스크

Fig. 4-23. Out-of-channel emissions mask

인접채널들이나 다른 대기로의 누설이 없는지를 검증하기 위하여 FCC 는 채널외부방출 시험을 요구하며, 요구된 특성을 그림 4-23에 나타내었다. 승인된 동작 채널 외부 주파수에 대한 출력레벨은 채널의 가장자리로부터 500 kHz 에서 -47 dB 만큼 감소되어야 한다. 신호들은 채널의 가장자리로부터 6 MHz 에서 -110 dB 감소되어야 한다. 규격은 500 kHz 대역폭을 사용하지만 측정의 목적으로는 30 kHz 대역폭이 사용되며, 좀더 정확한 측정을 제공하기 위하여 적합한 보정요소들이 적용된다.

현재 RF 측정 장비들에서 시스템의 잡음한계는 -110 dB 레벨까지의 직접 측정을 제한한다. 따라서, 이 측정들을 하기 위하여 추정테크닉들이 사용된다. 한 가지 방법은 그림 4-24에 나타낸 것과 같은 전송기의 자체 대역 통과필터를 사용하는 것이다. 신호품질과 가둠 방출(Close-in emissions) 성능의 통상적인 측정은 테스트 포인트 B 에서 취하는 하나의 샘플신호를 가지고 행한다. 측정 후, 최종 결과를 결정하기 위하여 필터의 손실을 더한다. 이 방법은 이미 시스템 내부에 있는 필터를 이용하는 장점이 있다. 그러나, 이것은 전송기의 필터 특성을 알아야 할 필요가 있다. 한편, 전송기의 채널 외부 방출 진폭의 극값을 체크하기 위해서, 측정장비는 테스트 포인트 A 에서 채널필터의 앞쪽과 연결한다. 여기서 채널외부방출은 아직 필터로 감소하지 않았기 때문에 훨씬 더 높은 진폭을 가진다.

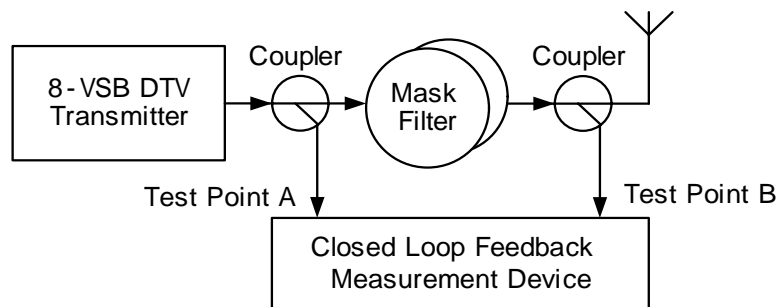


그림 4-24. FCC 채널 전송마스크의 특성

Fig. 4-24. Characterization of FCC Out-of-Channel mask

이때 테스트 포인트 A 에서 얻은 데이터와 FCC 마스크 상에 중첩된 채널 필터응답으로부터 등가 마스크를 계산할 수 있다. 대역통과필터는 소량의 손실을 갖는다. 손실은 어느 방향으로든지 중심 주파수로부터 멀어짐에 따라 증가한다.

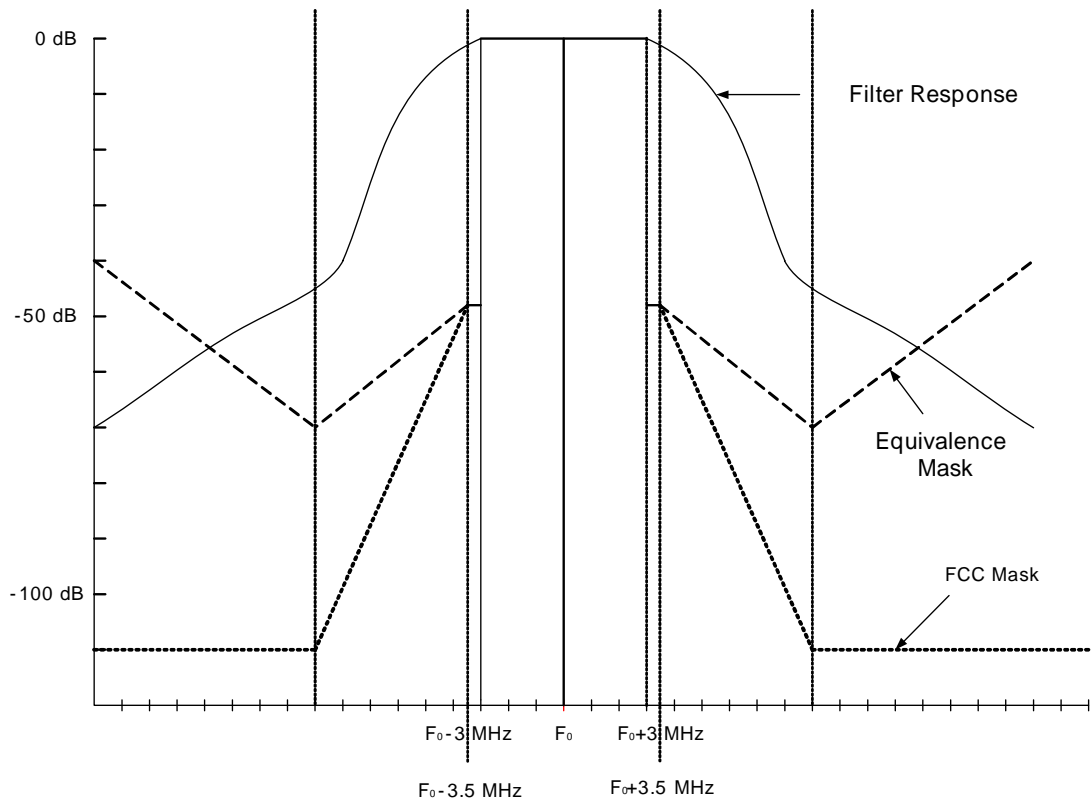


그림 4-25. 필터응답과 FCC 마스크로부터의 중재된 데이터

Fig. 4-25. Reconciling data from filter response and FCC mask

등가 마스크는 -110 dB FCC 마스크에 대한 추정을 할 수 있도록 채널 외부 측정에 적용할 수 있다. 규격에 대한 순응성을 체크하기 위하여 RFA-

300A 내부에 등가 마스크를 생성하는 것은 쉽다. 표 4-1에서 나타낸 것과 같이 계산 표를 이용하여 특정 주파수와 진폭 값에서 등가 마스크 안쪽의 점들을 정의한다. 그림 4-25는 FCC 로부터 계산된 등가 마스크 표의 결과와 상기식을 이용한 필터 마스크 표의 결과를 보여준다. 그림 4-26은 마스크 판 상에 중첩된 스펙트럼 측정이다. 파일럿 주파수는 6 MHz 채널의 나머지 부분의 평탄하고 잡음성 스펙트럼과 분명하게 구별된다. 만약 스펙트럼의 외부 가장자리들이 평탄하다면, 이것은 시스템이 비선형 에러들을 가지지 않는다는 것을 나타낸다. 만일 채널 스펙트럼 상에 기울기가 존재한다면, 이것은 비선형 에러들의 존재를 나타낸다.

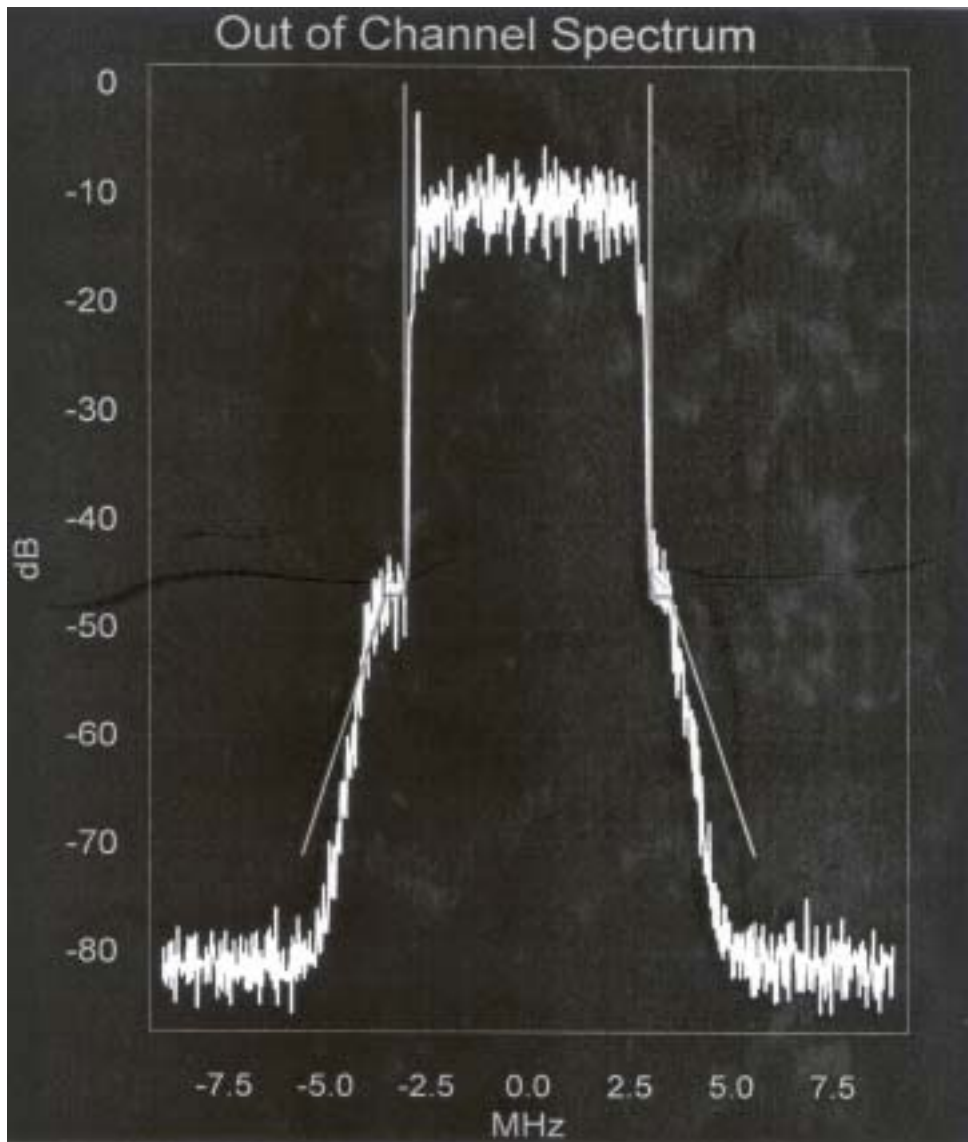


그림 4-26. 채널 전송 스펙트럼

Fig. 4-26. Out-of- Channel spectrum

표 4-1. 등가 마스크

Table 4-1. Equivalence mask

FCC Mask	Filter Mask	Equivalence Mask	Frequency MHz
Amplitude (dB)	Amplitude (dB)	Amplitude (dB)	Frequency (MHz)
0	0	0	F_0+3 MHz
0	0	0	F_0-3 MHz
-47	-2	-45	$F_0+3.5$ MHz
-47	-2	-45	$F_0-3.5$ MHz
-110	-32	-78	$F_0+6.0$ MHz
-110	-32	-78	$F_0-6.0$ MHz
-110	-70	-40	$F_0+10.0$ MHz
-110	-70	-40	$F_0+10.0$ MHz

4.4 결과 분석

본 장에서는, Digital TV 중계기에 사용되는 UHF(470 ~ 806 MHz)용 전송 장치로 사용가능한 100 Watt 전력증폭기를 구현하였다. 100 Watt 전력증폭기는 구동증폭단 및 중간증폭단 그리고 100 Watt 전력증폭단과 함께 감쇠기로 구성하였다.

100 Watt 전력증폭단은 3-Way 전력분배기와 전력결합기를 이용하여 3 단 평행증폭기의 형태로, 100 Watt 단위 전력증폭기 및 전력검출기와 함께 구성 하였으며, 설계 및 제작된 100 Watt 전력증폭단의 측정 및 평가를 통해 그 특성을 비교·분석하였다.

두께 120 mil 인 유전체 기판을 사용하여 제작된 전력결합기는 470 ~ 806 MHz 대역에서 삽입손실 -6 dB 이하, 반사계수 -13 dB 이하, 포트간 분리도 -15 dB 이하, 출력 포트간 위상차가 13° 이하의 특성을 보였다. 제작된 전력결합기는 회로에서의 고임피던스로 인한 마이크로스트립 선로 폭의 한계와 고출력의 경우 선로간의 상호작용으로 인한 전력의 손실 및 협대역의 문제를 동시에 개선하였다.

아울러, 제작된 3-Way 결합기의 삽입손실, 반사계수, 포트간의 분리도 및 위상차가 디지털 TV 중계주파수 470 ~ 806 MHz 에서 양호한 특성을 나타내는 것을 확인함으로써 광대역화의 실현 가능성을 알 수 있었다.

100 Watt 전력증폭기의 출력 조절을 위해, 470 ~ 806 MHz 에서 안테나로 방사되는 신호전력의 검출이 가능한 40 dB 의 결합도와 ± 0.1 dB 의 평탄 특성을 나타내는 결합선로형 방향성 결합기를 제작하였으며, 이득을 조절하기 위해 0 dB 에서 -28 dB(삽입손실 : 5 dB)까지 감쇠 가능한 감쇠기를 제작하였다. 측정 결과 470 ~ 806 MHz 에서 전압이 4 ~ 10 V 일 때 선형 특성을 나타내며, 그때 7.5 dB 의 감쇠량과 각각 주파수에 대하여 ± 0.1 dB 평탄도의 정확한 감쇠특성을 보였다.

제작된 100 Watt 전력증폭기의 특성 측정을 위해, Tektronix 사의 RFA-300A 를 사용하여 등가마스크를 생성하는 추정테크닉 기능을 사용하였다. 측정 결과 파일럿 신호의 존재를 확인할 수 있었고, 100 Watt 이상의 전송된 신호가 6 MHz 대역폭에 걸쳐 평탄함은 물론 FCC 및 등가마스크의 규정에 적합한 양호한 결과를 확인할 수 있었다.

제 5 장 결 론

본 연구에서는 디지털 TV 중계기의 UHF(470 ~ 806 MHz)용 전송장치로 사용될 수 있는 100 Watt 전력증폭기를 설계 및 제작하였다. 이를 위해 "무선국 및 전파응용설비의 검사방법·절차 및 기준" 및 FCC 관련 규정을 분석하고 설계 목표를 설정하였으며, 사용소자의 제한성을 고려한 전력증폭기의 구현을 위해 구동증폭단 및 중간증폭단 그리고 100 Watt 단위 전력증폭기를 구현하였다. 소자의 특성 및 올바른 구현을 위해 설계 대상을 시뮬레이션하였으며, 그 결과를 토대로 각 증폭단의 특성을 측정하여 설계 목표 및 시뮬레이션 결과와의 비교 및 분석을 시행하였고 그 성능을 평가하였다.

단일 능동 바이어스 회로를 이용한 100 Watt 단위 전력증폭기는 복수의 수동 바이어스 회로를 사용한 것 보다 온도 20 °C ~ 100 °C에서 소비전류의 변화가 매우 작았으며, 푸시풀(Push-pull) 형태의 소자에서 흔히 나타나는 위상차에 의한 이득의 감쇠가 줄어들었음을 확인하였다.

100 Watt 전력증폭단은 100 Watt 단위 전력증폭기와 함께 3-Way 전력분배기/전력결합기를 이용하여 3 단 평행증폭기의 형태로 설계·제작 하였으며, 제작된 100 Watt 전력증폭기에는 최종 출력 신호의 세기를 검출하기 위해 40 dB 결합선로형 방향성 결합기가 사용되었다.

디지털 TV 중계기용 광대역 고출력 전력결합기의 성능을 향상시키기 위하여, 본 연구에서는 Wilkinson 분배기의 이론적인 등가회로를 이용하고, 또한 균등 및 비균등 분배기 이론을 적용하였으며, 제작된 전력결합기는 회로에서의 고임피던스로 인한 마이크로스트립 선로 폭의 한계와 고출력의 경우 선로간의 상호작용으로 인한 전력의 손실 및 협대역의 문제를 동시에 개선하였다.

제작된 40 dB 결합선로형 방향성 결합기는 안테나로 방사되는 신호전력을 검출하여 그때의 전압을 감쇠기에 인가하였으며, 그때 기준 감쇠량을 8 dB 로 하여 전력증폭기의 온도 변화와 8-VSB 모듈레이터의 입력신호 세기의 변화에 따라 감쇠량이 조절되도록 구현하였다.

한편 상호 변조 왜곡 특성을 향상시키는 기술 중의 하나인 디지털 Predistorter 기술은 회로가 매우 복잡하고 제한된 DSP 계산속도 때문에 대역폭이 좁다. 따라서 본 연구에서는 광대역 특성을 얻을 수 있고, 회로가 간단한 Back off 방식을 사용하여 100 Watt 전력증폭기를 구현하였다.

특히, 본 연구에서는 제작된 100 Watt 전력증폭기의 특성을 측정하기 위해 Tektronix 사의 RFA-300A 를 사용하여, 등가마스크를 생성하는 추정테크닉 기능을 이용하였다. 측정 결과 파일럿 신호의 존재를 확인할 수 있었고, 정격 출력 100 Watt 에서 전송된 신호가 6 MHz 대역폭에 걸쳐 평탄한 특성을 보였으며, 방사채널 가장자리에서는 -47 dB 이하, 채널경계로부터 6 MHz 이상에서는 -110 dB 이하의 우수한 결과로 등가마스크 및 관련 규정에 적합한 결과를 얻을 수 있었다.

따라서 본 논문은 연구된 결과를 토대로 향후 도래할 디지털 TV 시대에 부합하는 양질의 전력증폭기의 제작이 가능함을 확인할 수 있었을 뿐만 아니라 성장할 국내외의 디지털 TV 및 IMT-2000 사업을 비롯하여, 각종 중계기에 사용되는 전력증폭기 등의 관련 시장에서 그 기술력 확보에 크게 기여할 수 있을 것으로 사료된다.

참 고 문 헌

-
- [i] Mansoor K., et al., "A High Power and High Efficiency Monolithic Power Amplifier for Local Multipoint Distribution Service," IEEE MTT-S Digest, pp. 569~572. 1988.
- [ii] Jeff Shu, et al., "Ka-band 2 Watt Power SSPA for LMDS Application," IEEE MTT-S Digest, pp. 573~576, 1988.
- [iii] M. Nakatani, Y. Kadowaki, and T. Ishii, "A 12 GHz 1 Watt GaAs MESFET Amplifier," IEEE Trans. Microwave Theory Tech., Vol. 27, pp. 1066~1070, Dec., 1979.
- [iv] M. Funada, et al., "Ka-band 20W-class SSPA utilizing MMIC technology for Satellite Communications," Proc. Of 25th EUMC, pp.12~15, 1995.
- [v] "무선국 및 전파응용 설비의 검사방법·절차 및 기준," 정보통신부고시 제 2001-34호 6월, 2001.
- [vi] K. Miyauchi, "Millimeter-Wave Communications," in *Infrared and Millimeter Waves*, Vol. 9, K. J. Button, Ed., Academic Press, N. Y., 1983.
- [vii] Jerry C. Whitaker, *DTV: The Revolution in Electronic Imaging*," McGraw-Hill, 1998.
- [viii] ETS 300421, "Digital broadcasting systems for television, sound and data services; Framing structure, Channel coding and modulation for 11/12 GHz satellite service," Nov., 1994.
- [ix] D.G. Oh and J.H. Park, "Development of HDTV System for Koreasat," The proceedings of APSCC, Nov., 1998.
- [x] ATSC, "ATSC Digital Television Standard," Advanced Television Systems Committee, Washington, D.C., Doc. A/53, Sep., 1995.
- [xi] FCC Memorandum Opinion and Order on Reconsideration of the Sixth

Report and Order, Feb. 23, 1998.

[xii] G. Gonzalez, Microwave Transistor Amplifiers Design, Prentice-Hall, pp. 95~ 101, 1984.

[xiii] Tri T. Ha, Solid-State Microwave Amplifier Design, John Wiley, pp. 203~216, 1981.

[xiv] HEWLETT PACKARD, Communications Components - GaAs & Silicon Products Designer's Catalog, pp. 8~35, HP, 1998.

[xv] John L. B. Walker, High power GaAs FET amplifier, Artech House, 1993.

[xvi] S.A. Mass, Nonlinear microwave circuits, Artech House, 1988.

[xvii] R. Soarces, GaAs MESFET Circuit Design, pp. 287~291, Artech House, 1988.

[xviii] R. Soarces, J. Graffeuil, J Obregon, Applications of GaAs MESFETs, pp. 210~211, Artech House, 1983.

[xix] ERICSSON, RF Power Transistor Data Book, Richardson, 1999.

[xx] Karl B. Niclas, "On Design and Performance a Lossy Match GaAs MESFET Amplifier," IEEE Trans. Microwave Theory and Techniques, pp. 1990~1997, Nov., 1982.

[xxi] Karl B. Niclas, et al, "The Matched Feedback Amplifier: Ultrawide-Band Microwave Amplication with GaAs MESFET's," IEEE Trans. Microwave Theory and Techniques, pp. 285~294, Apr., 1992.

[xxii] Philip A. Terzian, "Broand-Band GaAs Monolithic Amplifier Using Negative Feedback," IEEE Trans. Microwave Theory and Techniques, pp. 2017~2020, Nov., 1982.

[xxiii] James B. Beyer, et al, "MESFET Distributed Amplifier Design Guidliness," IEEE Trans. Microwave Theory and Techniques, pp. 268~275, Mar., 1984.

[xxiv] Scott Porro, "FETs Address Linearity Challenge," Ericsson, RF Power Transistors, 1999.

-
- [xxv] A. Materka and T. Kacprzak, "Computer calculation of large signal GaAs FET amplifiers," IEEE Trans. Microwave Theory and tech., MTT-33, pp. 129~135, 1985.
- [xxvi] Paul R. Gray, Robert G. Meyer, Analysis and Design of Analog Integrated Circuits, John Wiley & Sons, pp. 333~346, 1993.
- [xxvii] K. E. Kuijk, "A Precision Reference Voltage Source," IEEE Journal of Solid-State Circuits, Vol. SC-6, pp. 222~226, June 1973.
- [xxviii] John L. B. Walker, High Power GaAs FET Amplifier, Artech House, pp. 315~351, 1993.
- [xxix] S. Cripps, RF Power Amplifiers for Wireless Communications, Boston, MA, Artech House, pp. 179~218, 1996.
- [xxx] Peter C.L. Yip, High-Frequency Circuit Design and Measurements, pp. 85~86, Chapman & Hill, 1991.
- [xxxii] 이영섭, 전중성, 이석정, 예병덕, 홍창희, "Temperature Independent Biasing 을 사용한 DTV 증계기용 100Watt 급 단위 전력증폭기의 구현," 한국향해항만학회 논문지, 제 26 권, 제 2 호, pp. 215~220, 6 월, 2002.
- [xxxiii] J. Ho, N. V. Shuley, "Wilkinson-Divider Design Provides Reduced Size," Microwave & RF, pp. 104~110, Oct., 1987.
- [xxxiiii] D. M. Pozar, Microwave Engineering, Addison Wesley, 1990.
- [xxxv] R. Knochel and B. Mayer, "Broadband Printed Circuit $0^\circ/180^\circ$ Couplers and High Power Inphase Power Dividers," IEEE MTT-S Digest, 1993.
- [xxxvi] Gysel, U.H., "A N-way Power Divider/Combiner Suitable for High Power Applications." MTT-S Symposium Digest, pp. 116~118, 1975.
- [xxxvii] Reed, J., Wheeler, G.J., "A Method of Analysis of Symmetrical Four Port Networks." IRE Trans. Microwave Theory Tech., Vol. MTT-4, pp. 246~252, 1956.
- [xxxviii] E. Wilkinson, "An N-way hybrid power divider," IRE Trans. on

Microwave Theory and Techniques, MTT-S, pp.116-118, Jan., 1960.

[xxxviii] MERRIMAC, "Lumped Element and Stripline 0° Power Divider/Combiners," Microwave & RF, Mar., 1996.

[xxxix] 박원중, 김재원, 나극환, "고출력 광대역 방향성결합기," 1999년도 추계마이크로파 및 전파학술대회 논문집, 제22권 2호, pp. 115-118, 9월, 1999.

[xl] 이영섭, 전중성, 이석정, 예병덕, 김동일, 홍창희, "4 포트 동위상 고출력 전력결합기의 구현에 관한 연구," 한국항해항만학회 논문지, 제26권, 제 3호, pp. 289-294, 9 월, 2002.

[xli] Bartia. P., I.J. Bahl, Millimeter wave engineering and application, pp. 427-428, Wiley, 1984.

[xlii] J. Reed, G. J. Wheeler, "A Method of Analysis of Symmetrical Four-Port Network," IRE Trans. MTT-4, pp. 246-252, Oct., 1956.

[xlili] KDI/Triangle Corporation, RF, Microwave and Millimeter Wave-MMIC, Hybrid and Passive Components, KDI/Triangle Corporation, 1998.