

工學博士 學位論文

**PFC용 부스트 컨버터의 병렬화에
의한 효율 개선**

*Efficiency Improvement of Boost Converter for Power
Factor Correction using Parallel-Switch*

指導教授 金 潤 植

2004年 8月

韓國海洋大學校 大學院

電 氣 工 學 科

全 乃 奭

本 論 文 을 全 乃 奭 의 工 學 博 士 學 位 論 文 으 로 認 准 함

委 員 長 : 工 學 博 士 李 成 根 ㉠

委 員 : 工 學 博 士 金 成 煥 ㉠

委 員 : 工 學 博 士 安 炳 元 ㉠

委 員 : 工 學 博 士 朴 永 算 ㉠

委 員 : 工 學 博 士 金 潤 植 ㉠

2 0 0 4 年 8 月

韓 國 海 洋 大 學 校 大 學 院

電 氣 工 學 科

全 乃 奭

목 차

List of figures	iii
List of tables	vi
Abstract	vii
기호설명	ix
제 1 장 서 론	1
1.1 연구배경	1
1.2 연구내용	5
1.3 논문의 구성	7
제 2 장 역률개선방식	8
2.1 역률개선회로	9
2.2 역률개선회로의 제어	17
2.3 전류 THD 및 역률	23
제 3 장 병렬 컨버터 시스템	31
3.1 회로구성 및 제어방법	31
3.2 동작모드	36
3.2.1 연속 전류모드 동작	36
3.2.2 불연속 전류모드 동작	41
3.3 상태공간 평균화 모델	48
3.3.1 연속 전류모드 동작	48

3.3.2 불연속 전류모드 동작	52
제 4 장 시뮬레이션 및 실험	57
4.1 반도체 스위치의 스위칭 손실	57
4.2 시뮬레이션	62
4.3 실험장치 구성	83
4.4 결과 및 고찰	85
제 5 장 결 론	92
참고문헌	94

List of Figures

<i>Fig. 2.1 PFC circuit block diagrams</i>	10
<i>Fig. 2.2 Diode bridge rectifier</i>	11
<i>Fig. 2.3 Rectifier with AC-side inductor</i>	11
<i>Fig. 2.4 Rectifier with series-resonant band-pass filter</i>	12
<i>Fig. 2.5 Rectifier with LC filter before bridge</i>	13
<i>Fig. 2.6 Rectifier with parallel-resonant band-pass filter</i>	13
<i>Fig. 2.7 Rectifier with harmonic trap filter</i>	14
<i>Fig. 2.8 Conventional valley-fill circuit and waveform</i>	15
<i>Fig. 2.9 DCM operation of fixed frequency</i>	19
<i>Fig. 2.10 DCM operation of variable frequency</i>	20
<i>Fig. 2.11 CCM operation</i>	22
<i>Fig. 2.12 Rectified voltage and current waveforms for K_p & $\cos \Theta$</i>	24
<i>Fig. 2.13 Distortion factor vs. THD</i>	27
<i>Fig. 2.14 Deciding on the limits to apply in 61000-3-2</i>	29
<i>Fig. 3.1 Single-phase boost converter</i>	31
<i>Fig. 3.2 The additional boost converter</i>	32
<i>Fig. 3.3 Current reference and reactor current waveforms</i>	33
<i>Fig. 3.4 Block diagram of the controller</i>	35
<i>Fig. 3.5 CCM operation circuit mode</i>	39
<i>Fig. 3.6 DCM operation circuit mode</i>	45
<i>Fig. 3.7 Boost converter $K_{crit}(d)$ vs. d</i>	

<i>Fig. 3.8 Voltage gain for duty ratio d_1</i>	55
<i>Fig. 3.9 Voltage gain for duty ratio d_2</i>	56
<i>Fig. 3.10 Q-factor for duty ratio d_1</i>	56
<i>Fig. 4.1 The switching characteristics for general switches</i>	58
<i>Fig. 4.2 The PSIM schematic diagram for the proposed converter</i>	64
<i>Fig. 4.3 Simulation waveforms of the conventional boost converter (600[W], resistive load)</i>	66
<i>Fig. 4.4 Simulation waveforms of the proposed boost converter (600[W], resistive load)</i>	68
<i>Fig. 4.5 Simulation waveforms of the conventional boost converter (1200[W], resistive load)</i>	71
<i>Fig. 4.6 Simulation waveforms of the proposed boost converter (1200[W], resistive load)</i>	73
<i>Fig. 4.7 Simulation waveforms of the conventional boost converter (1200[W], resistive & inductive load)</i>	76
<i>Fig. 4.8 Simulation waveforms of the proposed boost converter (1200[W], resistive & inductive load)</i>	78
<i>Fig. 4.9 Efficiency of the proposed and conventional converter</i>	81
<i>Fig. 4.10 Efficiency of the proposed converter at various frequencies</i>	82
<i>Fig. 4.11 Photograph of the experimental apparatus</i>	83
<i>Fig. 4.12 Parallel boost converter apparatus</i>	83
<i>Fig. 4.13 Voltage, current waveform for switching frequency 30[kHz]</i>	87
<i>Fig. 4.14 FFT waveform for switching frequency 30[kHz]</i>	87

<i>Fig. 4.15 Voltage, current waveform for switching frequency 200[kHz]</i>	88
<i>Fig. 4.16 FFT waveform for switching frequency 200[kHz]</i>	88
<i>Fig. 4.17 Voltage, current waveform for switching frequency 30[kHz],</i> <i>200[kHz]</i>	89
<i>Fig. 4.18 FFT waveform for switching frequency 30[kHz], 200[kHz]</i>	89
<i>Fig. 4.19 Current in reactor L_2 for switching frequency 30[kHz]</i>	90
<i>Fig. 4.20 Current in reactor L_1 for switching frequency 200[kHz]</i>	90
<i>Fig. 4.21 Current in reactor L_1, L_2 for switching frequency 30[kHz],</i> <i>200[kHz]</i>	91
<i>Fig. 4.22 Current in device S_1, S_2 for switching frequency 30[kHz],</i> <i>200[kHz]</i>	91

List of Tables

Table 1 THD and the distortion factor relation	26
Table 2 IEC/EN 61000-3-2 Classes	29
Table 3 IEC/EN 61000-3-2 Class & specifications	30
Table 4 Specification of the switching devices	63
Table 5 Simulation parameters for the proposed converter	63
Table 6 Odd harmonics of the line current	85

*Efficiency Improvement of Boost Converter
for Power Factor Correction using
Parallel-Switch*

Jeon, Nae Seok

*Department of Electrical Engineering
The Graduate School of Korea Maritime University
Busan, Republic of Korea*

Abstract

Switch mode converters have been widely employed to reduce the harmonics of the input current and are increasingly focused on the prevention of accidents and failure in the power system apparatuses. It is desirable that the switching frequency of the switch mode converter be set at a high frequency for effective harmonics reduction. High-frequency operation, however, causes large switching

power losses and degradation of the efficiency of the power conversion.

This paper proposes a new technique to reduce the switching power loss for single-phase switch-mode boost converter. The rectifier includes an additional converter that parallels the main high-frequency switching device. The additional converter, which is operated at lower frequencies, bypasses almost all the current in the main switch and the high frequency switching loss is greatly reduced. The converter achieves high performances at steady-state and transient conditions as it were the conventional converter driven by one high speed switching.

Both switching devices are controlled by a simple method; each controller consists of a one-shot multivibrator, a comparator and an AND gate, and the maximum switching frequency can be limited without any clock generator. The validity of the proposed scheme is verified by computer simulation using software PSIM and experiment, that is the efficiency of the new converter is higher than that of the conventional one by about 8[%].

This paper describes the converter configuration and design, and discusses the steady-state performance concerning the switching loss reduction and efficiency improvement.

기 호 설 명

C	: 커패시터 [F]
d	: 시비율 (<i>duty cycle</i>)
D_1, D_2	: 다이오드
f_{\max}	: 최대 스위칭 주파수 [Hz]
f_r	: 공진 주파수 [Hz]
i_{L1}, i_{L2}	: 인덕터 L_1, L_2 전류 [A]
i_L^*	: 인덕터 전류 설정치 [A]
i_s	: 전원 전류 [A]
I_i	: 입력 전류 [A]
I_D	: 다이오드 전류 [A]
I_L	: 인덕터 전류 [A]
I_o	: 출력 전류 [A]
I_{SW}	: 스위치 전류 [A]
L_1, L_2	: 인덕터 [H]
P_i	: 입력 전력 [W]
P_o	: 출력 전력 [W]
P_{on}	: 스위치 온상태의 평균전력 [W]
P_s	: 평균 스위칭 전력손실 [W]
P_T	: 스위치의 총 평균 전력손실 [W]

R	: 저항 [Ω]
S_1, S_2	: 스위치
$t_{c(off)}$: 전압 증가시간과 전류 강하시간의 합 [s]
$t_{c(on)}$: 전류 상승시간과 전압 강하시간의 합 [s]
$t_{d(off)}$: 턴-오프 상태의 지연시간 [s]
$t_{d(on)}$: 턴-온 상태의 지연시간 [s]
t_{fi}	: 전류 강하시간 [s]
t_{fv}	: 전압 강하시간 [s]
t_{on}	: 스위치 도통기간 [s]
t_{ri}	: 전류 상승시간 [s]
t_{rv}	: 전압 증가시간 [s]
T_{off}	: 스위치 차단시간 [s]
T_s	: 스위칭 주기[s]
V_c	: 커패시터 양단 전압 [V]
V_D	: 다이오드 양단 전압 [V]
V_i	: 입력 전압 [V]
V_L	: 인덕터 전압 [V]
V_o	: 출력 전압 [V]
V_{on}	: 스위치 도통구간의 스위치 전압 [V]

- V_s : 전원 전압 [V]
 $W_{c(off)}$: 스위치 오프시의 소비 에너지 [W]
 $W_{c(on)}$: 스위치 온시의 소비 에너지 [W]
 W_i : 입력 전류의 리플 허용치

제 1 장 서 론

1.1 연구배경

보통 정류회로는 커패시터 입력형 정류기를 사용하는데, 이때 사용되는 커패시터는 순시정전에 대한 대응이나, DC-DC 변환부의 입력전압 변동률을 억제시켜 소자의 부담을 줄이기 위해서 큰 용량이 요구되지만, 커패시터 용량이 커질수록 짧은 시간에 많은 양의 에너지를 충전하기 때문에 큰 전류가 흐르고 일반적으로 정류기의 입력전류 형태는 불연속이다. 이로 인한 영향으로 입력전압이 왜곡되고, 입력전류에 고조파가 포함되어 주변기기에 악영향을 미친다.

역률개선(PFC : *Power Factor Correction*)회로의 궁극적인 목표는 총 고조파왜율을 낮게 하는 것이며 마치 정류기 입력단에서 보면 저항부하인 것처럼 스위칭전원을 동작시키는 것이다. 역률개선회로는 입력전압에 따라 입력전류를 설정하여 전압과 전류비를 일정하게 만들어 역률이 1이 되게 한다. 그러나 전압과 전류비가 일정하지 않을 때는 위상변위 또는 고조파 왜곡이 발생하여 역률을 저하시킨다. 역률개선회로에서의 왜곡은 순방향 신호, 케환루프, 출력 커패시터, 인덕터 및 입력정류기 등에 의해서 나타난다.

스위칭 전원은 그 대부분이 커패시터 입력형 정류회로를 사용함으로써 상용전원의 피크치 부분의 짧은 기간 동안만 정류기가 도통하여 폭이 좁은 펄스성 전류 파형을 발생하게 한다. 이러한 펄스성 전류는 많은 고조파 성분을 발생시킬 뿐만 아니라 입력 역률의 저하를 초래하는 원인이 된다. 특히 최근 가전제품, 사무기기 등 스위칭 전원이 내장된 전기·전자 기기의 동시사용이 급증함에 따라 앞서 언급한 펄스성 전류에 의한 고조파의 증가 및 역률저하로 전력계통에 심각한 영향을 초래할 수 있

다. 이에 대한 대책으로서 IEC등 국제기구에서는 61000-3-2(16A/상 이하의 기기 대상), 61000-3-4(16A/상 이상의 기기 대상) 등의 규격을 제정하여 고조파 전류를 엄격히 규제하고 있다. 이러한 문제를 해결하는 방법으로서 DC-DC 컨버터를 이용한 역률 개선 회로가 개발되어 스위칭 전원의 입력단에 폭넓게 이용되기 시작했다^{[1]~[5]}.

최근에는 수 kW 이상 용량의 기기에 도 반도체 스위칭화가 진전되어 인버터, 에어컨 등에서 볼 수 있듯이 전력증폭단의 주회로에 직류단을 포함시켜서 제어성을 높이고 있다. 이러한 대전력 기기에서는 역률 저하가 심각한 문제가 되기도 한다. 한편, 각종 전기·전자 기기가 전력계통에 접속되어 있는 경우 기기의 입력 전류가 전력변환 장치 및 부하 등에 의해 고조파를 포함함으로써, 그 결과 전압이 왜곡되어 전력 계통설비를 비롯해 접속되는 기기의 동작에 악영향을 주게 된다. 그 영향의 정도는 설비 또는 기기에 따라 다르지만 전력용 커패시터 및 변압기의 발열, 화재, 이상음의 발생, 제어기기의 오동작, 접속기기의 동작 불량 또는 수명 단축 등 전력 환경의 저해 요인으로 작용한다. 이러한 역률 저하의 해결 방법으로 고조파를 발생하는 회로에 역률 개선회로를 부가하거나 역률 개선 기능을 갖도록 회로를 변형하는 소위 액티브 필터 또는 역률개선 등의 회로기술을 구사하는 것이다. 최근의 연구동향을 보면, 일반적으로 시스템의 원가 절감과 회로의 손실 경감이라는 측면에서 1단 역률개선 전력변환회로에 대한 연구결과가 많이 나타나고 있다. 하지만 이러한 1단 역률개선 전력변환장치는 대용량으로 갈수록 그 한계가 있다. 즉, 산업용 전기·전자·정보통신 기기는 점차 대용량화 되어가고 있으므로 당연히 시스템의 원가보다는 전력변환의 안정성이 우선이 되고 있으며, 2단 역률개선 전력변환장치의 보조회로의 손실은 무시할 정도로 제어할 수 있어 그 제어성 또한 높다 하겠다^{[6]~[8]}.

최근에 이러한 정류기의 고조파 문제를 해결하기 위하여 고조파 규제와 역률개선 정류기 개발에 많은 관심과 연구가 있어 왔다. 단상 전원장치의 고역률 및 저 고조파 왜곡을 갖는 정류기단으로 수동형 필터, 능동형 전력필터 및 2단 방식의 역률개선 방식이 주로 사용되고 있다.

수동형 필터는 높은 효율을 보이며 저가로 제작이 가능하나 입력 주파수의 인덕터와 커패시터는 부피가 크고 무겁다는 단점을 가지고 있다. 2단 역률개선 방식은 역률개선을 위한 승압형 컨버터와 DC-DC 컨버터단을 사용한다. 두 개의 전력단은 입력전압과 동상인 고품질의 정현파 형태의 입력전류를 만들고 출력전압 조절을 위하여 각각의 제어기를 사용하고 있다. 이러한 2단 방식은 고역률, 낮은 고조파 왜곡, 충분한 지지시간 및 DC-DC 컨버터의 최적 설계 가능 등 많은 장점을 가지고 있지만, 별도의 전력용 반도체 스위치 및 역률 개선을 위한 제어기를 부가적으로 사용해야 하므로 소용량 적용에는 많은 부담이 있다. 단일전력단 역률개선방식에서는 단일전력단으로 고역률, 전기적 절연 및 빠른 전압조정이 가능하다. 일반적으로 단일전력단 역률개선 정류기는 스위치 및 제어기를 공유하는 방식으로 역률개선단과 DC-DC 컨버터단을 결합한 형태로 사용된다. 역률개선을 위한 수동형 필터 방식, 2단 방식 및 단일전력단 방식 중 단일전력단 방식이 200W 미만의 소용량 전원 장치로 가격면에서 가장 유리한 것으로 알려져 있다. 200W 이하의 소용량 전원장치에서 낮은 맥동 성분의 출력전압을 나타내고, 부가적인 제어기 없이 자연스럽게 역률개선을 하기 위하여 여러 형태의 토폴로지들이 개발되었다. 플라이백 컨버터를 이용한 절연형 방식, *BIFRED(Boost Integrated with Flyback Rectifier/Energy storage/DC-DC converter)*와 같이 스위치를 공유하고 직류결합 커패시터를 전력 흐름에 직렬형태로 보이는 방식, 부스트 컨버터와 기존 컨버터에서 스위치 결합에 의한 방식, 자기 결합에

의한 방식으로 분류 할 수 있다. 최근에는 학계와 산업계에서 입력 전원에 적용 가능한 단일전력단 방식과 소프트 스위칭을 적용하여 고효율 및 고전력 밀도를 갖는 단일전력단 컨버터 개발에 많은 관심을 보이고 있다 [9]~[13].

1.2 연구내용

스위치모드 파워 서플라이(SMPS : *Switch Mode Power Supply*)는 *on*, *off* 스위칭을 통하여 시비율을 변화시켜 출력 전압을 조정한다. 이 시비율을 제어하는 방법으로 기존의 PWM 제어 방법과는 달리, 일정 주파수의 클럭으로 스위치를 도통시키고 스위칭전류(인덕터 전류)가 설정값에 도달하는 순간에 차단시키는 제어 방법인 전류모드 제어(*Current mode control*)가 있다. 이 방식은 최대 출력 전류가 제어 전류에 의해 직접 결정되므로 제어 전류의 최대값을 제한함으로써 스위치 소자의 최대 전류를 직접 제어할 수 있다. 또한 병렬 운전시 각 컨버터의 전류를 쉽게 검출하여 제어 신호에 의한 컨버터의 병렬 운전이 가능하다는 특징을 가지고 있다. 이러한 장점으로 인해 스위칭모드 파워 서플라이의 전류 제어가 차츰 확산되어 가고 있는 추세이다^{[14]~[16]}.

그러나, 이 방식을 구현함에 있어서 전원측 역률을 높게 유지시킴과 동시에 고조파 발생을 억제하기 위해서는 스위칭 주파수의 상승이 필수적인데 이는 스위칭 손실의 증가로 이어져 효율을 저감시키는 주된 요인이 된다. 본 논문에서는 고주파 승압형 컨버터의 특성 및 장점은 그대로 유지한채 스위칭 손실을 감소시킬 수 있는 새로운 방식을 제안한다.

이것은 기존의 승압형 컨버터에 별도의 스위칭 장치를 병렬로 첨가한 형태를 가진다. 원래의 고속 스위칭 소자는 변함없이 전력변환을 수행하지만, 새로이 부가된 장치는 저속으로 동작하면서 고속 스위칭 소자에 흐르는 전류의 대부분을 우회시킨다. 따라서 고주파 스위칭 소자에 큰 전류가 흐름으로써 발생했던 열 손실을 감소시킬 수 있으며, 기존의 방식에 의해 얻은 것과 유사한 전류제어 성능을 보였다. 또한, 제어회로에 입력전압의 과형을 동기화 함으로써 역률이 1에 근접되었다^{[17]~[19]}.

선형적인 해석을 위하여 동작모드에 따라 분류하고, 스위칭 상태에 따

라 병렬 컨버터를 상태공간 평균화법을 이용하여 소신호 모델링을 행하였다. 승압형 컨버터의 제어기는 매우 간단하다. 즉, 각 제어기는 멀티바이브레이터, 비교기 및 AND 게이트로 구성되고 스위칭소자의 오프 지속시간이 멀티바이브레이터에 의해 일정하게 유지되므로 최대 스위칭 주파수는 별도의 클럭 발생장치 없이 일정한 값으로 제한된다.

본 논문에서 제안한 병렬 컨버터 회로를 소프트웨어인 *PSM*^{[20]~[21]}을 이용하여 시뮬레이션한 결과 약 8[%] 정도 효율이 상승함을 확인할 수 있었다. 또한, 제안된 부스트 컨버터의 성능을 확인하고자 실험장치를 구성하여 실험해 본 결과 출력 600[W]에서 90.5[%]의 효율을 보였는데 이는 일반적인 기존의 승압형 컨버터의 효율이 83[%] 정도인 점을 감안하면 상당히 개선되었음을 알 수 있다.

1.3 논문의 구성

1장 서론에서는 연구배경 및 연구내용을 기술하고, 2장에서는 *SMPS*의 사용에 따른 역률 및 효율 저감의 문제점과 이를 개선하기 위한 역률 개선회로의 필요성, 종류 및 제어방식에 대해서 서술한다.

3장에서는 병렬 컨버터 시스템의 회로구성, 제어방법 및 연속·불연속 동작모드를 소개하며 특성을 분석하였다.

4장에서는 손실 모델링을 통하여 컨버터 스위칭 손실 저감 원리를 컴퓨터 시뮬레이션을 통해 알아본다. 그후, 기존의 전통적인 단상 승압형 컨버터의 동작특성과 본 논문에서 제안한 컨버터의 동작특성을 시뮬레이션을 통해 서로 비교하여 기존의 전통적인 컨버터에 비해 제안된 컨버터가 효율이 향상됨을 입증한다. 또한 실험으로 시뮬레이션과 유사한 특성을 분석 및 고찰하였다. 그리고 5장에서 본 논문의 결론을 맺는다.

제 2 장 역률개선방식

전자기기용 전원으로 이용되는 스위칭 전원은 그 대부분이 커패시터 입력형 정류 회로를 사용함으로써 상용 전원의 피크치 부근의 짧은 기간 동안만 정류기가 도통하여 폭이 좁은 펄스성 전류파형을 발생하게 한다. 이러한 펄스성 전류는 각각의 전자기기의 입력에서 동시에 발생하기 때문에 배전선에서 동위상으로 더해지게 되므로 배전선의 라인 임피던스에 의해 전압강하를 발생시키고 단자전압의 왜곡을 일으킨다.

또한, 이러한 펄스성 전류는 크게 왜곡된 파형으로 인하여 전자기기의 입력 역률도 크게 저하시키게 된다. 이러한 문제점을 해결하는 방법으로 최근 DC-DC 컨버터를 이용한 역률개선회로가 개발되어서 스위칭 전원의 입력단에 폭넓게 이용되고 있다.

재래식 다이오드 정류기는 라인전류에 많은 고조파를 포함하고 있어 라인 전압의 왜곡을 가져올 뿐만 아니라 전도성 전자파 장애를 일으키며 전원 용량의 활용도를 저감시키는 문제점이 있다. 최근에 이러한 정류기의 고조파 문제를 해결하기 위하여 IEC1000-3-2와 같은 고조파 규제와 역률개선 정류기 개발에 많은 관심과 연구가 진행되고 있다. 단상 전원장치의 고역률 및 저 고조파 왜곡을 갖는 정류기단으로 수동형 필터, 능동형 필터 및 2단 방식의 역률개선 방식이 주로 사용되고 있다. 수동형 필터는 높은 효율을 보이며 저가로 제작이 가능하나 라인 주파수의 인덕터와 커패시터는 부피가 크고 무겁다는 단점을 갖고 있다. 2단 역률개선방식은 역률개선을 위한 승압형 컨버터와 DC-DC 컨버터단을 사용한다. 두 개의 전력단은 입력전압과 동상인 고품질의 정현파 형태의 입력전류를 만들고 출력전압 조정을 위하여 각각의 제어기를 사용하고 있다. 이러한 2단 방식은 고역률, 낮은 고조파 왜곡 및 DC-DC 컨버터의 최적설계 가능 등 많은 장점을 가지고 있지만 별도의 전력용 반도체 스위치 및

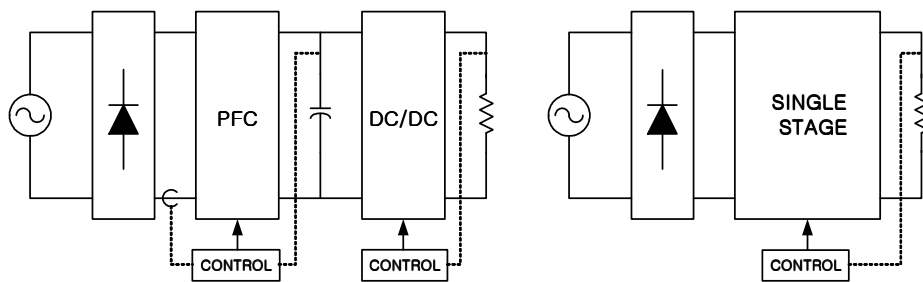
역률개선을 위한 제어기를 부가적으로 사용해야 하므로 소용량 적용에는 많은 부담이 있다. 단일 전력단 역률개선방식에서는 단일전력단으로 고역률, 전기적 절연 및 빠른 전압조정이 가능하다. 일반적으로 단일전력단 역률개선 정류기는 스위치와 제어기를 공유하는 방식으로 역률개선단과 DC-DC 컨버터단을 결합한 형태이다. 역률개선을 위한 수동형 필터 방식, 2단 방식 및 단일 전력단 방식 중 단일전력단 방식이 200W 미만의 소용량 전원 장치로 가격 면에서 가장 유리한 것으로 알려져 있다.

이러한 관점에서 본 논문에서는 역률개선 기술 내용에 있어서 가장 핵심적이고 진보적인 기술이라고 할 수 있는 분야로 1단 및 2단 역률개선 회로의 내용에 대해서 서술한다.

2.1 역률개선회로

최근 세계적으로 상용 교류 전원을 사용하는 전기기기에 의해 발생하는 입력전류 고조파성분의 규제가 일반화되면서 역률 개선회로를 채용한 컨버터의 연구가 활발하다. 이러한 역률 개선회로를 포함하는 컨버터의 구성은 2가지 형태이며 역률 개선회로가 독립적인 전력 변환단을 가지는 2단 구조와 출력전압제어 루프로 역률개선 기능을 동시에 수행하는 단일 단 구조로 구분한다. 그림 2.1은 역률 개선회로의 블록 다이어그램이다. 그림 2.1(a)는 2단 구조로 역률 보상과 출력 전압제어가 각각 독립적이고 거의 단위 역률을 제공한다. 그러나, 능동스위치와 기타 소자의 수가 많아 전체 시스템이 복잡해지며, 고가인 점과 전력변환 등의 문제점을 지닌다^[22].

이러한 단점을 보완하기 위해 단일 단 구조의 방식이 활발히 연구되고 있다. 단일 단 구조에서는 단일 능동 스위치로 *PFC*와 출력전압 제어가 동시에 이루어지고 별도의 전류제어기는 필요로 하지 않는다. 따라서 단일 단 *AC/DC* 컨버터들은 2단 구조에 비해 원가 절감의 이유로 저전력 응용분야에서 많이 채용되고 있다. 주로 *LC* 필터로 구성되고 2단 구조와 달리 출력전압 제어용 능동 스위치만 사용하므로 입력 전류가 왜곡된다는 단점을 가진다. 이로 인해 광범위한 입력전압과 고전력을 사용하는 부분에는 적합하지 않다.



(a) Two stage AC/DC converter (b) Single stage AC/DC converter

Fig. 2.1 PFC circuit block diagrams

그림 2.2는 일반적인 다이오드 브리지 정류기로서 입력 전압이 전원단 커패시터 전압보다 높은 구간에서만 전도되고 입력전류는 매우 짧은 구간동안 흐른다. 이로 인해 입력전류는 정현파 형태를 갖지 못하고 상당히 큰 고조파 성분을 가진다.

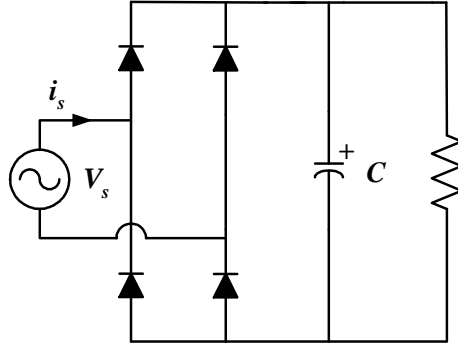


Fig. 2.2 Diode bridge rectifier

C 를 줄이면 콘덴서 충전전류는 작아지고 역률이 약간 개선되나 출력 전압의 리플이 커진다. 이 회로에서 입력단의 역률은 입력전압과 평활 커패시터 및 부하조건에 따라 다르지만 약 0.4~0.7정도이다. 그림 2.3은 일반적인 다이오드 브리지 정류기에 수동소자를 추가한 가장 간단한 구조의 수동 역률개선 방법을 보인다. 브리지 다이오드의 AC측에 입력 전압원 V_s 와 직렬로 인덕터 L 를 부가한다. 그림 2.4는 입력 전류의 모양을 좀 더 개선하기 위해 브리지 정류기 전단에 직렬공진 대역 필터를 채용한 정류기를 보인다.

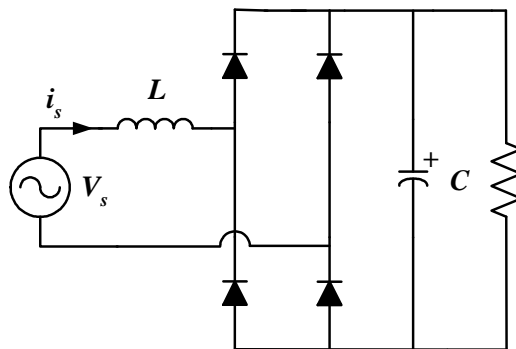


Fig. 2.3 Rectifier with AC-side inductor

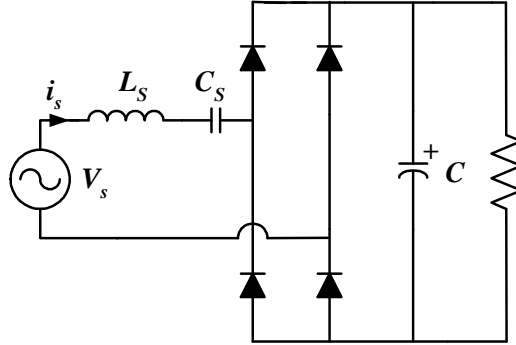


Fig. 2.4 Rectifier with series-resonant band-pass filter

이 방법은 LC 직렬공진 회로를 사용하여 고조파를 감소시키지만 60Hz 주파수 영역에서는 매우 큰 값의 인덕터와 커패시터가 필요하다. 적절한 인덕터와 커패시터의 선정방법은 다음의 기본 조건식을 따른다. 여기서, f_r 은 공진 주파수이며 라인 주파수와 같다. L과 C는 LC직렬 공진 회로에서의 인덕터와 커패시터이다.

$$f_r = \frac{1}{2\pi\sqrt{LC}} \quad (2.1)$$

그림 2.5는 LC 필터를 정류기 앞에 추가하여 역률을 개선한 정류기를 보여주고 있다. 브리지 다이오드 앞에 인덕터를 삽입함으로써 라인 스파크나 기타 과도 현상 발생시에 전원을 어느 정도 보호할 수 있다. 실제로 이 방법은 허용 가능한 전류 THD와 역률을 얻기 위해 매우 큰 인덕터를 필요로 하기 때문에 경량화 및 소형화가 요구되는 부분에 적용하기엔 바람직하지 않다. 이 방법을 사용하기 위한 조건은 입력 인덕터와 커패시터의 공진 주파수는 입력 전원 주파수의 3배 이상이 되어야 한다.

60Hz 상용 전원부에서 사용하기 위해서는 180Hz 이상이 되어야 한다는 것을 나타내며 다음과 같이 표현된다^[23].

$$f_r = \frac{1}{2\pi\sqrt{L_f C_f}}, \quad 3 \times f_{input} \leq f_r \quad (2.2)$$

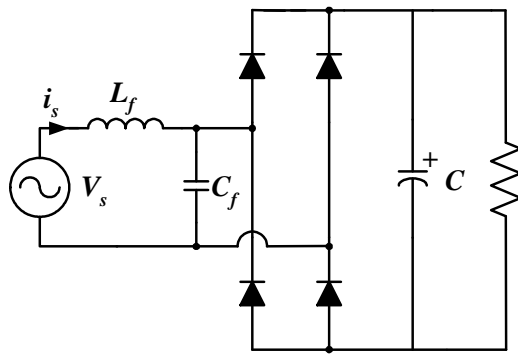


Fig. 2.5 Rectifier with LC filter before bridge

이외에 수동소자를 이용한 단일 단 컨버터는 그림 2.6에 나타내었다.

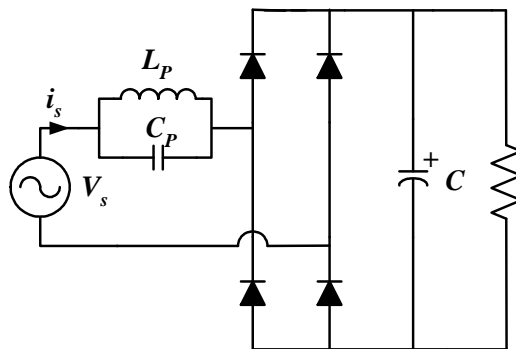


Fig. 2.6 Rectifier with parallel-resonant band-pass filter

그림 2.6은 병렬-공진형 대역 저지 필터 정류기이며, L_p 와 C_p 는 병렬 공진 소자로서 3차 고조파 저지 대역에 조정될 때 그림 2.4에서 보인 직렬공진 대역 필터에서 사용된 LC값에 비해 낮은 값을 가진다.

그림 2.7은 고조파 트랩 필터 정류기이며 각 차수별 고조파 성분을 제거하는 RLC 회로로 구성된다. 여기서는 3차와 5차 고조파를 제거하도록 설계되었고 입력전류 파형은 거의 정현파에 가깝게 개선된다.

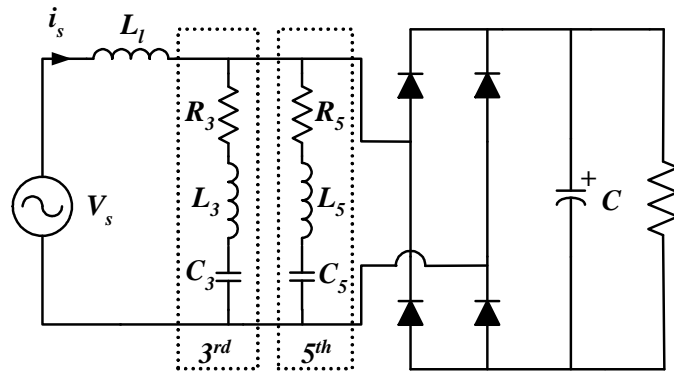


Fig. 2.7 Rectifier with harmonic trap filter

앞에서 언급한 수동 PFC회로 이외에 비교적 저가이면서 높은 역률과 소형화를 실현할 수 있는 회로로서 밸리-필 정류회로가 사용된다. 단일 단 밸리-필(Valley-fill) 정류회로는 3개의 정류 다이오드와 2개의 커패시터로 구성되며 저장 커패시터의 충전과 방전 사이클이 전환되는 시점에 정류 다이오드의 전도·차단 동작에 의해 효율적으로 역률을 개선하는 회로이다. 그림 2.8에서는 일반적인 밸리-필 정류회로와 전압, 전류 파형을 보인다. 커패시터 C_1 과 C_2 의 값은 충분히 크다고 가정하고 전파 정류 전압이 입력전압 V_s 에 의해 상승하여 콘덴서 양단전압보다 크게되면,

D_3 은 전도되어 콘덴서 충전경로를 구성하고 콘덴서 전압을 상승시킨다. 이와 동시에 부하전류를 공급한다. 전파 정류전압이 최대치에 이르면 콘덴서 C_1 과 C_2 의 양단전압은 정류전압 최대치의 1/2이 된다. 입력전압 V_s 가 콘덴서 양단전압보다 낮아지면, 정류 다이오드들은 역 바이어스되어 차단되고, C_1 과 C_2 는 D_1 과 D_2 를 통해 개별적인 방전경로를 구성하여 부하에 전류를 공급한다. 이 때, D_3 은 차단상태가 되고 입력전류는 흐르지 않는다. 전체 출력전압은 그림 2.8에서 V_o 로 나타난다. C_1 과 C_2 는 등가적으로 충전시 직렬, 방전시는 병렬 연결된다^{[23]~[24]}.

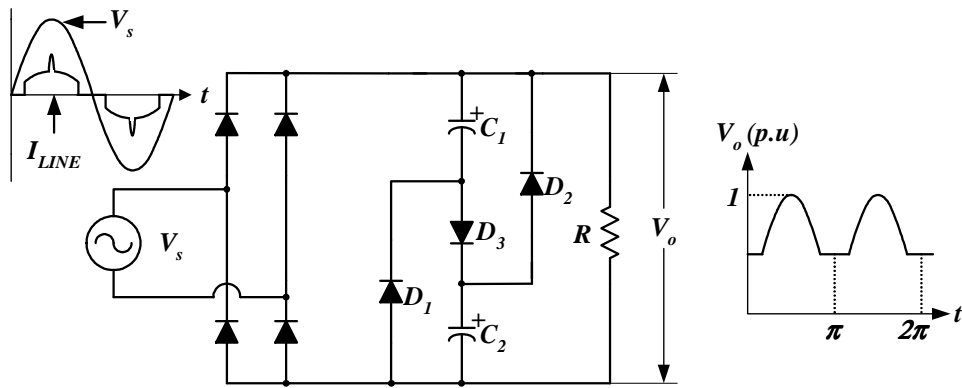


Fig. 2.8 Conventional valley-fill circuit and waveform

밸리-필 정류회로는 0.85이상의 역률을 제공하지만, 전류 THD가 약 40%이므로 고조파항목이 IEC 1000-3-2 표준보다 크다. 또한, 출력 리플 전압이 정류전압 최대치의 50%를 초과하며 이러한 큰 리플전압을 허용할 수 있는 부하에서만 적당하다. 전파 정류회로에 비해 입력전류의 전도구간이 확장되었으나 커패시터 충전전류가 크게 나타난다. 이 커패시터 충전전류는 부하와 저장 커패시터의 크기에 따라 차이를 보이지만 입

력전류 왜곡의 주된 원인이 된다. 이러한 단점을 보완하기 위해 커패시터 충전경로에 적절한 저항이나 인덕터가 삽입되어 개선된 회로를 사용하지만 저항으로 인한 손실이나 상용 주파수 영역 인덕터의 부피와 무게가 단점이 된다.

2.2 역률개선회로의 제어

2단 전력단(*Two stage*) 역률 개선회로는 전원을 크게 두 부분으로 나눌 수가 있으며, 앞단은 기존의 스위칭 전원부의 정류부분에 해당하며 기존의 큰 용량의 커패시터 대신 승압형 컨버터를 기본회로로 하는 역률 개선회로가 추가되어 있다. 다음 단은 기존 스위칭 전원의 DC-DC 변환부이며, 용도와 용량에 의해 회로방식을 정할 수 있고, 경우에 따라서 분산형 전원형태로 설계 될 수도 있다. 이 경우 추가되는 역률 개선회로는 그 제어방법에 따라 크게 불연속 전류모드(DCM : *Discontinuous Current Mode*) 제어 및 연속 전류모드(CCM : *Continuous Current Mode*) 제어로 나눌 수가 있다.

불연속 전류모드인 경우, 고정주파수에서 역률을 제어하는 방법의 회로도 및 전류파형을 그림 2.9에 나타냈다.

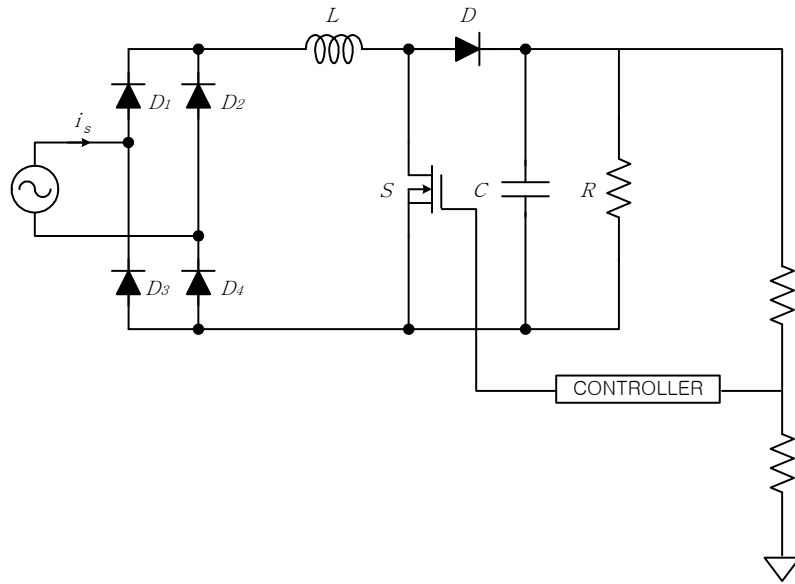
이 경우 컨버터의 입력전압은 앞단의 정류부에서 전파 정류된 전압이 인가되고, 출력전압은 비교적 안정된 직류전압이며, 스위치는 일정한 스위칭 주파수에서 제어된다. 출력전압을 안정화하기 위해 시비율로 스위치가 제어되며, 인덕터에 흐르는 전류의 최대치는 다음과 같이 계산된다.

$$i_s = \frac{V_s}{L} = \frac{V_s |\sin \omega t|}{L} \quad (2.3)$$

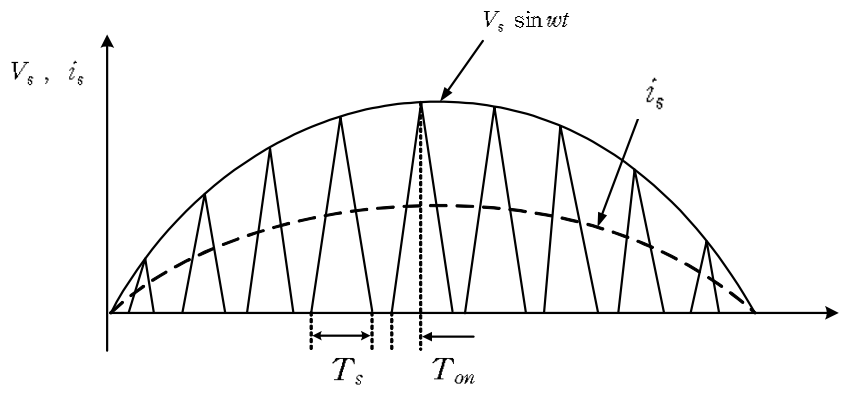
만약 정상상태에서 스위치의 *on* 구간이 시간에 따라 크게 변하지 않는다면 t_{on} 은 일정한 상수로 근사화 시킬 수가 있고, 이 때의 입력전류의 최대치는 입력전압과 주기가 같고 크기가 비례하는 형태이다. 따라서 컨버터는 높은 역률을 낼 수 있으며 고조파 성분도 저감시킬 수 있다.

그림 2.10은 가변 주파수에서 동작하는 불연속 전류모드의 회로도 및 전류파형을 나타냈으며, 그 기본적인 동작원리는 같다. 이 경우 인덕터의 전류는 전류의 연속과 불연속의 경계면에서 동작하는 고정주파수 제어와는 달리 전류가 0이 되었는가를 판단하는 영전류 검출회로가 추가되어 있다. 이렇게 함으로서 고정주파수 방식보다는 인덕터 전류의 최대 크기를 줄일 수가 있으며, 스위치의 전류 스트레스를 저감시킬 수 있다.

그러나 역률 개선회로의 다음 단계 존재하는 DC-DC 변환부의 스위칭 주파수와 동기화가 곤란하기 때문에 실제 적용에 제한이 따르며 EMI에 대한 대역폭이 넓어지게 된다^[23]. 일반적으로 전류를 불연속모드에서 동작하게 되면 전원의 입력단에 삼각 파형의 전류를 평균하기 위한 필터의 크기가 커지게 되는 단점이 있다. 불연속 전류모드에서 동작 시 또 하나의 장점은 스위칭 시에 언제나 영 전류 스위칭(ZCS)을 하기 때문에 스위칭 손실을 줄일 수가 있다는 것과 다이오드의 역 회복 특성에 의한 손실을 저감시킬 수 있다는 것이다.

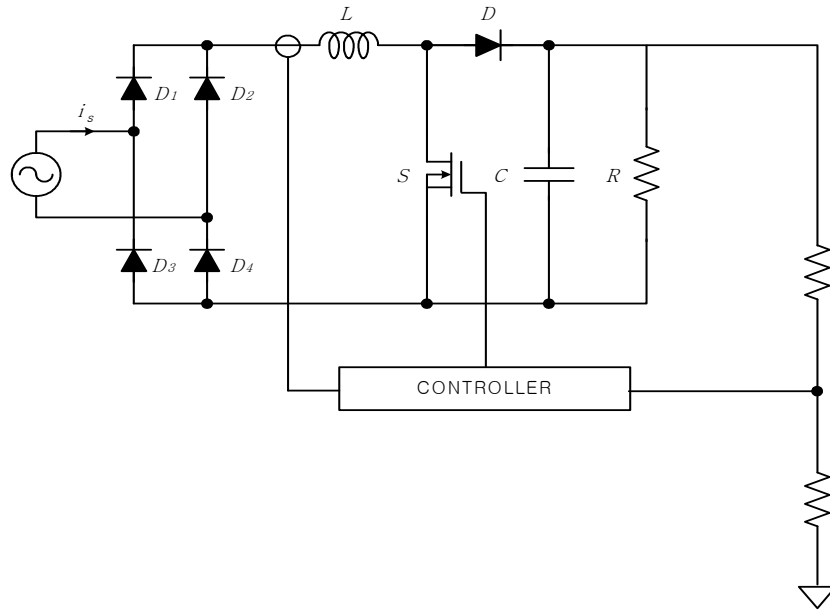


(a) System circuit

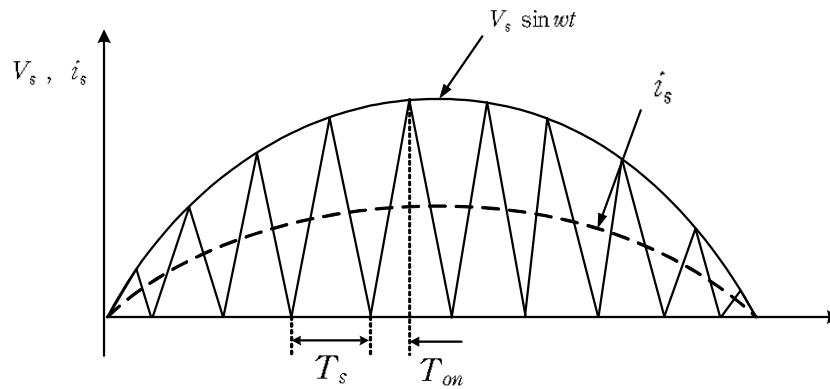


(b) Reactor current waveform

Fig. 2.9 DCM operation of fixed frequency



(a) System circuit

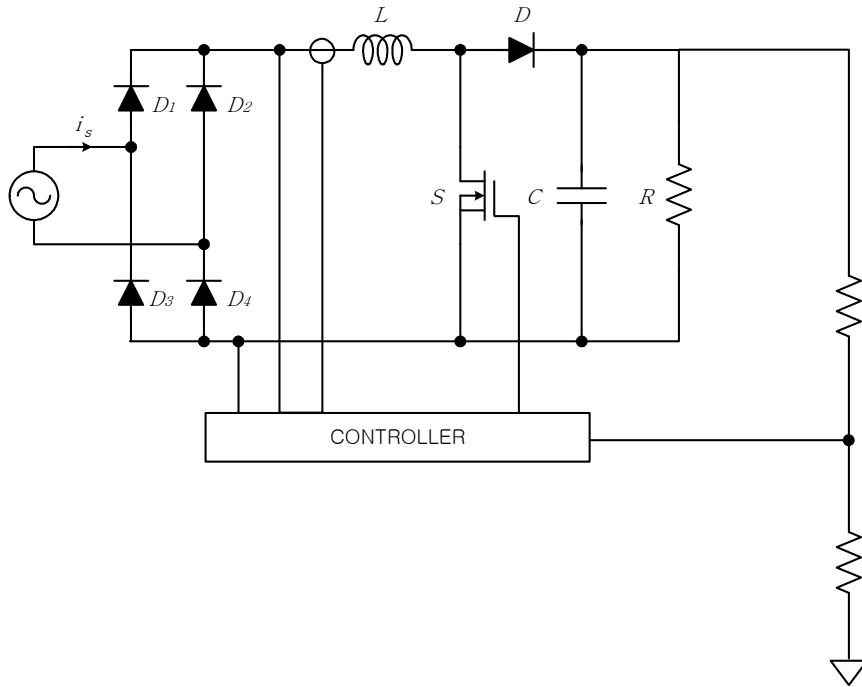


(b) Reactor current waveform

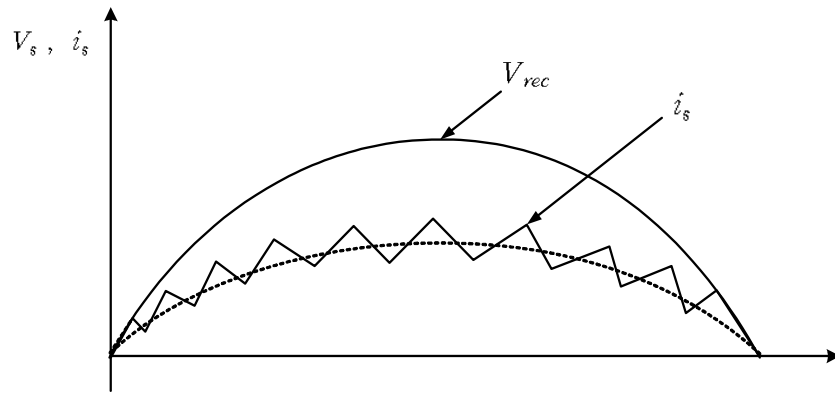
Fig. 2.10 DCM operation of variable frequency

연속 전류모드에서의 동작시 스위칭 전원의 입력필터의 부담이 줄어들고, 전류의 실효값이 작다는 특징이 있다. 연속 전류모드의 개념도를 그림 2.11에 나타내었다. 승압형 컨버터의 출력전압은 입력전압보다 항상 높기 때문에 비교적 작은 용량의 커패시터가 필요하고 제어부분은 컨버터의 출력전압, 전파 정류된 입력전압 및 인덕터 전류를 입력으로 하고 컨버터 스위치의 시비율을 조절하기 위한 출력단자로 구성되어 있다. 이러한 제어방법 중의 하나가 최대전류 제어방식(*Peak current control*)이며, 이와 유사한 방법으로 평균전류 제어방식(*Average current control*)이 있다.

2단 전력단 역률 개선회로는 넓은 입력전압 범위 내에서 높은 역률을 유지할 수 있는 반면, 회로가 두 개로 직렬 연결된 형태이기 때문에 회로가 복잡하고 효율이 저하되며, 저가격의 전원회로방식에는 적합하지 않다. 비교적 소용량인 경우 전원의 생산단가가 회로방식과 직접적인 관계가 있고, 고조파 규제도 또한 비례하여 작아지기 때문에 높은 역률로 개선시킬 필요가 없다. 따라서 2단 전력단 역률 개선회로는 대용량 전력 변환 장치에 유리하다고 하겠다^[25].



(a) System circuit



(b) Reactor current waveform

Fig. 2.11 CCM operation

2.3 전류 THD 및 역률

역률은 전력전달의 효율성을 나타내며 피상전력과 평균전력 P 의 비로써 다음과 같이 정의된다.

$$PF \equiv \frac{\text{평균전력}}{\text{피상전력}} = \frac{P}{V_{irms} I_{irms}} \quad (2.4)$$

여기서, V_{irms} 와 I_{irms} 는 각각 전체 전압과 전류의 실효치를 나타내고 평균전력 P 는 다음과 같다.

$$P = \frac{1}{T_i} \cdot \int_0^{T_i} V_i I_i dt \quad (2.5)$$

$$V_{irms} \equiv \sqrt{\frac{1}{T_i} \cdot \int_0^{T_i} V_i^2 dt} \quad , \quad I_{irms} \equiv \sqrt{\frac{1}{T_i} \cdot \int_0^{T_i} I_i^2 dt} \quad (2.6)$$

순수한 정현파 전압과 전류에 의한 역률은 위상각 θ 에 따라 주어진다.

$$PF \equiv \cos \theta \quad (2.7)$$

부하가 비선형이면, 전류는 비정현적으로 되므로 식(2.7)의 고전적인 정의의 PF 는 적용될 수 없다. 정현파 전압과 비정현파 전류에서의 역률은 다음과 같이 표현된다.

$$PF = \frac{V_{irms} I_{fund} \cos \theta}{V_{irms} I_{irms}} = \frac{I_{fund}}{I_{irms}} \cos \theta = K_p \cos \theta$$

(2.8)

$$K_p(DF) = \frac{I_{fund}}{I_{irms}}, K_p \in [0, 1]$$

여기서, I_{fund} 는 기본고조파 전류 실효치이며 θ 는 전류의 기본고조파 성분과 전압의 위상차, K_p 는 왜곡율이라 한다. 그림 2.12는 K_p 와 $\cos \theta$ 에 따른 정류기의 전압, 전류 파형을 보인다. 여기서 입력 전압 V 는 대부분의 실제 경우와 마찬가지로 순수 정현파라고 가정하였다. 비정현 주기파는 기본파에 직류성분과 고조파 성분이 더해져서 구성되므로 기본파의 정현파형이 일그러진 형태이다. 이러한 왜곡의 정도는 직류성분과 고조파성분의 양에 따라 결정되고 이러한 기본고조파를 제외한 나머지 성분을 전 고조파라고 한다.

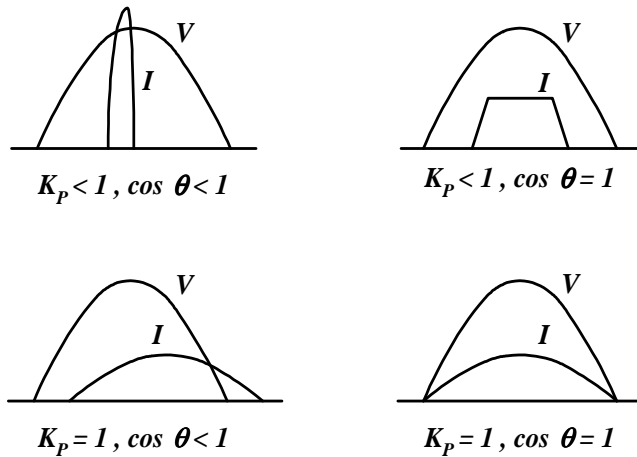


Fig. 2.12 Rectified voltage and current waveforms for K_p & $\cos \theta$

전체 고조파 왜곡을 THD는 다음과 같이 정의한다.

$$THD \equiv \frac{\text{전체고조파의 실효값}}{\text{기본파의 실효값}} \quad (2.9)$$

만약, THD를 구하는 파형이 전류이고 식(2.8)에서와 동일한 성분으로 표현하면 다음과 같다.

$$THD_i = \frac{\sqrt{\sum_{n=2}^{\infty} I_{nms}^2}}{I_{fund}} \times 100 [\%] \quad (2.10)$$

여기서, I_{nms} 는 각 차수 고조파전류의 실효값이며 60Hz 기본파일 경우, 2차는 120Hz 성분, 3차는 180Hz 성분, 4차는 240Hz 성분이 되고 식(2.10)은 다음과 같이 다시 쓸 수 있다.

$$THD_i = \frac{\sqrt{I_{tot}^2 - I_{fund}^2}}{I_{fund}} \times 100 = \sqrt{\left(\frac{I_{tot}}{I_{fund}}\right)^2 - 1} \times 100 \quad (2.11)$$

여기서, I_{tot} 는 각 차수성분의 전류 실효치의 합이며, 전류가 순수 정현파라면 식(2.8)의 I_{rms} 와 동일하다. 따라서, 왜곡을 K_p 와 THD_i 의 관계는 다음과 같다.

$$THD_i = \sqrt{\frac{1}{K_p^2} - 1} \times 100 \quad (2.12)$$

$$K_p = \frac{1}{\sqrt{1 + \left(\frac{THD_i}{100}\right)^2}} \quad (2.13)$$

여기서, $\cos \theta = 1$ 의 경우 식(2.8)에서와 같이, $PF = K_p$ 이다. 그림 2.13는 왜곡율 K_p 와 THD 의 관계를 나타낸다. 이 그림은 식(2.13)을 도식한 것으로 THD 가 낮을수록 왜곡율은 1에 가깝게 되고 파형의 일그러짐이 작음을 알 수 있다.

Table 1 THD and the distortion factor relation

THD (%)	K_p
0	1
10	0.9950
20	0.9806
30	0.9578
40	0.9285
50	0.8944
60	0.8575
70	0.8192
80	0.7809
90	0.7433
100	0.7071

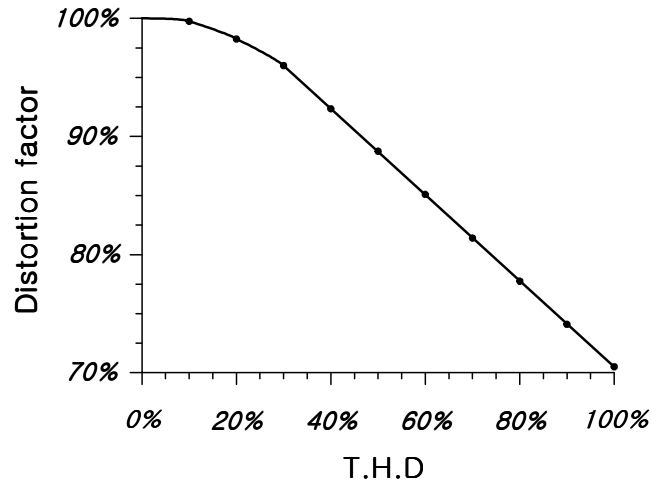


Fig. 2.13 Distortion factor vs. THD

식(2.13)의 결과로부터 역률 PF 와 THD_i 의 관계는 다음과 같다.

$$THD_i = \frac{\sqrt{I_{rms}^2 - I_{fund}^2}}{I_{fund}} = \frac{\sqrt{1 - PF^2}}{PF}$$

(2.14)

식(2.14)의 결과는 순수한 정현파 전류일 때 해당하는 결과이다. 전류 또는 전압이 비정현 주기파일 경우 식(2.11)을 사용하며, 푸리에 급수로 전개하여 기본파와 n 차 고조파 실효값의 크기를 알 수 있다. 푸리에 급수로 각 차수의 고조파 크기가 결정되었다면, 비정현 주기파의 THD_i 는 아래와 같은 하나의 식으로 표현된다.

$$\begin{aligned}
THD_i &= \left(\frac{\sqrt{I_2^2 + I_3^2 + I_4^2 + I_5^2 + \dots + I_\infty^2}}{I_1} \right) \times 100 \\
&= \frac{\sqrt{I_{rms}^2 - I_1^2}}{I_1} \times 100 \tag{2.15}
\end{aligned}$$

여기서, I_n 은 n 차 주파수성분의 크기이다.

IEC/EN 61000-3-2 고조파 표준은 유럽연합(European Union)에서 시행된 16A이하 전기기기 혹은 전자기기 제품에 대한 규제이다. 즉, 최대 16A 정격 입력전류를 가지는 전기, 전자기기에 대한 고조파 제한 규제이다. 이 표준에 만족하기 위해 모든 전력기기의 설계에 있어 능동 또는 수동 소자로 고조파 전류를 감소하려는 노력이 필요하게 되었다. 아래의 표 2는 IEC/EN 61000-3-2 세부 등급의 구분을 보인다. IEC/EN 61000-3-2 Class A, B는 각 고조파 전류의 크기를 제한하고, Class C는 %전류의 규정을 적용한다. 표 3은 IEC/EN 61000-3-2 Class A, B, C, D를 동일한 고조파에 대해 비교한 것이다. 여기서 명기된 요건과 제한치는 50Hz나 60Hz에서 작동하는 220/380V, 230/400V와 240/415V 시스템에 연결된 설비의 전원 입력단자에 적용될 수 있다.^{[26]~[27]}.

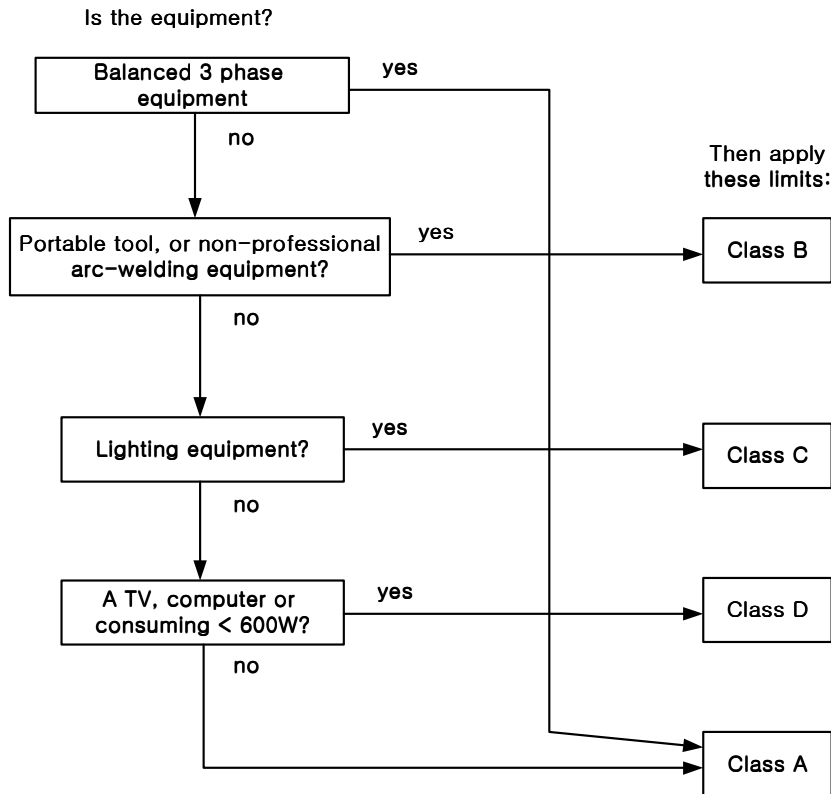


Fig. 2.14 Deciding on the limits to apply in 61000-3-2

Table 2 IEC/EN 61000-3-2 Classes

Class	Equipment
A	for everything else, particularly balanced three-phase equipment
B	for portable tools
C	for lighting equipment, including dimmers
D	for personal computers (and their display monitors) and TV receivers, with a 'specified power' less than or equal to 600W

Table 3 IEC/EN 61000-3-2 Class & specifications

Harmonic order[n]	Max current Class A	Max current Class B
2	1.08 A	1.62 A
3	2.30 A	3.45 A
4	0.45 A	0.645 A
5	1.14 A	1.71 A
6	0.30 A	0.45 A
7	0.77 A	1.155 A
$8 \leq n \leq 40$ (even)	0.23 (8/n) A	0.345 (8/n) A
9	0.40 A	0.6 A
$15 \leq n \leq 39$ (odd)	0.15(15/n) A	0.225(15/n) A

Harmonic order[n]	Max current Class C (% of fundamental current)	Max current Class D (but no more than Class A)
2	2 %	not specified
3	30λ %	3.4 mA/W
4	not specified	not specified
5	10 %	1.9 mA/W
6	not specified	not specified
7	7 %	1.0 mA/W
$8 \leq n \leq 40$ (even)	not specified	not specified
9	5 %	0.5 mA/W
$15 \leq n \leq 39$ (odd)	3 %	(3.85/n) mA/W

(λ is the circuit power factor)

제 3 장 병렬 컨버터 시스템

3.1 회로구성 및 제어방법

그림 3.1은 널리 알려진 단상 스위치 모드 승압형 컨버터를 나타내고 있다. 컨버터 스위칭 주파수의 증가는 스위칭 손실을 상승시켜 효율저하를 가져오고, 스위칭 주파수를 감소시키면 고조파를 함유한 왜곡된 전류가 입력단에 나타난다.

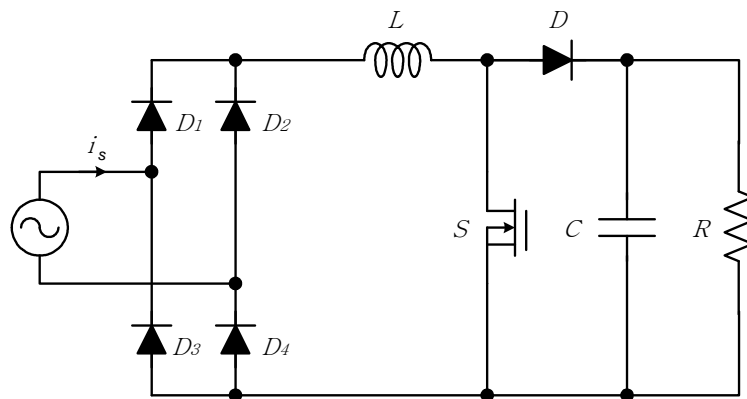


Fig. 3.1 Single-phase boost converter

본 논문에서는 스위칭 손실의 감소, 입력전류의 정현화 및 역률 개선을 동시에 만족시킬 수 있는 새로운 형태의 승압형 컨버터를 제안하며, 이 구성을 그림 3.2에 나타내었다. 그림 3.2에서 L_1, L_2 는 리액터, S_1 및 S_2 는 고주파 및 저주파 스위칭 장치, D_1, D_2 는 고속회복 다이오드, C

는 커패시터이다. 새로이 추가된 병렬 저주파 스위칭 소자 S_2 는 S_1 의 주파수 보다 월등히 낮게 동작하지만 L_1 에 흐르는 대부분의 전류를 우회시킨다. 따라서 스위칭 손실이 감소하고 컨버터의 전체 효율 증가를 가져온다. 또한, S_1 은 그림 3.1에서와 같이 여전히 고주파 스위칭 동작을 함으로써 고조파로 인한 입력전류의 왜곡을 방지한다.

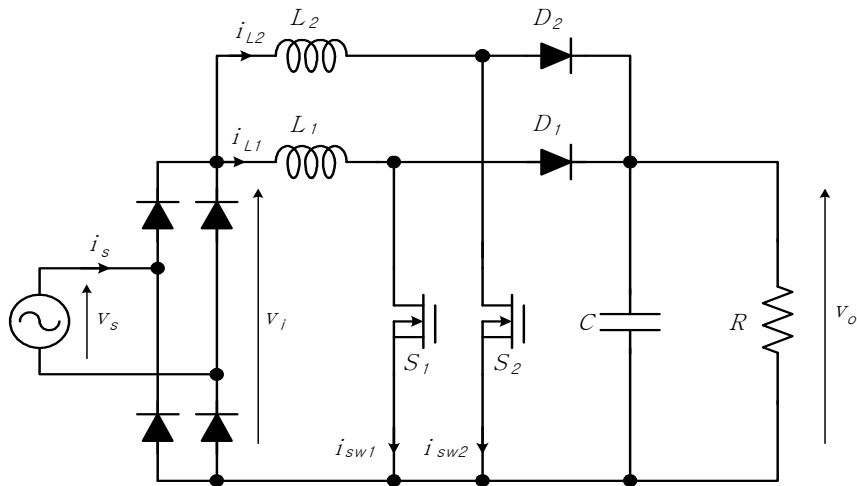


Fig. 3.2 The additional boost converter

스위치 S_1 및 S_2 가 on 시에는 리액터가 입력전압에 의해 자화되면서 에너지가 축적되고 리액터 전류는 상승한다. off 시에는 리액터에 축적되었던 에너지가 환류 다이오드를 통해 부하(DC load)측으로 방출되면서 리액터 전류는 감소한다. 따라서 리액터 전류의 미분치 혹은 변화율 di_L/dt 를 수식으로 표현하면 식(3.1)과 같다. 물론 저주파 스위치 S_2 에 대해서도 같은 수식이 적용될 수 있다.

$$\begin{aligned}\frac{di_L(t)}{dt} &= \frac{v_L(t)}{L} = \frac{V_i}{L} \quad (S : on) \\ \frac{di_L(t)}{dt} &= \frac{v_L(t)}{L} = \frac{-(V_o - V_i)}{L} \quad (S : off)\end{aligned}\quad (3.1)$$

여기서, i_L : 리액터 전류

V_i : 브릿지 정류기 출력전압

V_o : DC 출력전압

L : 리액터의 인덕턴스

본 논문에서는 위에서 기술한 컨버터의 제어를 위해 *constant-off-time control* 이라는 간단한 제어방식을 적용한다. 즉, 스위치 S 가 *on* 시 리액터 전류 i_L 이 상승하는데 이 전류가 기준전류에 도달하면 T_{off} 라는 일정 시간동안 *off* 된 후 다시 *on* 된다. 그러므로 리액터 전류는 기준치를 초과하지는 않지만 그 값을 추종하게 된다.

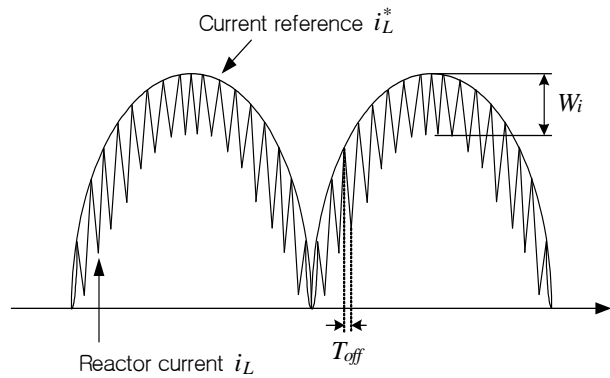


Fig. 3.3 Current reference and reactor current waveforms

그림 3.3은 앞에서 언급한 제어방식을 도시하는데 i_L 과 i_L^* 은 각각 리액터 전류 및 기준전류이며, i_L^* 는 역률을 1에 근접시키기 위하여 교류전압 V_s 의 절대값에 비례한 값을 취한다. 이 경우 스위칭 주파수는 V_s 의 최대값 즉, AC 전압의 피크치에서 최대가 된다. 스위칭 주기 동안 V_s 가 일정하고 출력전압의 평균값이 V_o 라면 T_{off} 는 다음 식에 의해 구할 수 있다.

$$T_{off} = \frac{\sqrt{2} V_s}{V_o f_{\max}} \quad (3.2)$$

여기서, V_s 는 AC측 정현파 전압의 실효값이고, f_{\max} 는 정상상태에서의 최대 스위칭 주파수이다. 입력전류의 리플 허용치를 W_i 라 하면 리액터의 인덕턴스는 식(3.3)에 의해 얻을 수 있다.

$$L = \frac{V_o - \sqrt{2} V_s}{W_i} T_{off} \quad (3.3)$$

즉, f_{\max} 와 W_i 가 정해지면 T_{off} 와 L 을 구할 수 있다. 또한, 추가된 컨버터의 제어방법도 동일하다. 전류의 대부분이 추가된 병렬 스위치 S_2 쪽으로 흐르므로 $i_{L_2}^*$ 는 $i_{L_1}^*$ 과 동일한 값을 선정할 수 있다. 그림 2.4는 멀티바이브레이터와 비교기로 간단히 구성된 제어기의 블록도를 도시하고 있다.

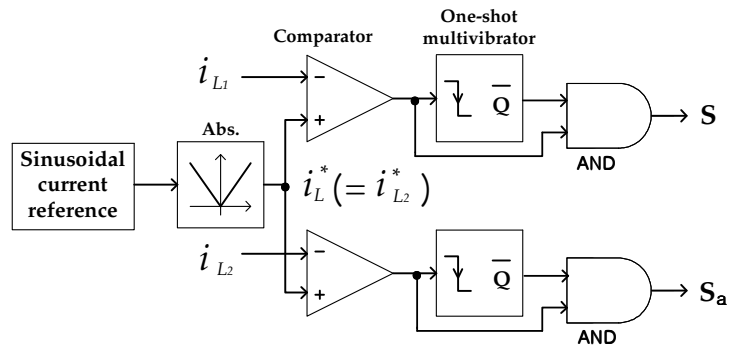


Fig. 3.4 Block diagram of the controller

3.2 동작모드

컨버터는 스위치의 동작 조건에 따라 회로의 구조가 변화하게 되며 비선형성을 나타내게 된다. 병렬 컨버터의 경우에 입력측 인덕터에 흐르는 전류는 각 스위치에 인가되는 시비율과 인덕턴스의 크기에 의해 연속 또는 불연속적으로 흐른다. 인덕터 전류의 연속성 유무에 의해 회로의 스위칭 동작 조건이 달라지고, 그에 따라 모델링 및 해석 결과 또한 다르게 나타난다. 따라서, 본 논문에서는 병렬 컨버터가 연속 전류모드(CCM)로 동작할 경우와 불연속 전류모드(DCM)로 동작하는 경우에 대하여 상태공간 평균화법을 적용함으로써 특성을 해석해 보고자 한다^{[28]~[30]}.

3.2.1 연속 전류모드 동작

병렬 컨버터는 정류기에 의해 정류된 입력전압 v_i 의 실효값으로 해석함으로써 정상상태 해석뿐만 아니라 소신호 해석과 같은 동특성 해석에서도 일반적인 DC-DC 컨버터와 같이 해석할 수 있다.

병렬 컨버터의 각 승압형 컨버터가 연속 전류모드로 동작할 경우에 스위치 S_1 과 S_2 의 상태에 따라 다음과 같이 4개의 스위칭 상태 동작모드로 구분할 수 있다. 각 동작모드에 대한 해석에 있어서 인덕턴스의 저항성분을 고려하여 상태방정식을 도출하였다.

· 동작모드 1 ($S_1 : ON, S_2 : OFF, i_{L1} : Increase, i_{L2} : Decrease$)

인덕터 L_1 에 에너지가 축적되므로 i_{L1} 이 증가하게 된다. 그리고 L_2 에는 축적되어 있던 에너지가 출력측 커패시터를 충전하고 부하측으로 에너지를 공급한다. 따라서, i_{L2} 는 감소하게 된다. 모드 1에 대한 등가회로의 상태방정식은 식(3.4)와 같다.

· 동작모드 2 ($S_1 : OFF, S_2 : OFF, i_{L1} : Decrease, i_{L2} : Decrease$)

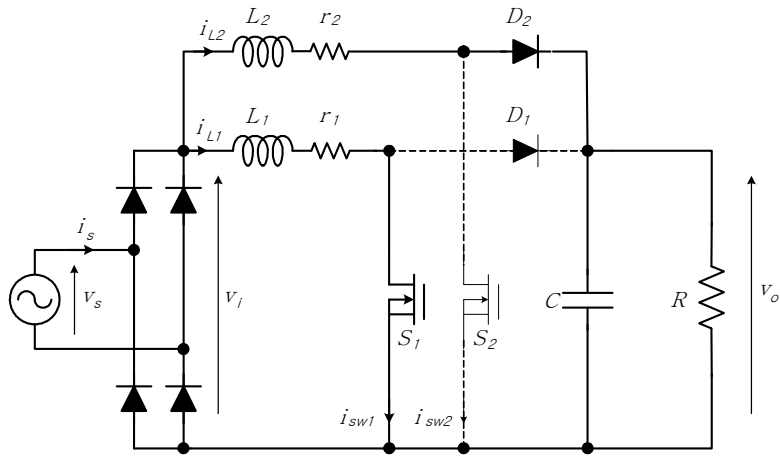
인덕터 L_1 과 L_2 에 축적되어 있던 에너지가 출력측 커패시터를 충전하고, 부하측에 에너지를 공급한다. i_{L1} 과 i_{L2} 는 감소하게 된다. 모드 2에 대한 등가회로의 상태방정식은 식(3.5)와 같다.

· 동작모드 3 ($S_1 : OFF, S_2 : ON, i_{L1} : Decrease, i_{L2} : Increase$)

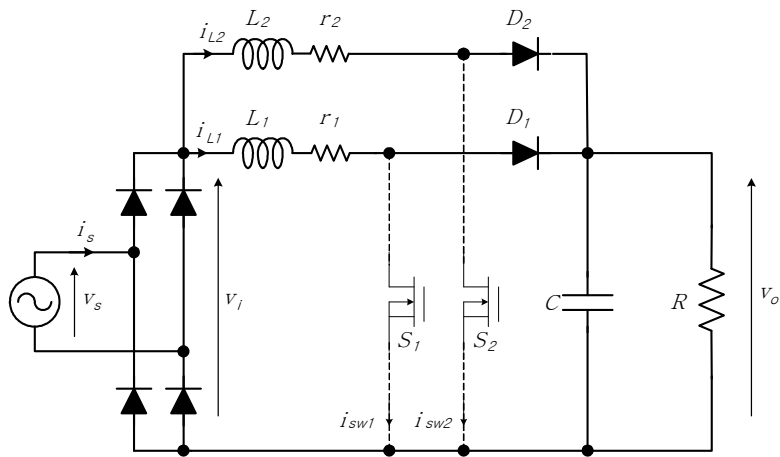
인덕터 L_1 에 축적되어 있던 에너지가 출력측 커패시터를 충전하고, 부하측에 에너지를 공급한다. i_{L2} 는 감소하게 된다. 그리고, L_2 에는 에너지가 축적되며 i_{L2} 가 증가한다. 모드 3에 대한 등가회로의 상태방정식은 식(3.6)과 같다.

· 동작모드 4 ($S_1 : ON, S_2 : ON, i_{L1} : Increase, i_{L2} : Increase$)

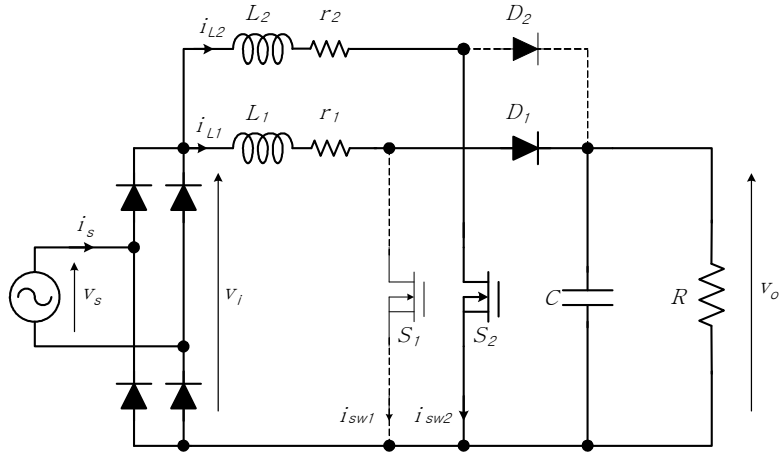
인덕터 L_1 과 L_2 에 각각 에너지가 축적되므로 i_{L1} 과 i_{L2} 는 증가하게 된다. 그리고, 부하측으로의 에너지 공급은 출력측 커패시터의 충전에너지가 담당하게 된다. 모드 4에 대한 등가회로의 상태방정식은 식(3.7)과 같다.



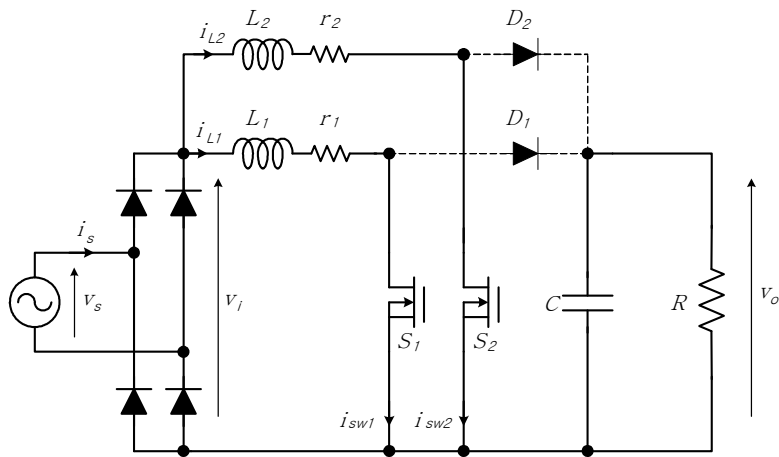
(a) mode 1



(b) mode 2



(c) mode 3



(d) mode 4

Fig. 3.5 CCM operation circuit mode

인덕터 L_1 과 L_2 의 저항성분 r_1 , r_2 를 고려하여 각 동작 모드별 상태방정식을 구하면 식(3.4)~식(3.7)과 같다.

$$\begin{aligned}\frac{di_{L1}}{dt} &= \frac{1}{L_1} v_i - \frac{r_1}{L_1} i_{L1} \\ \frac{di_{L2}}{dt} &= \frac{1}{L_2} v_i - \frac{r_2}{L_2} i_{L2} - \frac{1}{L_2} v_c\end{aligned}\tag{3.4}$$

$$\frac{dv_c}{dt} = \frac{1}{C} i_{L2} - \frac{1}{RC} v_c$$

$$\begin{aligned}\frac{di_{L1}}{dt} &= \frac{1}{L_1} v_i - \frac{r_1}{L_1} i_{L1} - \frac{1}{L_1} v_c \\ \frac{di_{L2}}{dt} &= \frac{1}{L_2} v_i - \frac{r_2}{L_2} i_{L2} - \frac{1}{L_2} v_c\end{aligned}\tag{3.5}$$

$$\frac{dv_c}{dt} = \frac{1}{C} i_{L1} + \frac{1}{C} i_{L2} - \frac{1}{RC} v_c$$

$$\begin{aligned}\frac{di_{L1}}{dt} &= \frac{1}{L_1} v_i - \frac{r_1}{L_1} i_{L1} - \frac{1}{L_1} v_c \\ \frac{di_{L2}}{dt} &= \frac{1}{L_2} v_i - \frac{r_2}{L_2} i_{L2}\end{aligned}\tag{3.6}$$

$$\frac{dv_c}{dt} = \frac{1}{C} i_{L1} - \frac{1}{RC} v_c$$

$$\begin{aligned}\frac{di_{L1}}{dt} &= \frac{1}{L_1} v_i - \frac{r_1}{L_1} i_{L1} \\ \frac{di_{L2}}{dt} &= \frac{1}{L_2} v_i - \frac{r_2}{L_2} i_{L2}\end{aligned}\tag{3.7}$$

$$\frac{dv_c}{dt} = -\frac{1}{RC} v_c$$

3.2.2 불연속 전류모드 동작

각각의 승압형 컨버터가 병렬로 구성된 컨버터 회로의 구성상 입력전류 i_s 는 각 인덕터에 흐르는 전류 i_{L1} 과 i_{L2} 의 합성으로 나타난다. 병렬 컨버터를 불연속 전류모드로 동작시키면 전류제어를 하지 않고, 전압제어만으로도 입력전류가 정현파형으로 나타나게 된다. 따라서, 승압형 컨버터는 전압제어 루프만으로 제어계를 구성하여도 연속적인 입력전류를 얻을 수 있다.

병렬 컨버터의 각 승압형 컨버터가 불연속 전류모드로 동작할 경우에 스위치 S_1 과 S_2 의 상태에 따라 다음과 같이 6개의 스위칭 상태 동작모드로 구분할 수 있다.

- 동작모드 1 ($S_1 : ON, S_2 : OFF, i_{L1} : Increase, i_{L2} : Decrease$)

스위치 S_1 이 *on*상태이므로 인덕터 L_1 에 에너지가 축적되면서 i_{L1} 이 증가하게 된다. 그리고 S_2 는 *off*상태이므로 L_2 에는 축적되어 있던 에너지가 출력측 커패시터를 충전하고 부하측으로 에너지를 공급한다. 따라서, i_{L2} 는 감소하게 된다. 모드 1에 대한 등가회로의 상태방정식은 식 (3.8)과 같다.

- 동작모드 2 ($S_1 : OFF, S_2 : OFF, i_{L1} : Increase, i_{L2} : Zero$)

스위치 S_1 의 *on*상태가 지속되므로 인덕터 L_1 에 에너지가 계속 축적되면서 i_{L1} 이 증가하게 된다. 그리고 S_2 는 *off*상태이므로 L_2 에는 축적되어 있던 에너지가 모두 소비되어 i_{L2} 는 흐르지 않게 된다. 충전된 출력

측 커패시터가 부하측으로 에너지를 공급하게 된다. 모드 2에 대한 등가 회로의 상태방정식은 식(3.9)와 같다.

· 동작모드 3 ($S_1 : OFF$, $S_2 : OFF$, $i_{L1} : Decrease$, $i_{L2} : Zero$)

스위치 S_1 이 *off*상태이므로 인덕터 L_1 에 에너지가 출력측으로 공급되면서 i_{L1} 이 감소하기 시작한다. 그리고 S_2 는 *off*상태를 유지하므로 i_{L2} 는 흐르지 않는다. 모드 3에 대한 등가회로의 상태방정식은 식(3.10)과 같다.

· 동작모드 4 ($S_1 : OFF$, $S_2 : ON$, $i_{L1} : Decrease$, $i_{L2} : Increase$)

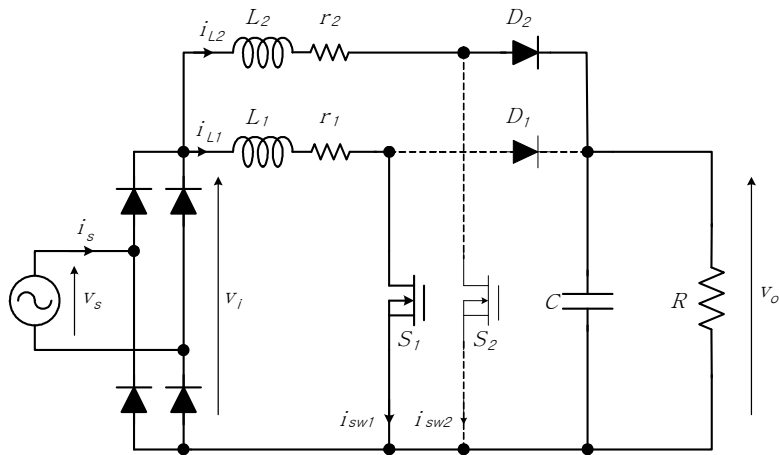
스위치 S_1 이 *off*상태를 유지하므로 인덕터 L_1 에 축적되어 있던 에너지가 출력측 커패시터를 충전하고 부하측으로 에너지를 공급한다. 따라서, i_{L1} 이 감소하기 시작한다. 그리고 S_2 는 *on*상태를 시작하므로 L_2 에는 에너지가 축적되면서 i_{L2} 가 증가하게 된다. 모드 4에 대한 등가회로의 상태방정식은 식(3.11)과 같다.

· 동작모드 5 ($S_1 : OFF$, $S_2 : ON$, $i_{L1} : Zero$, $i_{L2} : Increase$)

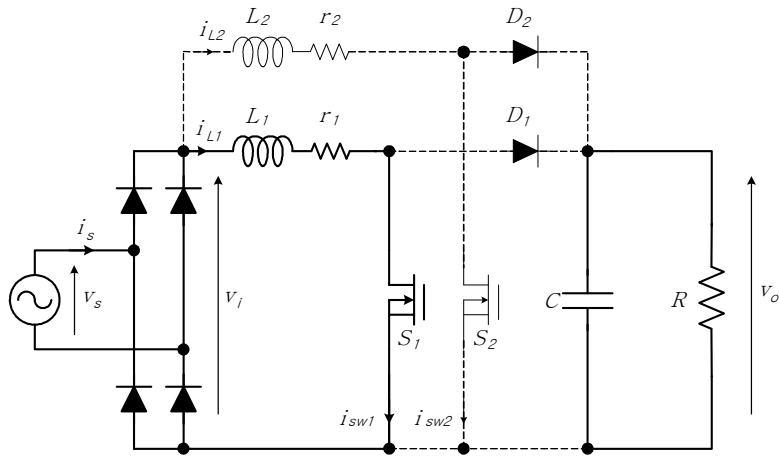
스위치 S_1 이 *off*상태를 유지하므로 인덕터 L_1 에 축적되어 있던 에너지가 모두 소비되어 i_{L1} 은 흐르지 않게 된다. 그리고 S_2 는 *on*상태가 지속되므로 L_2 에 에너지가 축적되면서 i_{L2} 가 증가하게 된다. 부하측으로 충전된 출력측 커패시터의 에너지가 공급된다. 모드 5에 대한 등가회로의 상태방정식은 식(3.12)와 같다.

· 동작모드 6 ($S_1 : OFF$, $S_2 : OFF$, $i_{L1} : Zero$, $i_{L2} : Decrease$)

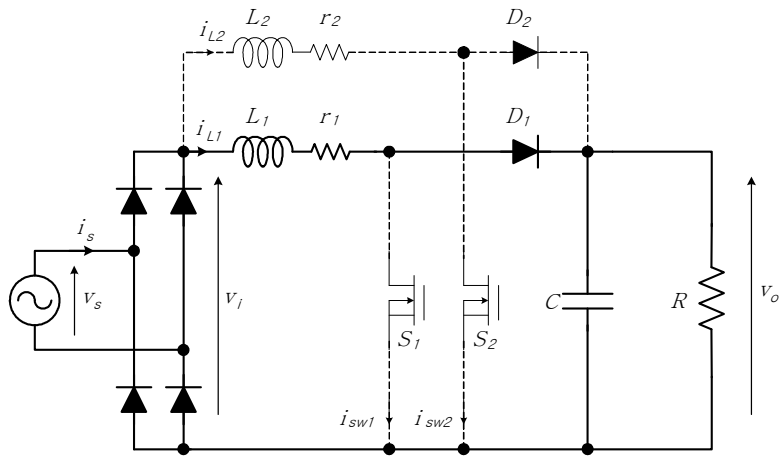
스위치 S_1 이 *off*상태를 유지하므로 모드 5와 같이 i_{L1} 은 흐르지 않는다. 그리고 S_2 는 *off*상태가 되므로 L_2 에 축적되었던 에너지가 출력측으로 공급되면서 i_{L2} 는 감소하기 시작한다. 모드 6에 대한 등가회로의 상태방정식은 식(3.13)과 같다.



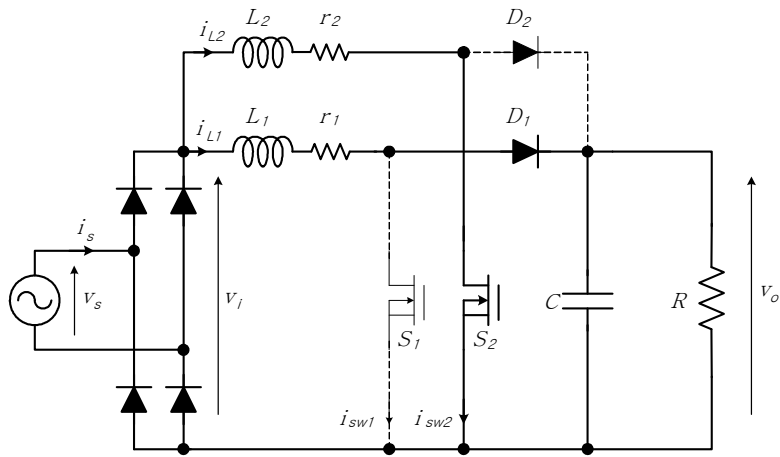
(a) mode 1



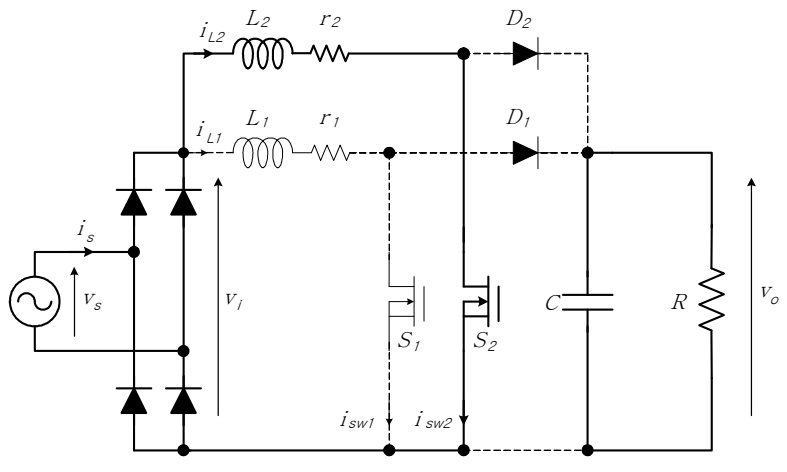
(b) mode 2



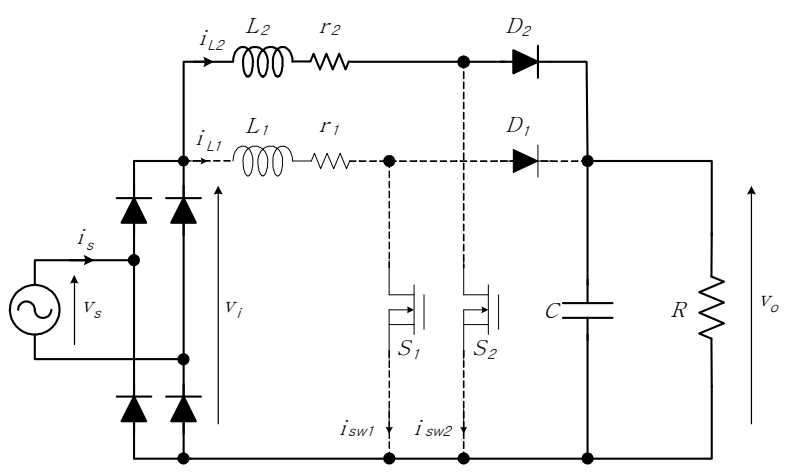
(c) mode 3



(d) mode 4



(e) mode 5



(f) mode 6

Fig. 3.6 DCM operation circuit mode

인덕터 L_1 과 L_2 의 저항성분 r_1, r_2 를 고려하여 각 동작 모드별 상태방정식을 구하면 식(3.8)~식(3.13)과 같다.

$$\begin{aligned}\frac{di_{L1}}{dt} &= \frac{1}{L_1} v_i - \frac{r_1}{L_1} i_{L1} \\ \frac{di_{L2}}{dt} &= \frac{1}{L_2} v_i - \frac{r_2}{L_2} i_{L2} - \frac{1}{L_2} v_c\end{aligned}\quad (3.8)$$

$$\frac{dv_c}{dt} = \frac{1}{C} i_{L2} - \frac{1}{RC} v_c$$

$$\frac{di_{L1}}{dt} = \frac{1}{L_1} v_i - \frac{r_1}{L_1} i_{L1}\quad (3.9)$$

$$\frac{dv_c}{dt} = -\frac{1}{RC} v_c$$

$$\begin{aligned}\frac{di_{L1}}{dt} &= \frac{1}{L_1} v_i - \frac{r_1}{L_1} i_{L1} - \frac{1}{L_1} v_c \\ (3.10)\end{aligned}$$

$$\frac{dv_c}{dt} = \frac{1}{C} i_{L1} - \frac{1}{RC} v_c$$

$$\begin{aligned}\frac{di_{L1}}{dt} &= \frac{1}{L_1} v_i - \frac{r_1}{L_1} i_{L1} - \frac{1}{L_1} v_c \\ \frac{di_{L2}}{dt} &= \frac{1}{L_2} v_i - \frac{r_2}{L_2} i_{L2}\end{aligned}\quad (3.11)$$

$$\frac{dv_c}{dt} = \frac{1}{C} i_{L1} - \frac{1}{RC} v_c$$

$$\frac{di_{L2}}{dt} = \frac{1}{L_2} v_i - \frac{r_2}{L_2} i_{L2} \quad (3.12)$$

$$\frac{dv_c}{dt} = -\frac{1}{RC} v_c$$

$$\frac{di_{L2}}{dt} = \frac{1}{L_2} v_i - \frac{r_2}{L_2} i_{L2} - \frac{1}{L_2} v_c \quad (3.13)$$

$$\frac{dv_c}{dt} = \frac{1}{C} i_{L2} - \frac{1}{RC} v_c$$

3.3 상태공간 평균화 모델

3.3.1 연속 전류모드 동작

상태공간 평균화법을 적용하기 위하여 i_{L1} , i_{L2} 그리고 v_c 를 상태변수로 하고 v_i 를 입력으로 하는 상태방정식으로부터 상태행렬을 표현한다. 각 동작모드에 따른 상태 식(3.4)~식(3.7)까지를 상태행렬로 각각 표현하면 식(3.14)~식(3.17)과 같다.

$$A_1 = \begin{bmatrix} -\frac{r_1}{L_1} & 0 & 0 \\ 0 & -\frac{r_2}{L_2} & -\frac{1}{L_2} \\ 0 & \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \quad b_1 = \begin{bmatrix} \frac{1}{L_1} \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \quad (3.14)$$

$$A_2 = \begin{bmatrix} -\frac{r_1}{L_1} & 0 & -\frac{1}{L_1} \\ 0 & -\frac{r_2}{L_2} & -\frac{1}{L_2} \\ \frac{1}{C} & \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \quad b_2 = \begin{bmatrix} \frac{1}{L_1} \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \quad (3.15)$$

$$A_3 = \begin{bmatrix} -\frac{r_1}{L_1} & 0 & -\frac{1}{L_1} \\ 0 & -\frac{r_2}{L_2} & 0 \\ \frac{1}{C} & 0 & -\frac{1}{RC} \end{bmatrix} \quad b_3 = \begin{bmatrix} \frac{1}{L_1} \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \quad (3.16)$$

$$A_4 = \begin{bmatrix} -\frac{r_1}{L_1} & 0 & 0 \\ 0 & -\frac{r_2}{L_2} & 0 \\ 0 & 0 & -\frac{1}{RC} \end{bmatrix} \quad b_4 = \begin{bmatrix} \frac{1}{L_1} \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \quad (3.17)$$

따라서 이 식들로부터 연속 전류모드 병렬 컨버터의 상태공간 평균화 방정식을 다음과 같이 구할 수 있다.

$$A = A_1 d_1 + A_2 (0.5 - d_1) + A_3 d_2 + A_4 (0.5 - d_2) \quad (3.18)$$

$$b = b_1 d_1 + b_2 (0.5 - d_1) + b_3 d_2 + b_4 (0.5 - d_2) \quad (3.19)$$

$$A = \begin{vmatrix} -\frac{r_1}{L_1} & 0 & -\frac{(0.5 - d_1 + d_2)}{L_1} \\ 0 & -\frac{r_2}{L_2} & -\frac{0.5}{L_2} \\ \frac{(0.5 - d_1 + d_2)}{C} & \frac{0.5}{C} & -\frac{1}{RC} \end{vmatrix} \quad (3.20)$$

$d_2 = 0.5$, $d_2' = 0.5$ 로 가정하면 다음과 같이 간략화 할 수 있다.

$$A = \begin{vmatrix} -\frac{r_1}{L_1} & 0 & -\frac{(1 - d_1)}{L_1} \\ 0 & -\frac{r_2}{L_2} & -\frac{(1 - d_2)}{L_2} \\ \frac{(1 - d_1)}{C} & \frac{(1 - d_2)}{C} & -\frac{1}{RC} \end{vmatrix} \quad b = \begin{bmatrix} \frac{1}{L_1} \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \quad (3.21)$$

$$\begin{bmatrix} \frac{di_{L1}}{dt} \\ \frac{di_{L2}}{dt} \\ \frac{dv_c}{dt} \end{bmatrix} = \begin{bmatrix} -\frac{r_1}{L_1} & 0 & -\frac{(1-d_1)}{L_1} \\ 0 & -\frac{r_2}{L_2} & -\frac{(1-d_2)}{L_2} \\ \frac{(1-d_1)}{C} & \frac{(1-d_2)}{C} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_{L1} \\ i_{L2} \\ v_c \end{bmatrix} + \begin{bmatrix} \frac{1}{L_1} \\ \frac{1}{L_2} \\ 0 \end{bmatrix} v_i$$

$$V_o = [0 \ 0 \ 1] \begin{bmatrix} i_{L1} \\ i_{L2} \\ v_c \end{bmatrix} + [0 \ 0 \ 0] v_i$$

(3.22)

$$\frac{dx(t)}{dt} = Ax(t) + Bu(t)$$

$$y(t) = Cx(t) + Du(t)$$

(3.23)

$$sX(s) - X(0) = AX(s) + BU(s)$$

$$Y(s) = CX(s) + DU(s)$$

(3.24)

$$sX(s) - AX(s) = BU(s)$$

$$(sI - A)X(s) = BU(s) \tag{3.25}$$

$$X(s) = (sI - A)^{-1}BU(s)$$

$$Y(s) = [C(sI - A)^{-1}B + D] U(s) \tag{3.26}$$

그러므로 정상상태 전달함수는

$$\begin{aligned} \frac{Y(s)}{U(s)} &= C(SI - A)^{-1}B \\ \frac{v_o(s)}{v_i(s)} &= [0 \ 0 \ 1] \begin{bmatrix} s + \frac{r_1}{L_1} & 0 & \frac{(1-d_1)}{L_1} \\ 0 & s + \frac{r_2}{L_2} & \frac{(1-d_2)}{L_2} \\ -\frac{(1-d_1)}{C} & -\frac{(1-d_2)}{C} & s + \frac{1}{RC} \end{bmatrix}^{-1} \begin{bmatrix} \frac{1}{L_1} \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \\ &= \frac{\frac{(1-d_1)L_2 + (1-d_2)L_1}{L_1L_2C}}{s^2 + \frac{1}{RC}s + \frac{(1-d_1)^2L_2 + (1-d_2)^2L_1}{L_1L_2C}} \end{aligned} \quad (3.27)$$

3.3.2 불연속 전류모드 동작

불연속 전류모드로 동작하는 병렬 컨버터에 상태공간 평균화법을 적용하기 위하여 i_{L1} , i_{L2} 그리고 v_c 를 상태변수로 하고 v_i 를 입력으로 하는 상태방정식으로부터 상태행렬을 표현한다. 각 동작모드에 따른 상태식(3.8)~식(3.13)까지를 상태행렬로 각각 표현하면 식 (3.28)~식(3.33)과 같다.

$$A_1 = \begin{bmatrix} -\frac{r_1}{L_1} & 0 & 0 \\ 0 & -\frac{r_2}{L_2} & -\frac{1}{L_2} \\ 0 & \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \quad b_1 = \begin{bmatrix} \frac{1}{L_1} \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \quad (3.28)$$

$$A_2 = \begin{bmatrix} -\frac{r_1}{L_1} & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & -\frac{1}{RC} \end{bmatrix} \quad b_2 = \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \end{bmatrix} \quad (3.29)$$

$$A_3 = \begin{bmatrix} -\frac{r_1}{L_1} & 0 & -\frac{1}{L_1} \\ 0 & 0 & 0 \\ \frac{1}{C} & 0 & -\frac{1}{RC} \end{bmatrix} \quad b_3 = \begin{bmatrix} \frac{1}{L_1} \\ 0 \\ 0 \end{bmatrix} \quad (3.30)$$

$$A_4 = \begin{bmatrix} -\frac{r_1}{L_1} & 0 & -\frac{1}{L_1} \\ 0 & -\frac{r_2}{L_2} & 0 \\ \frac{1}{C} & 0 & -\frac{1}{RC} \end{bmatrix} \quad b_4 = \begin{bmatrix} \frac{1}{L_1} \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \quad (3.31)$$

$$A_5 = \begin{bmatrix} 0 & 0 & 0 \\ 0 & -\frac{r_2}{L_2} & 0 \\ 0 & 0 & -\frac{1}{RC} \end{bmatrix} \quad b_5 = \begin{bmatrix} 0 \\ \frac{1}{L_2} \\ 0 \end{bmatrix}$$

(3.32)

$$A_6 = \begin{bmatrix} 0 & 0 & 0 \\ 0 & -\frac{r_2}{L_2} & -\frac{1}{L_2} \\ 0 & \frac{1}{C} & -\frac{1}{RC} \end{bmatrix} \quad b_6 = \begin{bmatrix} 0 \\ \frac{1}{L_2} \\ 0 \end{bmatrix} \quad (3.33)$$

따라서 이 식들로부터 불연속 전류모드 병렬 컨버터의 상태공간 평균화 방정식을 다음과 같이 구할 수 있다. 여기서, 시비율이 중첩되는 구간을 d_{00} 로 하였다.

$$\mathbf{A} = \mathbf{A}_1 d_{00} + \mathbf{A}_2 (d_1 - d_{00}) + \mathbf{A}_3 (0.5 - d_1) + \mathbf{A}_4 d_{00} + \mathbf{A}_5 (d_2 - d_{00}) + \mathbf{A}_6 (0.5 - d_2) \quad (3.34)$$

$$\mathbf{b} = \mathbf{b}_1 d_{00} + \mathbf{b}_2 (d_1 - d_{00}) + \mathbf{b}_3 (0.5 - d_1) + \mathbf{b}_4 d_{00} + \mathbf{b}_5 (d_2 - d_{00}) + \mathbf{b}_6 (0.5 - d_2) \quad (3.35)$$

$$A = \begin{vmatrix} -\frac{r_1}{L_1} \cdot (0.5 - d_{00}) & 0 & -\frac{1}{L_1} \cdot (0.5 - d_1 + d_{00}) \\ 0 & -\frac{r_2}{L_2} \cdot (0.5 + d_{00}) & -\frac{1}{L_2} \cdot (0.5 - d_2 + d_{00}) \\ \frac{1}{C} \cdot (0.5 - d_1 + d_{00}) & \frac{1}{C} \cdot (0.5 - d_2 + d_{00}) & -\frac{1}{RC} \end{vmatrix}$$

$$b = \begin{vmatrix} \frac{0.5 + d_{00}}{L} \\ \frac{0.5 + d_{00}}{L} \\ 0 \end{vmatrix} \quad (3.36)$$

$$\begin{bmatrix} \frac{di_{L1}}{dt} \\ \frac{di_{L2}}{dt} \\ \frac{dv_c}{dt} \end{bmatrix} = \begin{vmatrix} -\frac{r_1}{L_1} \cdot (0.5 - d_{00}) & 0 & -\frac{1}{L_1} \cdot (0.5 - d_1 + d_{00}) \\ 0 & -\frac{r_2}{L_2} \cdot (0.5 + d_{00}) & -\frac{1}{L_2} \cdot (0.5 - d_2 + d_{00}) \\ \frac{1}{C} \cdot (0.5 - d_1 + d_{00}) & \frac{1}{C} \cdot (0.5 - d_2 + d_{00}) & -\frac{1}{RC} \end{vmatrix}$$

$$\begin{bmatrix} i_{L1} \\ i_{L2} \\ v_c \end{bmatrix} + \begin{vmatrix} \frac{0.5 + d_{00}}{L} \\ \frac{0.5 + d_{00}}{L} \\ 0 \end{vmatrix} v_i \quad (3.37)$$

그림 3.7은 일반적인 부스트 컨버터에 있어 CCM과 DCM의 경계영역을 나타내고 있다. 부스트 컨버터의 특성상 저항, 인덕턴스, 스위칭 주파수에 따라 연속 및 불연속 구간이 존재할 수 있다.

그러나, 본 논문에서의 K 값은 $K_{crit}(d)$ 값 보다 크므로 불연속 구간은 존재하지 않는다. 여기에 대한 일반적인 수식을 식 (3.38)(3.39)에 나타내었다.

$$\frac{2L}{RT_s} > dd' \quad \text{for CCM} \quad (3.38)$$

$$K > K_{crit}(d) \quad \text{for CCM} \quad (3.39)$$

$$K < K_{crit}(d) \quad \text{for DCM}$$

그림 3.8과 그림 3.9는 스위치 S_1 과 S_2 에 인가되는 시비율 d_1 , d_2 에 대한 전압이득의 변화를 나타낸 것으로 시비율이 증가함에 따라 전압 이득도 증가함을 알 수 있다. 그림 3.10은 시비율 d_1 , d_2 에 대한 Q-factor(Q_0)를 나타낸 것이다. 부하저항이 증가함에 따라 Q_0 도 증가함을 알 수 있다.

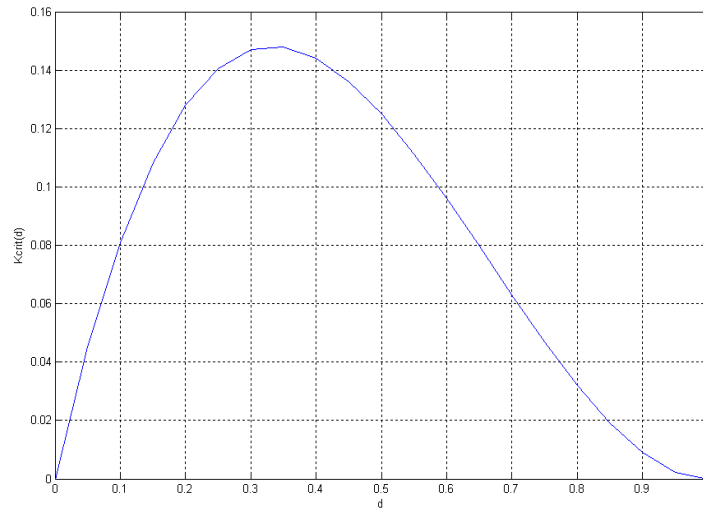


Fig. 3.7 Boost converter $K_{crit}(d)$ vs. d

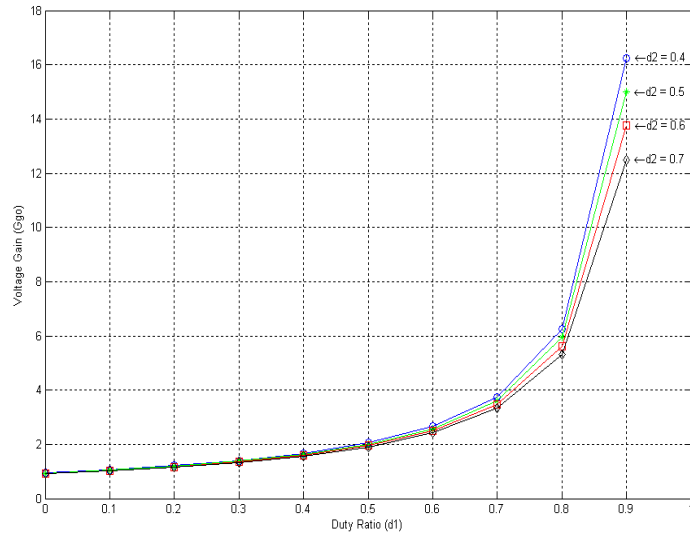


Fig. 3.8 Voltage gain for duty ratio d_1

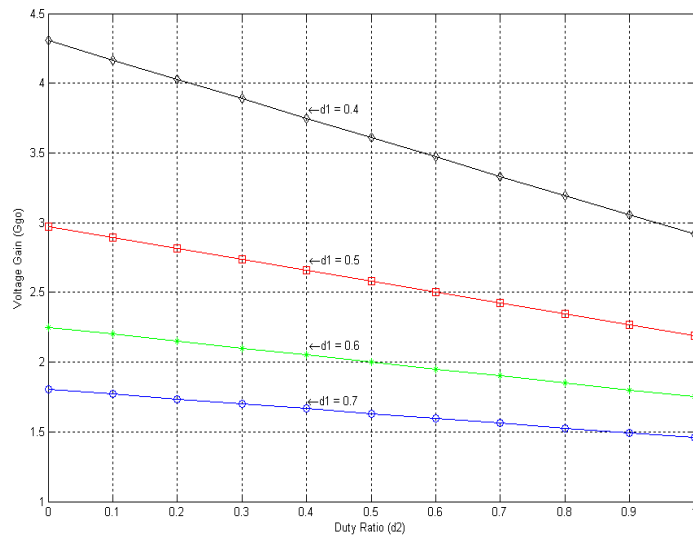


Fig. 3.9 Voltage gain for duty ratio d_2

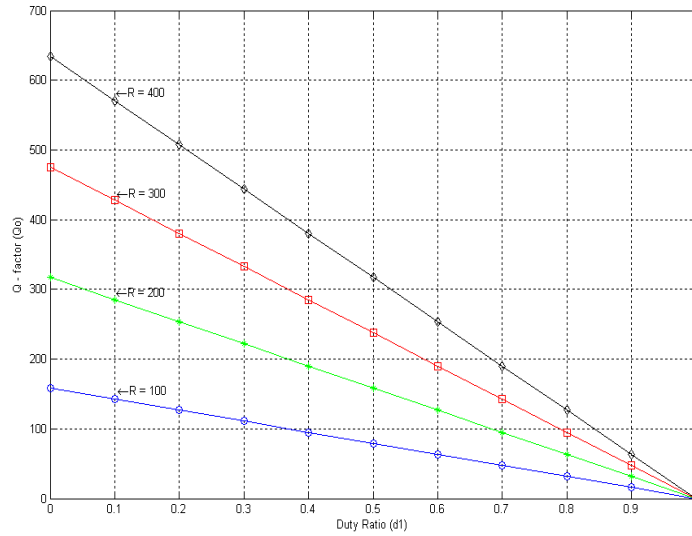


Fig. 3.10 Q-factor for duty ratio d_1

제 4 장 시뮬레이션 및 실험

4.1 반도체 스위치의 스위칭 손실

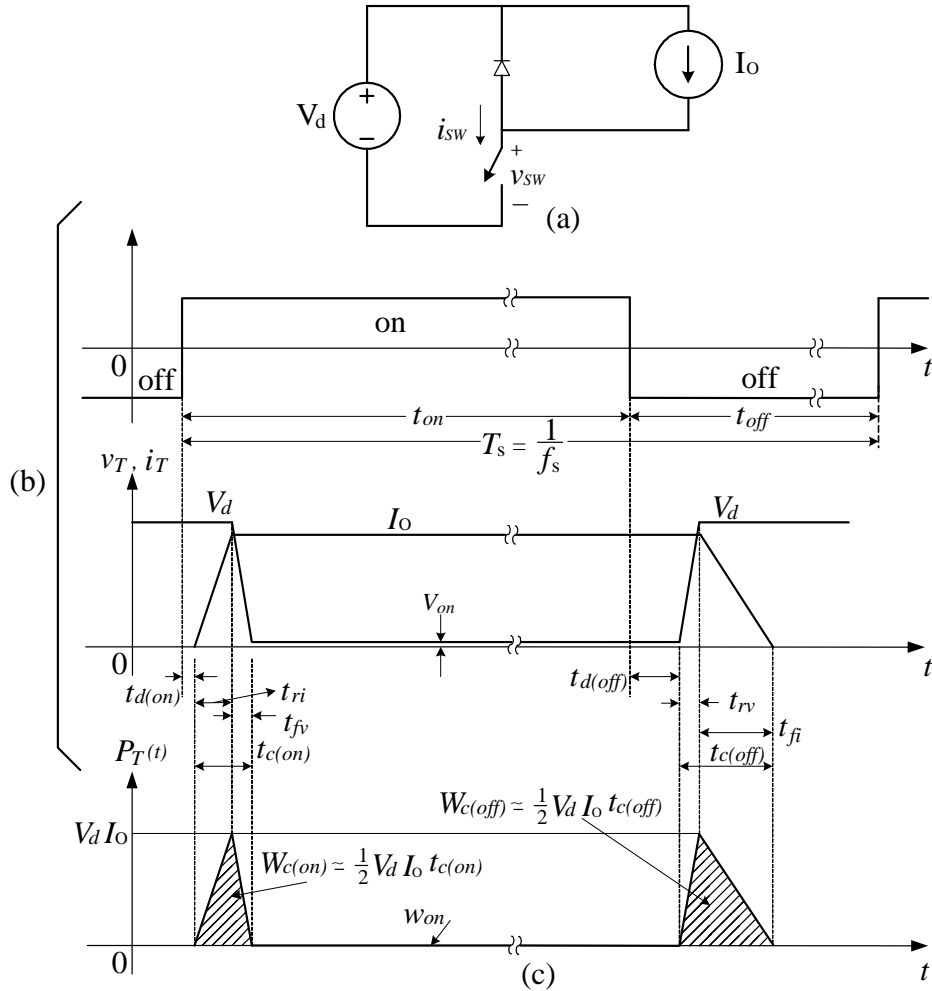
반도체 전력 소자들은 소자의 제어 단자에 인가되는 제어 신호에 의해 *on* 되고 *off* 된다. 이 소자들을 제어가능형 스위치라 부르는데 이상적인 스위치는 다음과 같은 특성을 가진다.

1. *off* 시 순방향 및 역방향 전압이 저지되어 전류가 흐르지 않는다.
2. *on* 시 스위치의 전압강하가 제로이고 큰 전류가 흐른다.
3. 스위치를 *on* 상태에서부터 *off* 상태로 또는 *off* 상태에서부터 *on* 상태로 트리거하는 것은 순간적이다.

4. 스위치를 트리거하기 위해 필요로 하는 전력은 거의 없다.

그러나 실제 사용되고 있는 반도체 스위치 소자들은 이러한 이상적인 특성을 가지지 못하므로 필연적으로 전력을 소모하게 된다.

반도체 소자의 전력 소비를 알아보기 위한 회로를 그림 4.1(a)에 도시하였다. 스위치가 *on* 일 때, 전 전류 I_o 는 스위치를 통하여 흐르고 다이오드는 역바이어스된다. 스위치가 *off* 되었을 때, 이상적인 다이오드에 걸리는 전압이 $0[V]$ 라고 가정하면, I_o 는 다이오드를 통하여 흐르고 스위치에 걸리는 전압은 입력 전압과 동일한 V_d 가 된다. 그림 4.1(b)는 스위치가 $f_s = 1/T_s$ 의 스위칭 주파수로 동작할 때 스위치를 통하여 흐르는 전류 파형과 스위치에 걸리는 전압의 파형을 보여준다. 여기서 T_s 는 스위칭 주기이며 스위칭 파형은 실제 파형을 선형화한 것이다.



(a) inductive switching circuit

(b) switch waveform

(c) instantaneous switch power loss

Fig. 4.1 Switching characteristics of a general switch

스위치가 off 되었을 때 양의 제어신호를 스위치에 인가하여 스위치를 on 시킨다. 스위치가 on 되어 전류가 정상상태에 도달하기 위해서는 짧은 지연시간 $t_{d(on)}$ 과 전류상승시간 t_{ri} 가 필요하다. 전류 I_o 가 스위치

를 통하여 전부 흐른 후에 다이오드는 역바이어스되고 스위치 전압은 전압강하시간 t_{fv} 를 거쳐 도통전압 값으로 떨어진다.

그림 4.1(b)의 파형들은 스위치가 *on* 이 될 경우에 전압과 전류값이 간격 $t_{c(on)}$ 에 걸쳐 동시에 존재함을 나타낸다.

$$t_{c(on)} = t_{ri} + t_{fv} \quad (4.1)$$

스위치가 *on* 되는 동안 소비되는 에너지는 그림 4.1(c)로부터 다음과 같다.

$$W_{c(on)} = \frac{1}{2} V_d I_o t_{c(on)} \quad (4.2)$$

그림 4.1에서 에너지 소비는 지연구간 $t_{d(on)}$ 동안 발생하지 않음을 알 수 있다. 일단 스위치가 완전히 *on* 되면, *on* 상태 전압 V_{on} 은 반도체 소자의 특성에 기인하여 발생하고 전류 I_o 가 흐르게 될 것이다. 스위치는 *on* 구간인 t_{on} 동안 도통하고 이는 일반적으로 *turn-on* 시간과 *turn-off* 시간보다 커야한다. 이러한 도통구간에서 스위치의 에너지 소비는 식 (4.3)과 같다.

$$W_{on} = V_{on} I_o t_{on} \quad (4.3)$$

스위치를 *off* 하기 위해서는 음의 제어신호를 스위치에 인가된다. 일반적으로 스위치가 *off* 하여 스위치 양단에 정상상태의 전압이 걸리려면

지연시간 $t_{d(off)}$ 와 전압 증가시간 t_{rv} 가 소요된다. 전압이 V_d 의 값에 도달하면 다이오드는 순방향으로 바이어스되고 전류가 흐르기 시작한다. 전류 I_o 가 스위치로부터 다이오드로 전환되므로 스위치에 흐르는 전류는 전류강화시간 t_{fi} 동안 0으로 떨어진다. 교차구간 $t_{c(off)}$ 동안 큰 전압과 전류가 스위치에 인가된다.

$$t_{c(off)} = t_{rv} + t_{fi} \quad (4.4)$$

이러한 *turn-off* 상태 구간동안 소비되는 에너지는 다음 식과 같다.

$$W_{c(off)} = \frac{1}{2} V_d I_o t_{c(off)} \quad (4.5)$$

그림 4.1에서 *turn-off* 상태의 지연구간 $t_{d(off)}$ 동안 소비되는 에너지는 $W_{c(off)}$ 와 비교하여 상당히 작으므로 무시할 수 있고 스위치의 전력소비는 *turn-on* 과 *turn-off* 구간 동안 크게 발생함을 알 수 있다. 스위치에서 발생하는 평균 스위칭 전력손실은 식(4.2)와 식(4.5)로부터 다음과 같이 구할 수 있다.

$$P_s = \frac{1}{2} V_d I_o f_s (t_{c(on)} + t_{c(off)}) \quad (4.6)$$

스위치에서 전력 손실에 대한 다른 주요한 원인은 *on* 상태 시의 평균 소비전력으로서 *on* 상태 전압에 비례한다.

$$P_{on} = V_{on} I_o \frac{t_{on}}{T_s} \quad (4.7)$$

식(4.7)에서 스위치에 걸리는 *on* 상태 전압은 가능한 한 작게 하여야 함을 알 수 있다. 스위치의 *off* 상태 동안 누설전류는 무시할 정도로 작으므로 *off* 상태 동안 전력 손실은 실제로 무시할 수 있다. 그러므로 스위치에서 발생하는 총 평균 전력소비는 식(4.8)과 같다.

$$P_T = P_s + P_{on} \quad (4.8)$$

4.2 시뮬레이션

본 논문에서 제안한 병렬 컨버터의 효율개선 방안의 타당성을 고찰하기 위하여 컴퓨터 시뮬레이션을 행하였다. 시뮬레이션에 사용된 소프트웨어는 Lab-Volt사의 PSIM을 사용하였다. 기존의 전통적인 부스트 컨버터의 동작특성을 시뮬레이션을 통해 알아본 후 본 논문에서 제안한 방법인 스위칭손실 저감에 의한 효율개선 방법을 시뮬레이션하여 기존의 전통적인 부스트 컨버터와 비교하여 제안된 방법의 유효성을 입증하고 기존의 전통적인 컨버터보다 효율이 개선됨을 확인한다.

시뮬레이션에 이용된 전체적인 구조는 입력부, 정류부, 스위치부, 제어부, 부하 등으로 구성하였으며 표 4는 컴퓨터 시뮬레이션에 사용된 MOSFET 및 Diode의 사양이며 표 5는 제안된 컨버터의 스위치의 최대 주파수와 인덕터의 리액턴스를 비롯한 전체적인 파라미터이다.

그림 4.2는 제안된 컨버터의 PSIM 프로그램 계통도이다. 소프트웨어 PSIM에서는 스위치 *turn-on* 시에 *turn-on* 저항에 의한 열손실은 직접 계산되지만 손실의 대부분을 차지하는 스위칭 손실은 손쉽게 얻을 수가 없다. 따라서 본 논문에서는 샘플링시간을 $1[\mu\text{s}]$ 로 하고, 스위치에 걸리는 전압을 $1[\mu\text{s}]$ 지연시켜 전류와 곱한 후 *turn-on* 및 *turn-off* 시간을 고려한 일정한 계인을 가하여 스위칭 손실을 계산하였다. 이 경우에 *turn-on* 상태 손실도 영향을 받으므로 *turn-on* 저항값의 추가적인 수정이 불가피하다. 그리고 컨버터의 효율을 계산하기 위해서는 정상상태의 전압, 전류 값들이 필요하며 이를 위해 정상상태가 되기 전의 전압, 전류 값들은 효율계산에 사용하지 않도록 하였다.

Table 4 Specification of the switching devices

MOS-FETs(S_1, S_2)	
Drain-source voltage V_{DSS}	500 V
Drain current $I_{D-\max}$	50 A
On-state resistance $R_{DS(on)}$	0.11 Ω
Turn-on delay time $t_{d(on)}$	530 ns
Turn-off delay time $t_{d(off)}$	700 ns
Diodes(D_1, D_2)	
Reverse-bias voltage $V_{R-\max}$	400 V
Forward-bias current $I_{F-\max}$	25 A
Forward-bias voltage V_F	1.25 V
Reverse-recovery time t_{rr}	60 ns

Table 5 Simulation parameters for the proposed converter

Items	Parameters
AC-side voltage(V_s)	120 V, 60 Hz
DC-side(output) voltage(V_o)	240 V
Maximum switching-frequency of switch S_1 (f_{\max})	200 kHz
Maximum switching-frequency of switch S_2 ($f_{\max-a}$)	30 kHz
Current ripple tolerance of i_s (W_i)	0.25 A
Inductance of the reactor(L_1)	1 mH
Inductance of the reactor(L_2)	7 mH
Off-state time(T_{off})	3.5 μ s
Off-state time(T_{off-a})	23 μ s

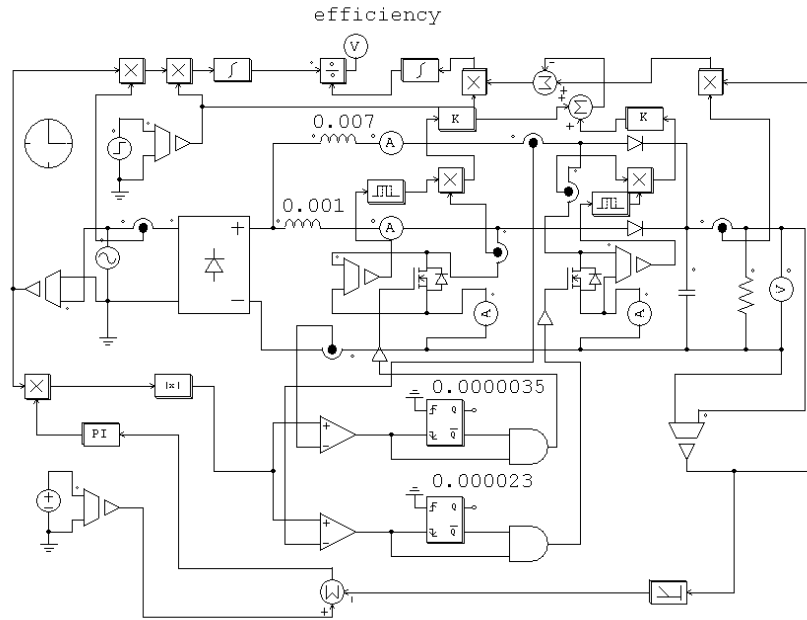


Fig. 4.2 The PSIM schematic diagram for the proposed converter

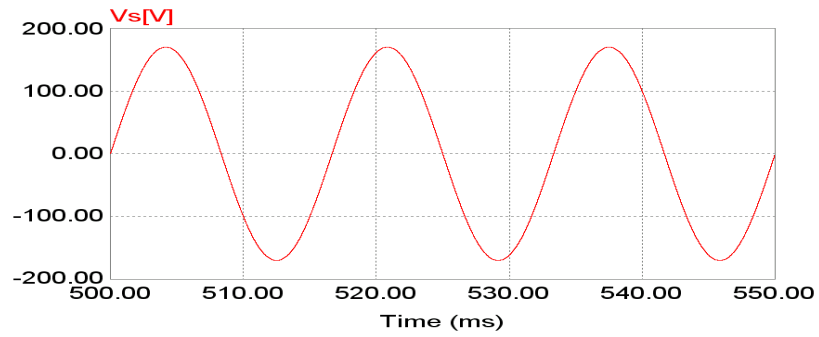
그림 4.3은 기존의 단상 스위치모드 부스터 컨버터의 600[W] 저항부하에 대한 시뮬레이션 결과이다. (a), (b)는 전원전압 및 전원전류, (c)는 효율, (d)는 리액터 전류, (e)는 스위칭 소자에 흐르는 전류를 나타내고 있다. 그림에서 전원전압과 전원전류는 거의 일치하여 역률은 좋으나 전원전류가 0[A]부근에서 약간의 변형이 생김을 볼 수 있다. 그리고 스위치로 흐르는 전류가 그림에서 볼 수 있듯이 커서 스위치가 고주파수로 동작 할 때 스위치에 발생하는 스위칭손실이 커짐을 알 수 있다.

그림 4.4는 본 논문에서 제안한 병렬 컨버터의 600[W] 저항부하에 대한 시뮬레이션 결과를 도시하고 있다. (a), (b)는 전원전압 및 전원전류, (c)는 효율, (d), (e)는 주 리액터 및 보조 리액터 전류, (f), (g)는 주 스위치 및 보조 스위치에 흐르는 전류이다. 제안된 컨버터의 역률이 거의

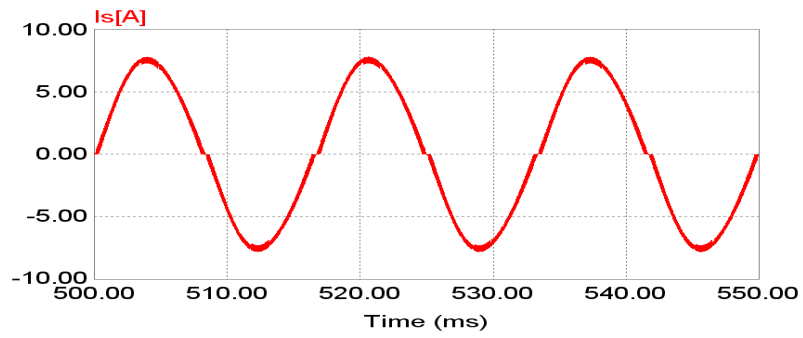
1에 가깝고 전원전류는 정현파와 유사하여 고조파 왜곡율이 미소함을 알 수 있다. 또한, 고주파스위칭 장치인 주 스위치보다 저주파로 구동되는 보조 스위치로 대부분의 전류가 우회함을 보여 주고 있다. 따라서 스위칭 주파수가 높은 주 스위치의 전류를 대폭 감소시켜 스위칭손실이 감소됨을 알 수 있다.

그림 4.5는 기존 부스터 컨버터의 1200[W] 저항부하에 대한 시뮬레이션 결과이며, 그림 4.6은 본 논문에서 제안한 부스트 컨버터의 1200[W] 저항부하에 대한 시뮬레이션 결과를 나타내고 있다. 앞에서의 결과와 같이 기존 컨버터의 스위치는 고속으로 동작하면서 큰 전류가 흘러 스위칭손실이 크지만 제안된 방법은 저속으로 동작하는 보조 스위치로 대부분의 전류가 우회하여 기존의 방법보다 스위칭손실이 적어짐을 알 수 있다.

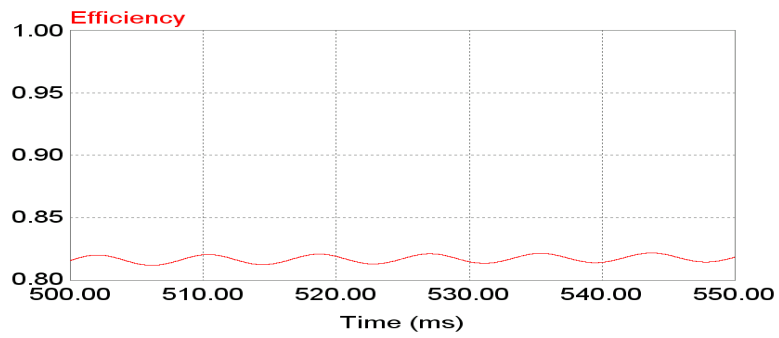
그림 4.7과 그림 4.8은 각각 기존 부스터 컨버터의 1200[W], 저항 및 인덕터부하와 본 논문에서 제안한 병렬 컨버터의 1200[W], 저항 및 인덕터 부하에 대한 시뮬레이션 결과를 도시하고 있다. 부하 인덕터의 인덕턴스는 부하 양단의 역률이 0.8이 되는 값을 선정하였다. 그림에서 볼 수 있듯이 부하에 인덕터 성분이 포함되어도 양호한 제어 결과를 얻을 수 있다.



(a)



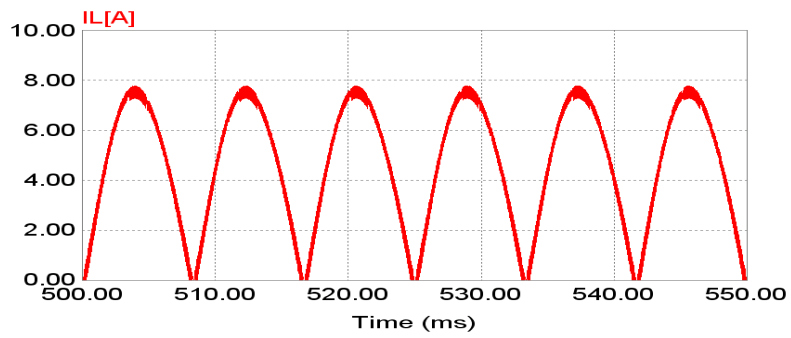
(b)



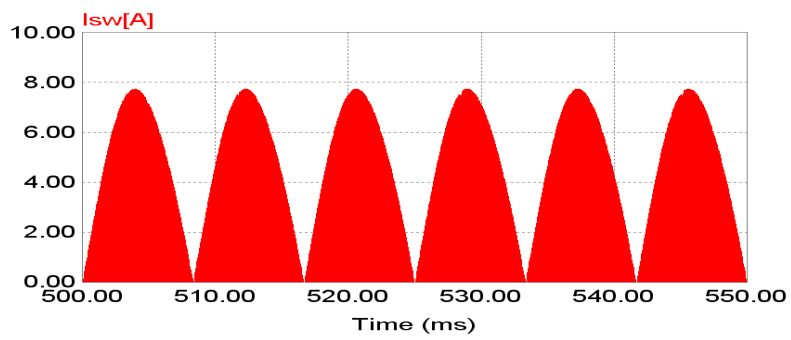
(c)

Fig. 4.3(a) Simulation waveforms of the conventional boost converter
(600[W], resistive load)

(a) source voltage, (b) source current, (c) efficiency



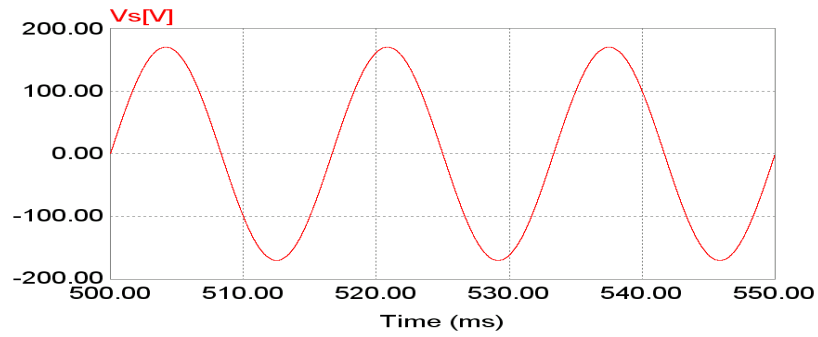
(d)



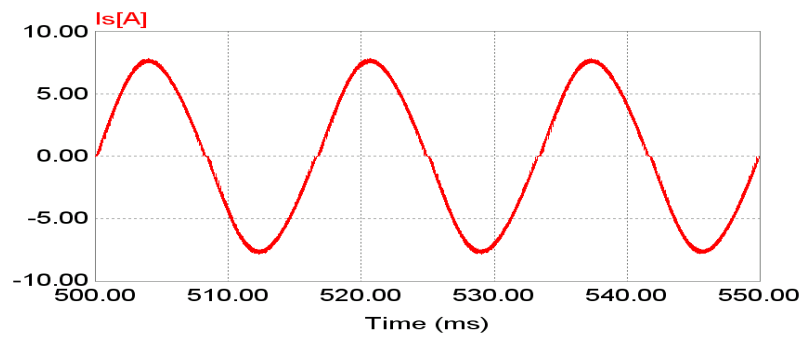
(e)

*Fig. 4.3(b) Simulation waveforms of the conventional boost converter
(600[W], resistive load)*

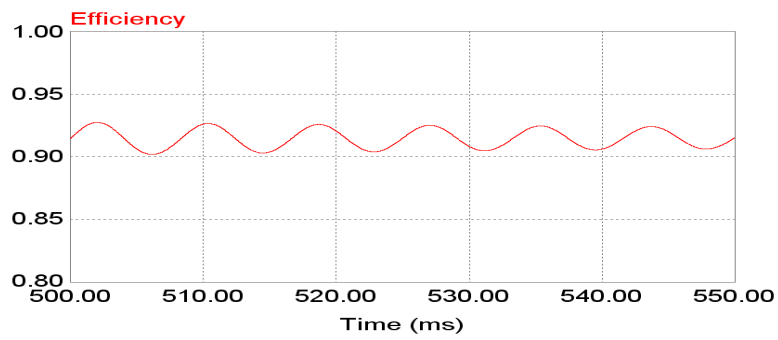
(d) reactor current, (e) switch current



(a)



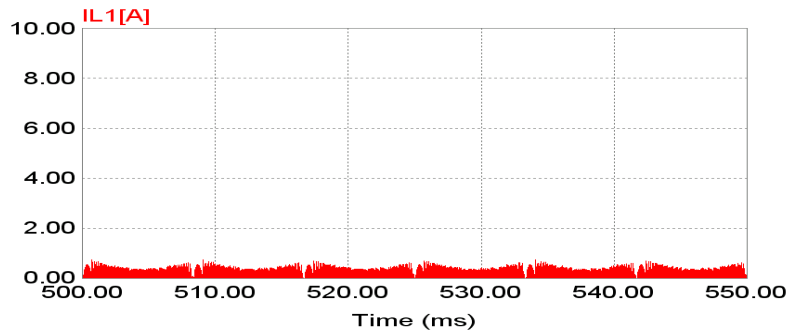
(b)



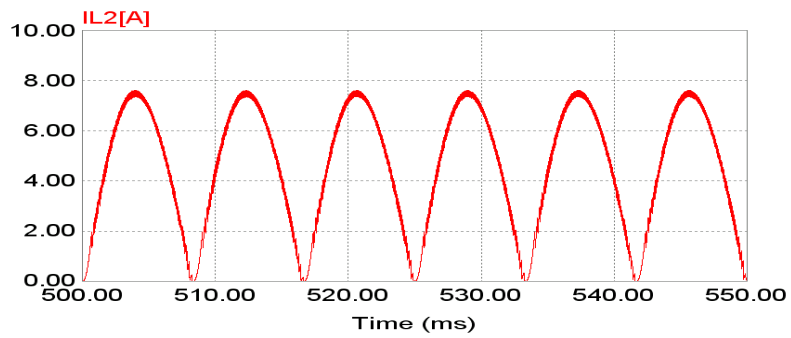
(c)

Fig. 4.4(a) Simulation waveforms of the proposed boost converter
(600[W], resistive load)

(a) source voltage, (b) source current, (c) efficiency



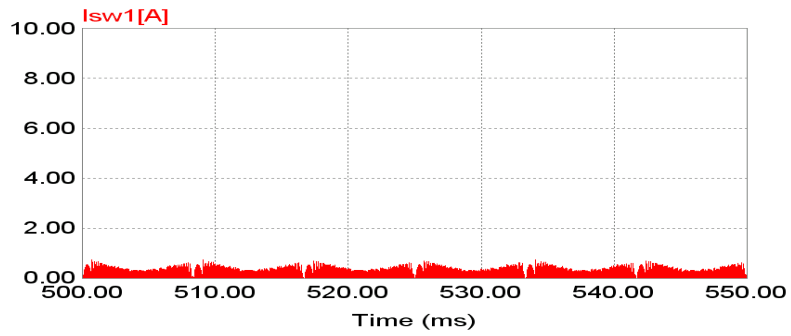
(d)



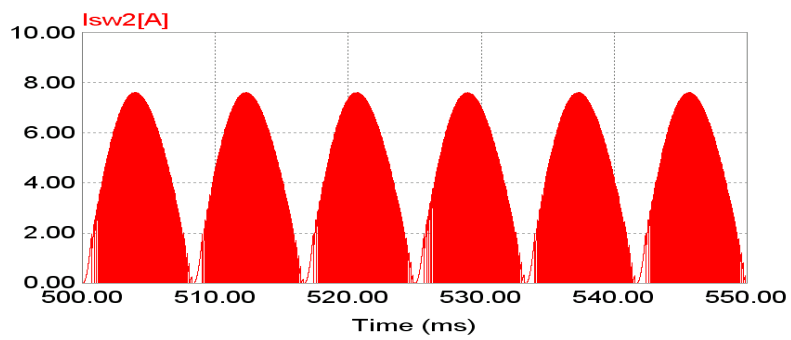
(e)

*Fig. 4.4(b) Simulation waveforms of the proposed boost converter
(600[W], resistive load)*

(d) reactor current, (e) reactor current



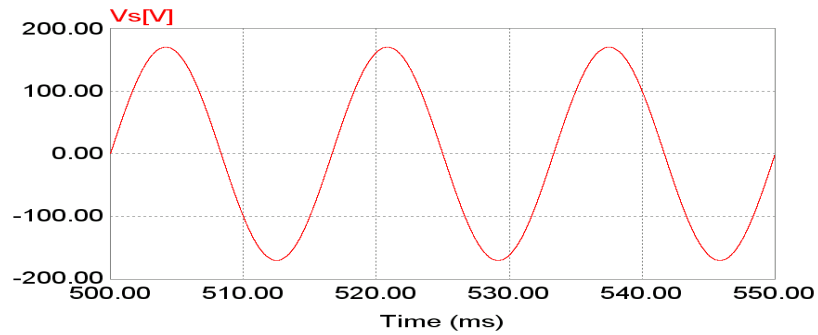
(f)



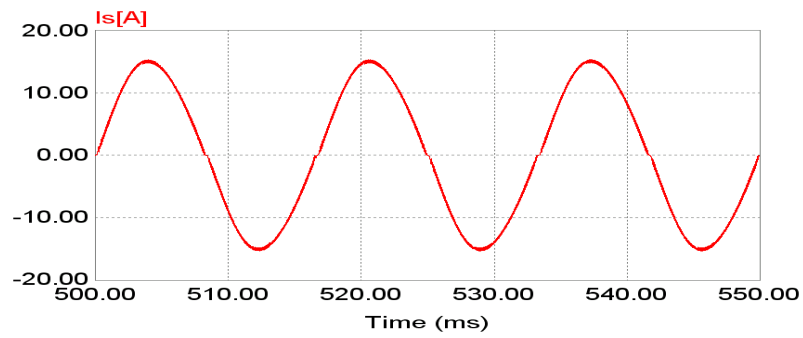
(g)

*Fig. 4.4(c) Simulation waveforms of the proposed boost converter
(600[W], resistive load)*

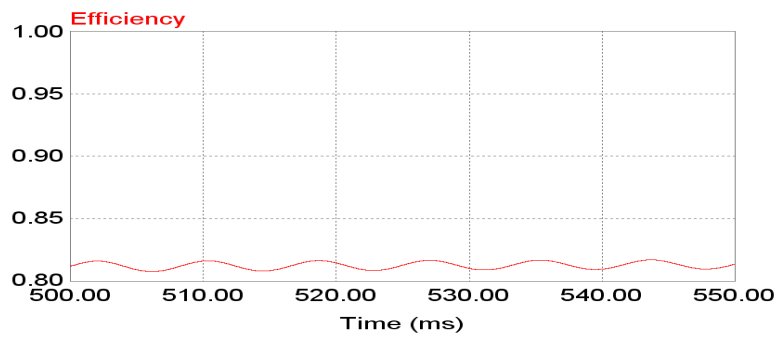
(f) switch current, (g) added switch current



(a)



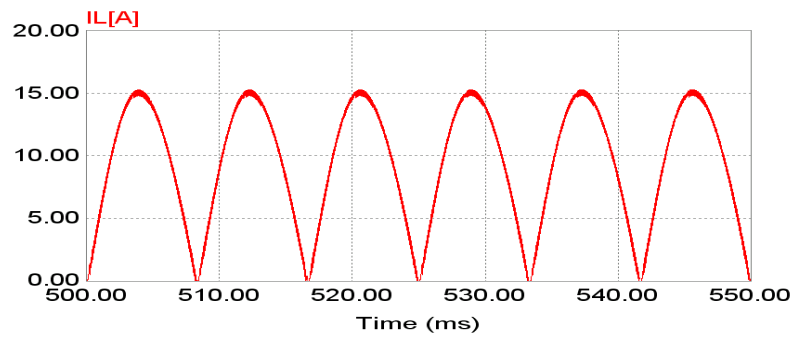
(b)



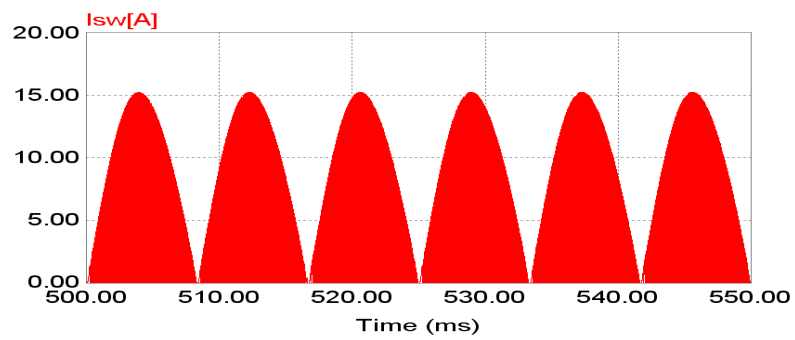
(c)

Fig. 4.5(a) Simulation waveforms of the conventional boost converter
(1200[W], resistive load)

(a) source voltage, (b) source current, (c) efficiency



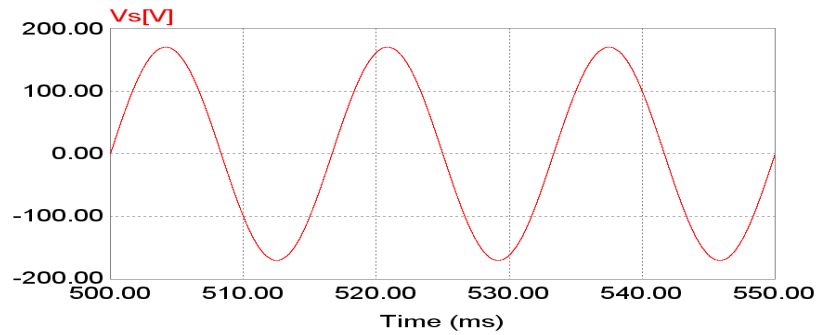
(d)



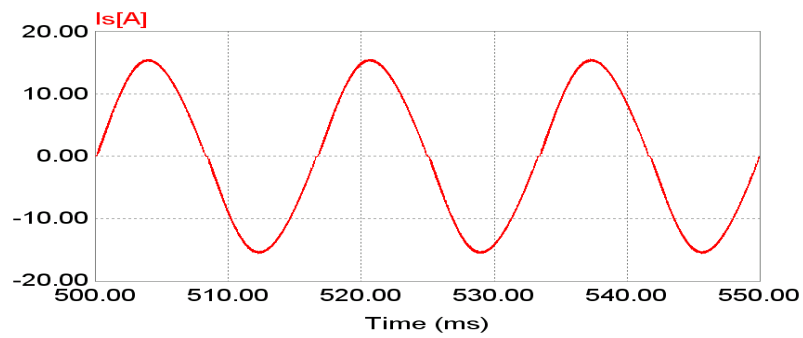
(e)

*Fig. 4.5(b) Simulation waveforms of the conventional boost converter
(1200[W], resistive load)*

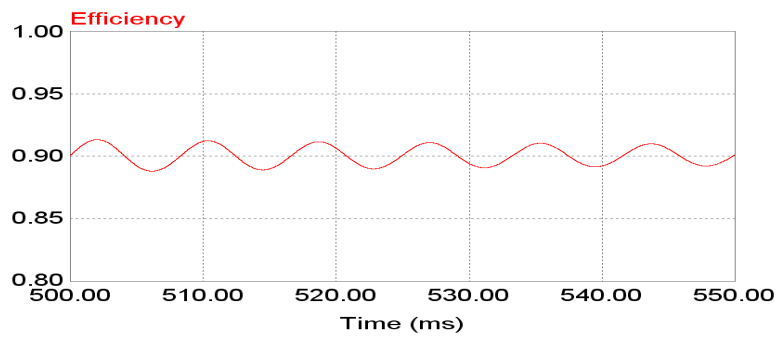
(d) reactor current, (e) switch current



(a)



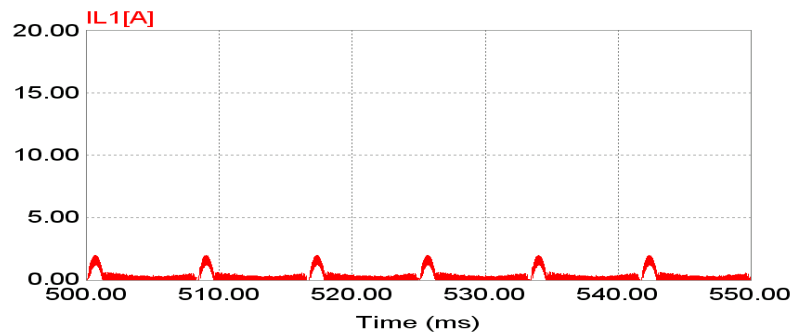
(b)



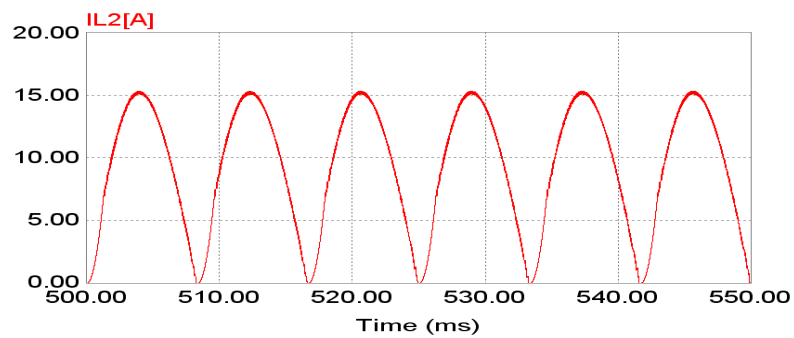
(c)

Fig. 4.6(a) Simulation waveforms of the proposed boost converter
(1200[W], resistive load)

(a) source voltage, (b) source current, (c) efficiency



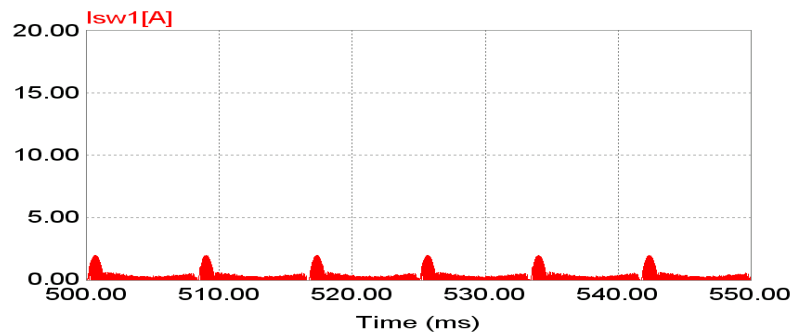
(d)



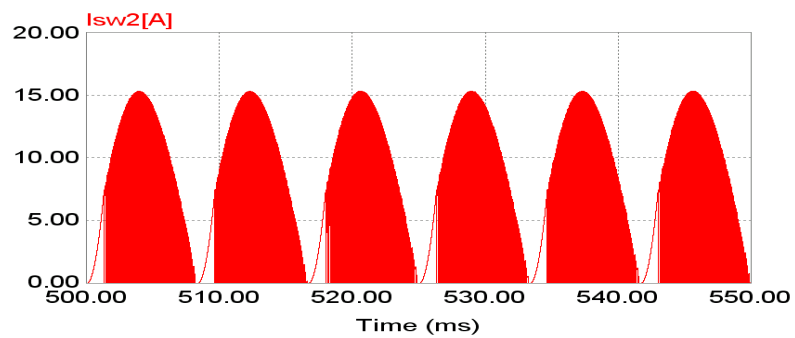
(e)

*Fig. 4.6(b) Simulation waveforms of the proposed boost converter
(1200[W], resistive load)*

(d) reactor current, (e) reactor current



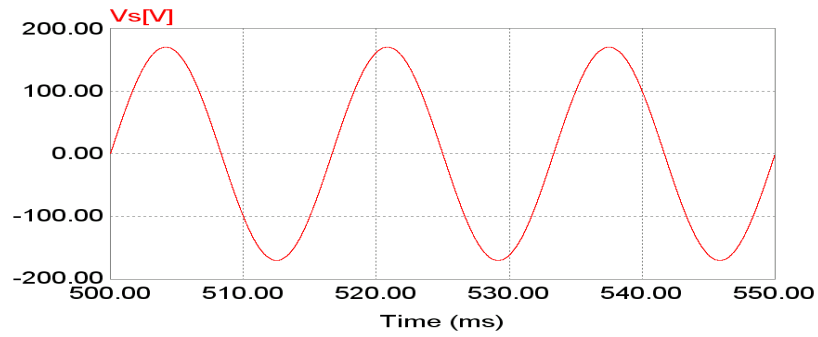
(f)



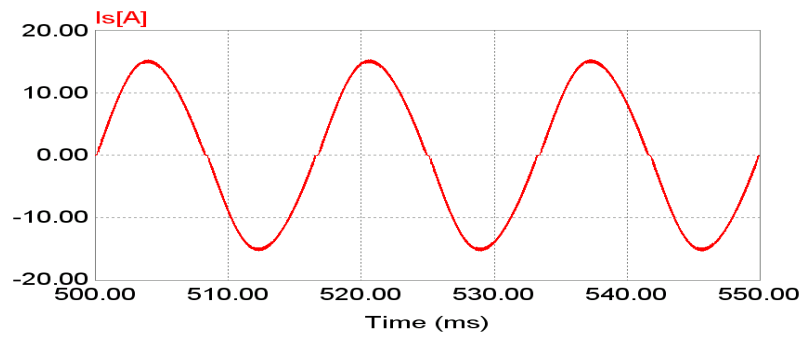
(g)

*Fig. 4.6(c) Simulation waveforms of the proposed boost converter
(1200[W], resistive load)*

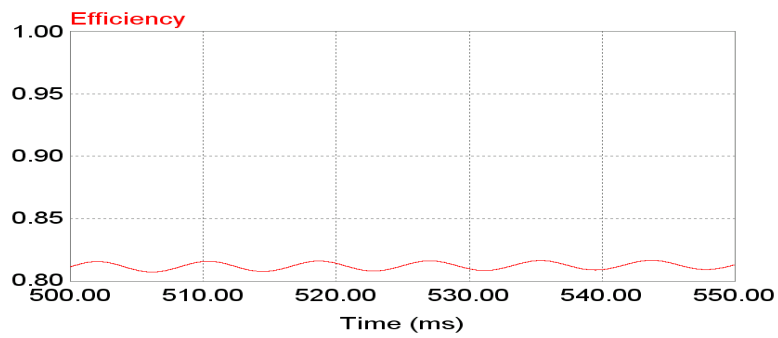
(f) switch current, (g) added switch current



(a)



(b)

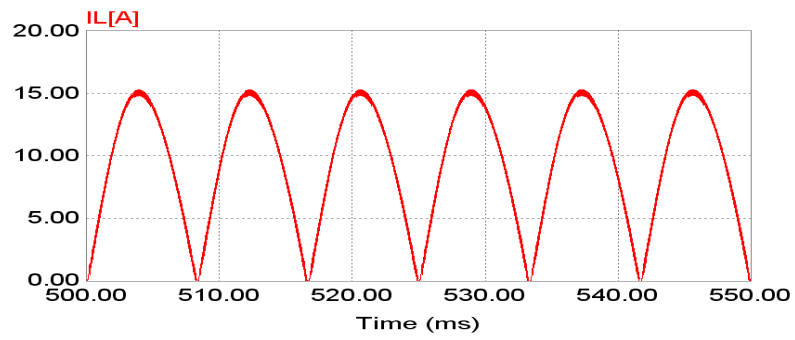


(c)

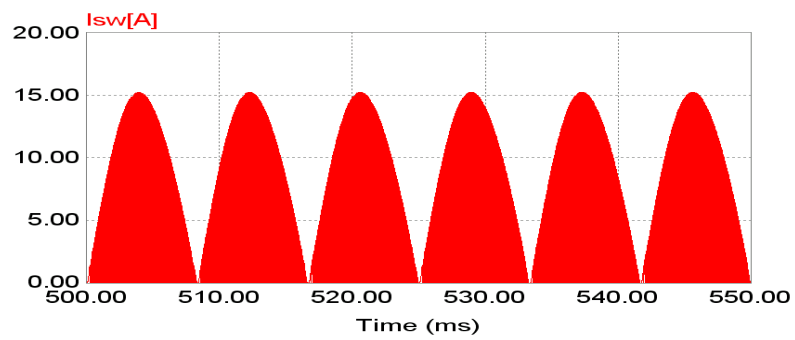
Fig. 4.7(a) Simulation waveforms of the conventional boost converter

(1200[W], resistive & inductive load)

(a) source voltage, (b) source current, (c) efficiency

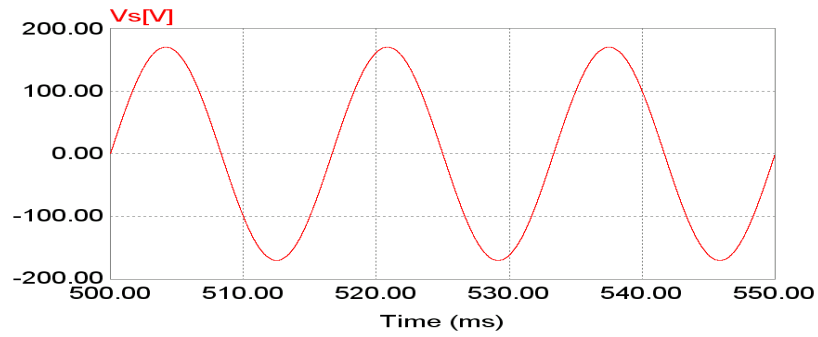


(d)

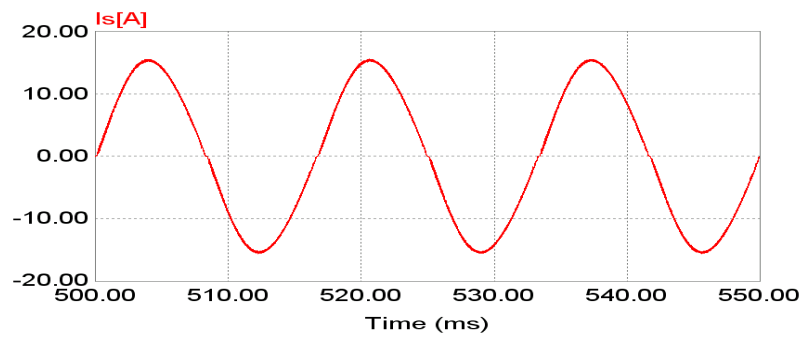


(e)

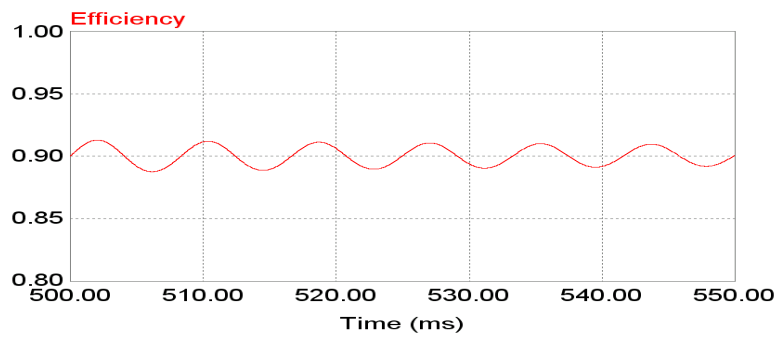
*Fig. 4.7(b) Simulation waveforms of the conventional boost converter
(1200[W], resistive & inductive load)
(d) reactor current, (e) switch current*



(a)



(b)

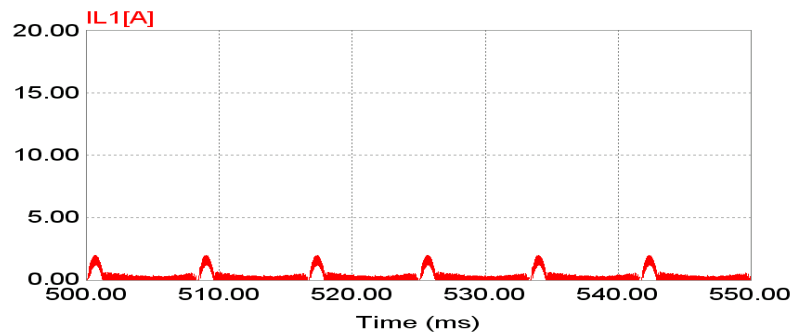


(c)

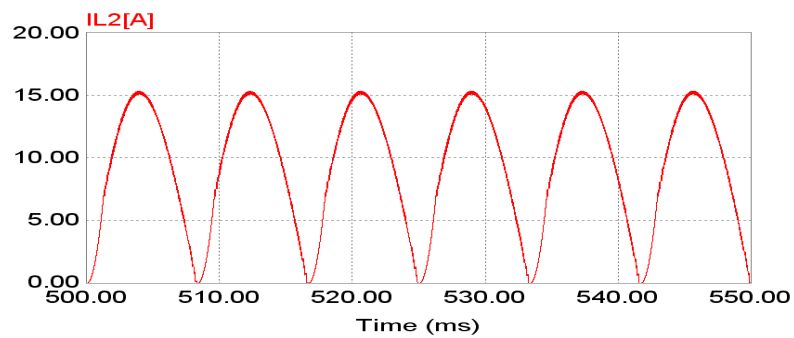
Fig. 4.8(a) Simulation waveforms of the proposed boost converter

(1200[W], resistive & inductive load)

(a) source voltage, (b) source current, (c) efficiency



(d)

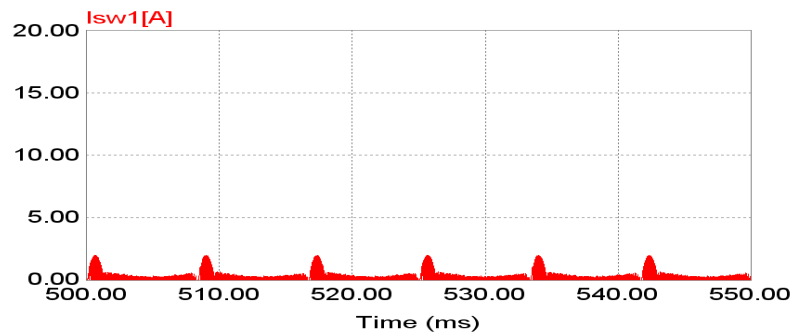


(e)

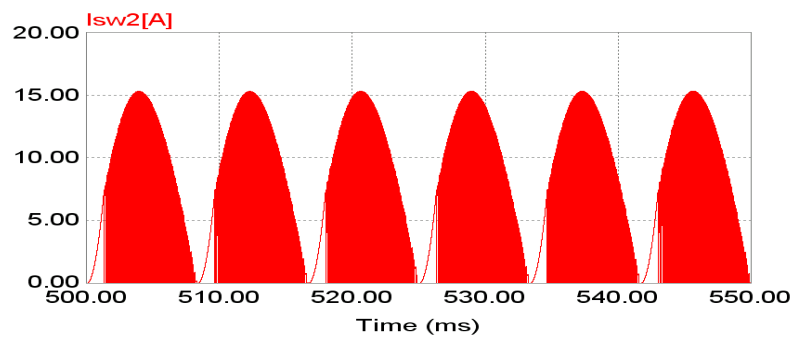
Fig. 4.8(b) Simulation waveforms of the proposed boost converter

(1200[W], resistive & inductive load)

(d) reactor current, (e) reactor current



(f)



(g)

*Fig. 4.8(c) Simulation waveforms of the proposed boost converter
(1200[W], resistive & inductive load)*

(f) switch current, (g) added switch current

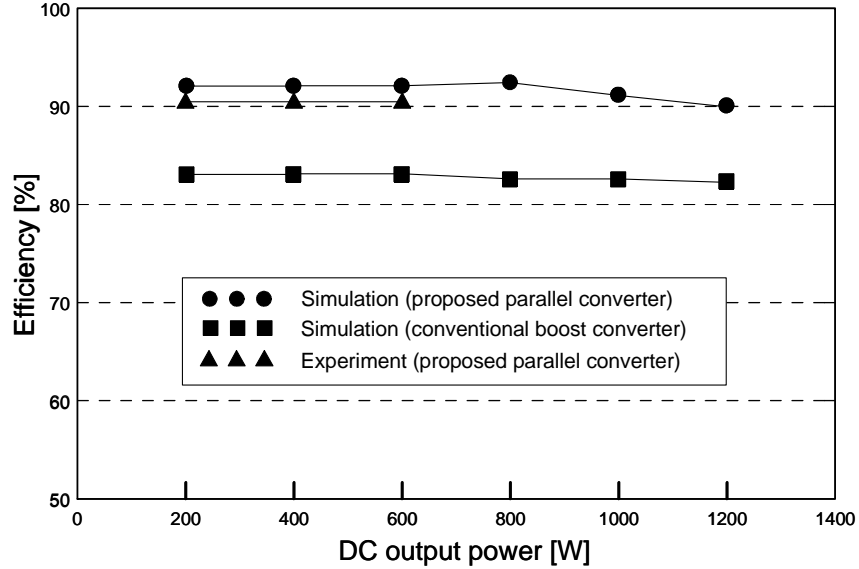


Fig. 4.9 Efficiency of the proposed and conventional converter

그림 4.9는 기존의 컨버터와 본 논문에서 제안한 컨버터의 효율을 도시하고 있다. 부하는 저항부하를 사용하였으며 부하가 200[W], 400[W], 600[W], 800[W], 1000[W] 그리고 1200[W]일 때를 각각 비교하였다. 기존 컨버터의 효율은 82.3~84[%]이지만, 제안된 컨버터는 90~92[%]로 효율이 8[%] 정도 증가하였음을 알 수 있다.

실험을 통한 효율 측정은 90.5[%]로 시뮬레이션의 값과 크게 다르지 않게 나타났으며, 이는 시뮬레이션에 고려되지 않은 손실 성분의 영향으로 생각된다. 실험은 600[W]까지 하였으며, 이는 인덕턴스 값과 권선의 굵기를 고려하여 자체 제작에 따른 허용전류 제한을 고려하지 않았기 때문이다.

그림 4.10은 컨버터의 주파수 가변시 효율을 나타내고 있으며, 본 논문에서 제안한 주 스위치 200kHz, 보조 스위치 30kHz일 때 상대적으로 높

은 효율을 나타내었다. 전체적으로 주 스위치의 주파수가 높을수록, 보조 스위치의 주파수가 낮을수록 효율이 높은 것으로 나타났다. 보조 스위치의 주파수가 30kHz일 때 주 스위치의 주파수가 높을수록 효율이 높으며, 주 스위치가 200kHz일 때 보조 스위치가 낮을수록 높은 효율을 나타내었다. 이것은 제안한 병렬 컨버터의 동작과정 중 보조 스위치로 대부분의 전류가 흘러 동작하기 때문에 스위칭 주파수가 낮을수록 스위칭 손실을 줄이기 때문으로 판단된다.

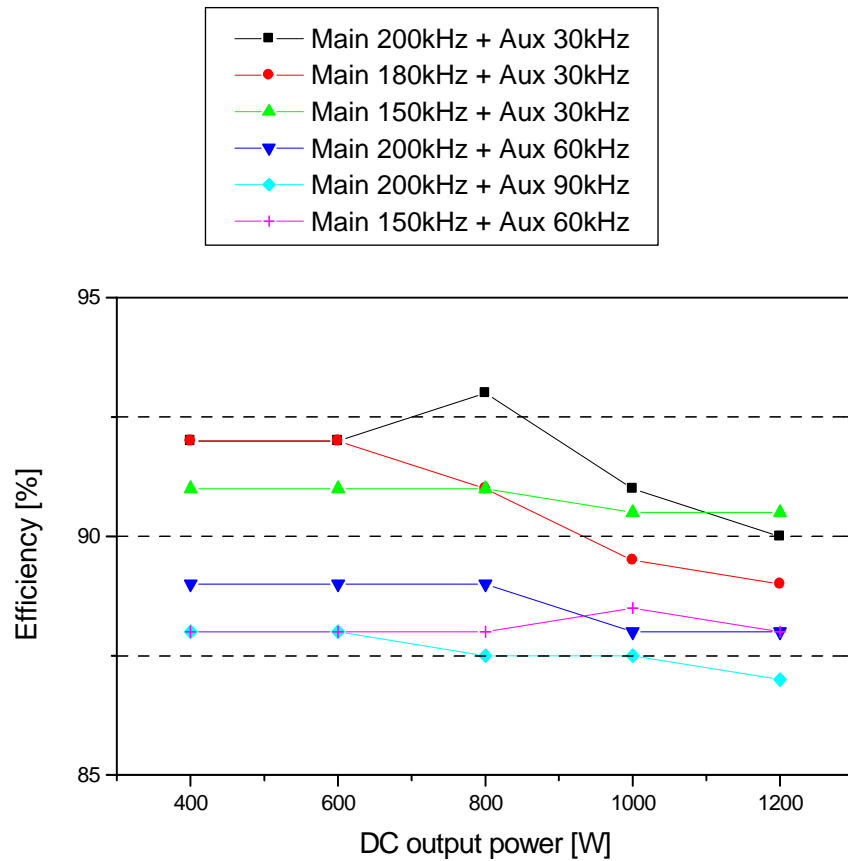


Fig. 4.10 Efficiency of the proposed converter at various frequencies

4.3 실험장치 구성

병렬 컨버터의 시스템을 구현하기 위한 구성을 그림 4.11~4.12에 나타내었다.

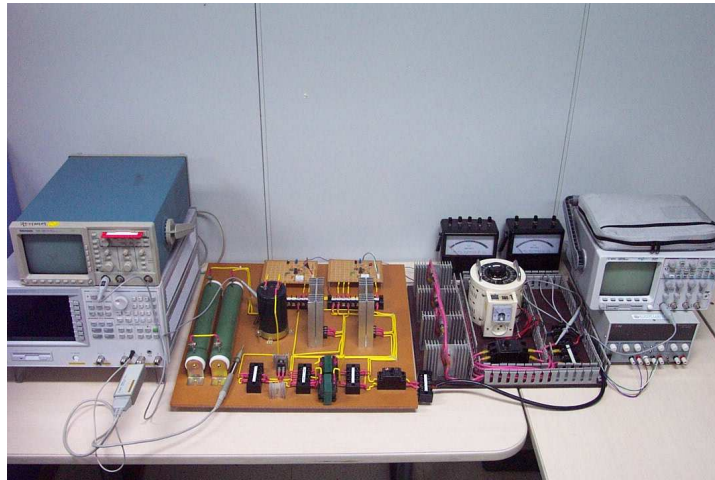


Fig. 4.11 Photograph of the experimental apparatus

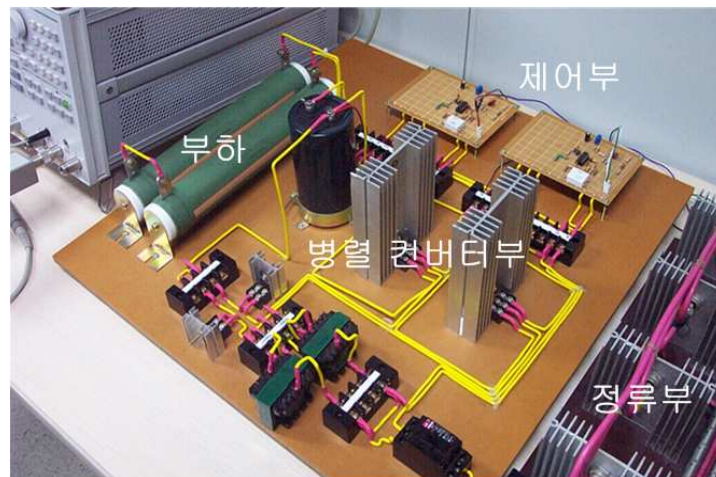


Fig. 4.12 Parallel boost converter apparatus

실험장치의 전체적인 구조는 입력부, 정류부, 병렬 컨버터부, 제어부, 부하 등으로 구성하였다.

승압형 컨버터의 제어기는 멀티바이브레이터, 비교기 및 AND 게이트로 구성되고 스위칭소자의 오프 지속시간이 멀티바이브레이터에 의해 일정하게 유지되므로 최대 스위칭 주파수는 별도의 클럭 발생장치 없이 일정한 값으로 제한되도록 구성하였다.

MOSFET는 고속성에는 우수하나 낮은 *on* 저항, 고내압화, 대전력화에 문제가 있었으나 최근에는 기술발달로 대전력화가 가능하여 고속 스위칭용의 최적 소자로서 널리 응용되고 있다. 파워 MOSFET는 베이스 전류에 의해서 컬렉터 전류를 제어하는 전류제어 소자인 *BJT*와는 달리 게이트-소스간 전압에 의하여 드레인 전류를 제어하는 전압 제어소자이며, 오직 작은 전류만을 필요로 한다. 그리고 스위칭 시간이 매우 빠르며 나노초(10^{-9} s) 수준이다. 따라서 저전력 고주파수 컨버터 응용분야로 이용이 증대되고 있다.

4.4 결과 및 고찰

그림 4.11과 같이 구현한 실험 시스템에서 병렬 컨버터 실험을 다음과 같이 수행하였다. 실험 파형의 측정을 위해 계측장비로 텍트로닉스 (tektronix)사의 TDS380 및 THS720P를 이용하였으며, 실험 파형 분석을 위한 소프트웨어로는 웨이브스타를 사용하였다. 표 6은 출력전력 200[W]에서 30[kHz], 200[kHz] 및 2개 동시 스위칭시의 고조파와 총 고조파 왜곡율(THD)을 각각 나타내고 있으며, 스위칭시의 역률은 모두 0.99 이상이다.

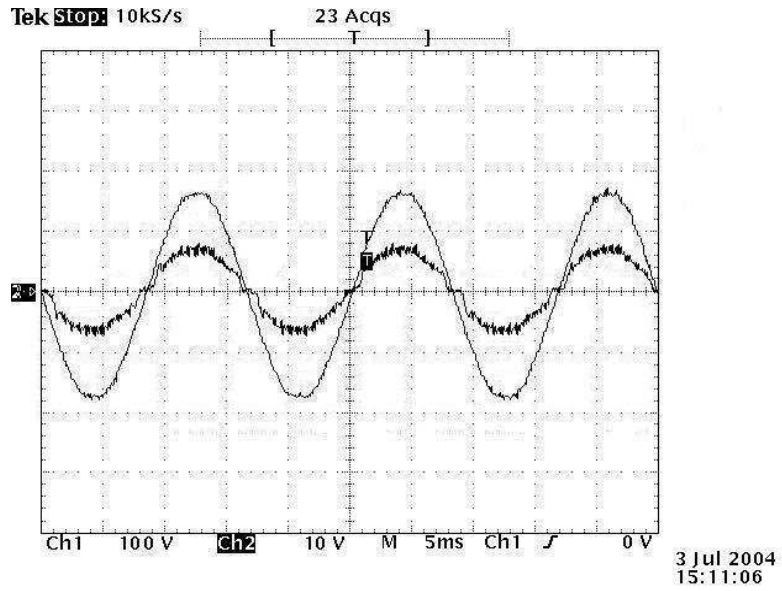
Table 6 Odd harmonics of the line current

<i>harmonics</i> <i>switching fre.</i>	1	3	5	7	9	THD	<i>PF</i>
Main Circuit (200 [kHz])	5.3[A]	0.015[A]	0.099[A]	0.065[A]	0.027[A]	3.61	99.93
	100[%]	0.29[%]	1.88[%]	1.24[%]	0.51[%]		
Aux Circuit (30 [kHz])	5.3[A]	0.021[A]	0.083[A]	0.074[A]	0.033[A]	4.04	99.91
	100[%]	0.41[%]	1.58[%]	1.41[%]	0.63[%]		
Main + Aux	5.37[A]	0.018[A]	0.092[A]	0.060[A]	0.035[A]	3.43	99.94
	100[%]	0.35[%]	1.73[%]	1.12[%]	0.66[%]		

IEC/EN 61000-3-2에 따르면 제안된 컨버터는 표 2에 따라 Class A로 분류할 수 있으며, 이것의 최대 전류는 표 3에 나와 있다. 표 3의 최대 전류값과 비교해 보면 제안된 컨버터의 고조파 성분이 IEC/EN 61000-3-2의 제 3고조파 2.30[A], 제 5고조파 1.14[A], 제 7고조파 0.77[A], 그리고 제 9고조파 0.40[A]의 최대 허용전류 이하로 유지하면서

고조파 허용치도 만족하고 있다. 이러한 원인으로 높은 역률을 나타내며, 이는 식(2.13)과 식(2.14)를 통해 그 관련성을 알 수 있다.

그림 4.13~4.18는 각 스위칭 주파수에 대한 입력 전압, 전류 파형 및 고조파를 나타내고 있다. 그림 4.13은 30[kHz] 스위칭시의 입력 전압 및 전류 파형이며, 그림 4.14의 *FFT* 파형으로 기본파 전류에 대한 고조파의 크기를 나타내고 있으며 3조파는 0.41[%] 및 총 고조파 왜곡율(THD)은 4.04[%]이다. 그림 4.15는 200[kHz] 스위칭시의 입력 전압 및 전류 파형이며, 그림 4.16은 *FFT* 파형으로 기본파 전류에 대한 3조파는 0.29[%] 및 총 고조파 왜곡율(THD)은 3.61[%]이다. 그림 4.17은 30[kHz] 및 200[kHz] 병렬 스위칭시의 입력 전압 및 전류 파형이며, 그림 4.18의 *FFT* 파형으로 기본파 전류에 대한 3조파는 0.35[%] 및 총 고조파 왜곡율(THD)은 3.43[%]이다. 전체적으로 2개 동시 스위칭시 전류 스파이크(*spike*)가 상당히 줄어든 것을 확인 할 수 있으며, 총 고조파 왜곡율이 향상되었음을 알 수 있다. 그림 4.19~4.22은 각 스위칭 주파수에 대한 인덕터 L_1 , L_2 의 전류 파형을 나타내고 있다. 그림 4.19은 30[kHz] 스위칭시의 인덕터 L_2 의 전류파형을 나타내고 있으며 리플이 많이 함유되어 있음을 알 수 있다. 그림 4.20는 200[kHz] 스위칭시의 인덕터 L_1 의 전류파형을 나타내고 있으며 30[kHz] 스위칭시의 전류파형과 비교하면 리플이 많이 감소하였음을 알 수 있다. 그림 4.21는 30[kHz] 및 200[kHz] 동시 스위칭시의 인덕터 L_1 , L_2 의 전류파형을 나타내고 있으며 그림 4.22은 이때의 스위치 전류 S_1 , S_2 를 나타내고 있다. 거의 모든 전류가 인덕터 L_1 에 비해 L_2 에 흐르는 것을 알 수 있으며 스위치 전류 또한 동일하다. 이를 근거로 스위치 S_2 에 대부분의 전류가 흐르므로 스위치 S_1 의 고속 스위칭시 높은 전류손실을 감소시키며, 효율을 향상시키는 것을 알 수 있다.



Ch1 : 100[V/div], Ch2 : 10[A/div]

Fig. 4.13 Voltage, current waveform for switching frequency 30[kHz]

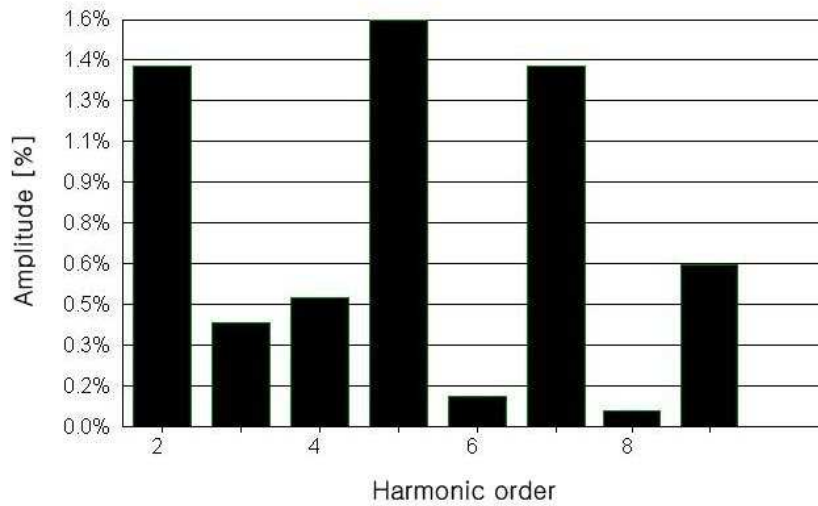
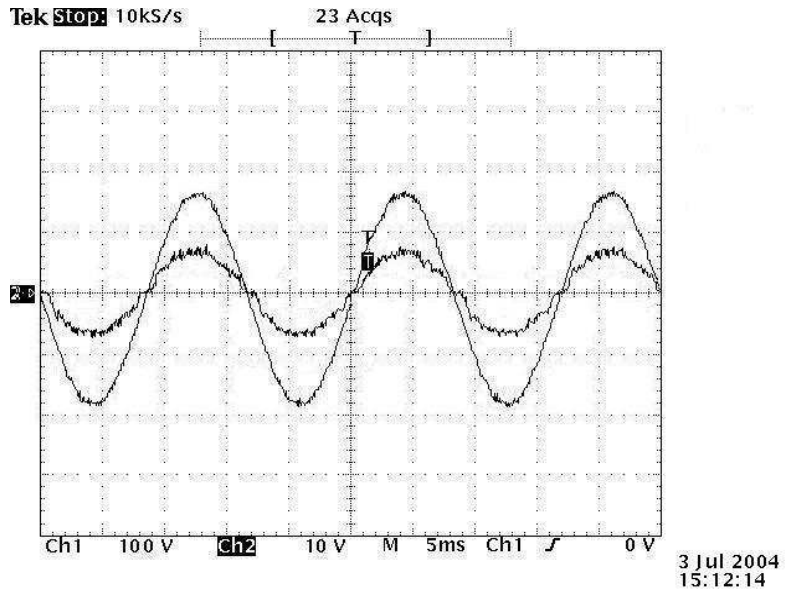


Fig. 4.14 FFT waveform for switching frequency 30[kHz]



Ch1 : 100[V/div], Ch2 : 10[A/div]

Fig. 4.15 Voltage, current waveform for switching frequency 200[kHz]

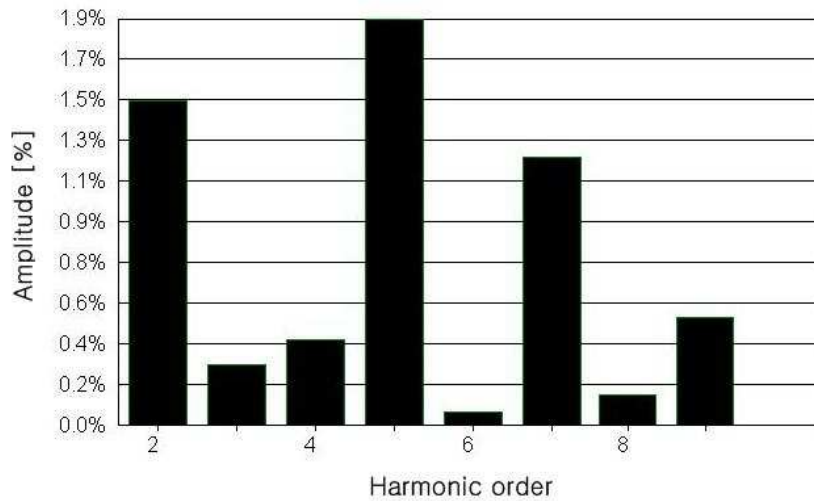
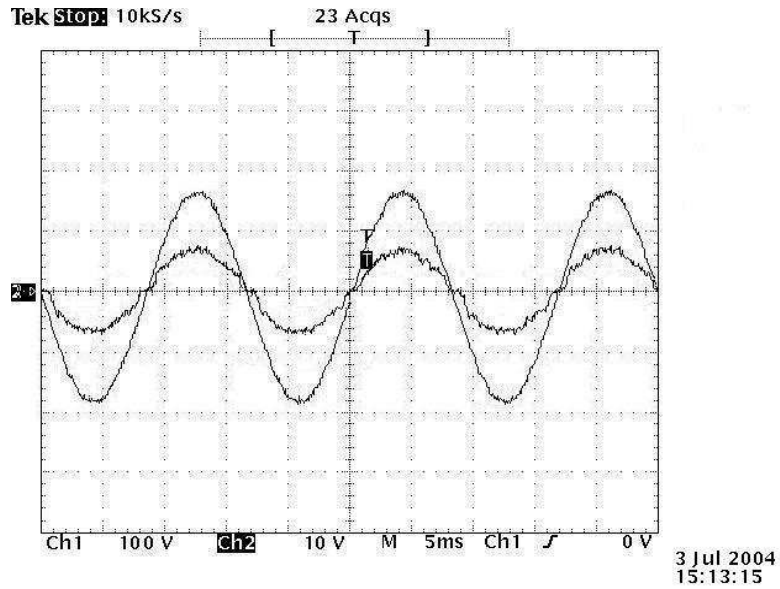


Fig. 4.16 FFT waveform for switching frequency 200[kHz]



Ch1 : 100[V/div], Ch2 : 10[A/div]

Fig. 4.17 Voltage, current waveform for switching frequency 30[kHz], 200[kHz]

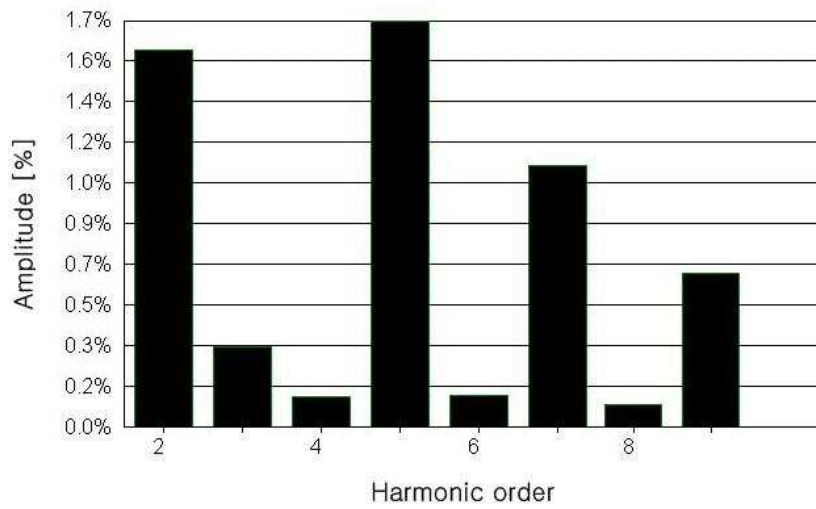
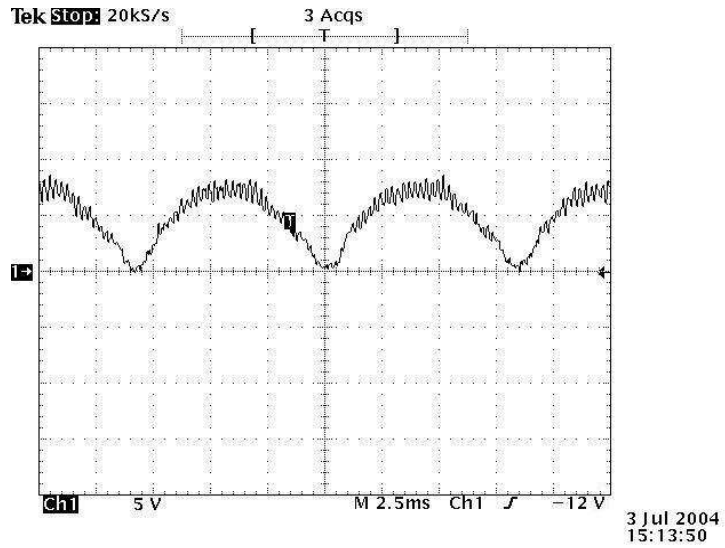
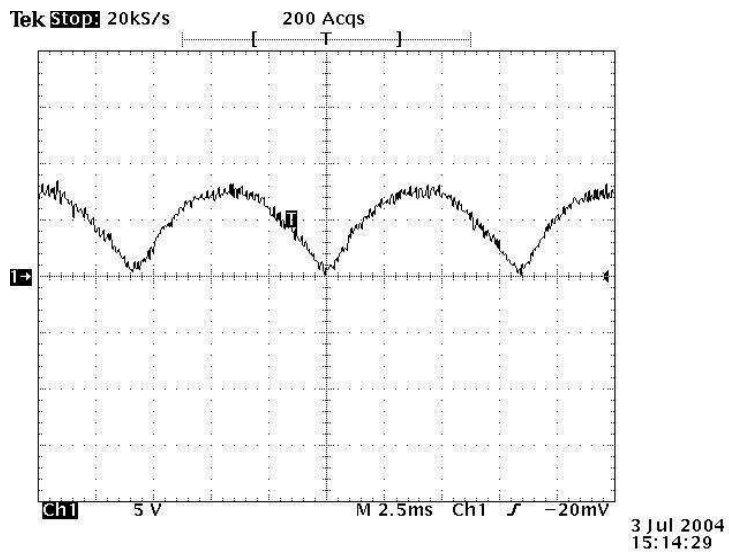


Fig. 4.18 FFT waveform for switching frequency 30[kHz], 200[kHz]



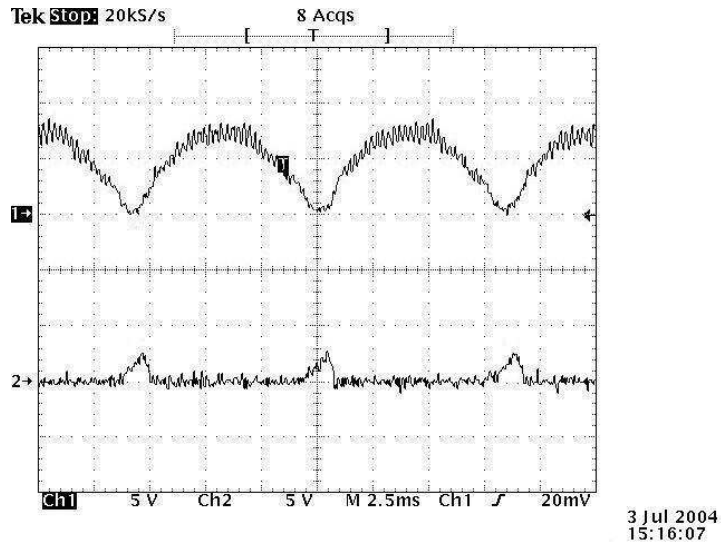
Ch1 : 5[A/div]

Fig. 4.19 Current in reactor L_2 for switching frequency 30[kHz]



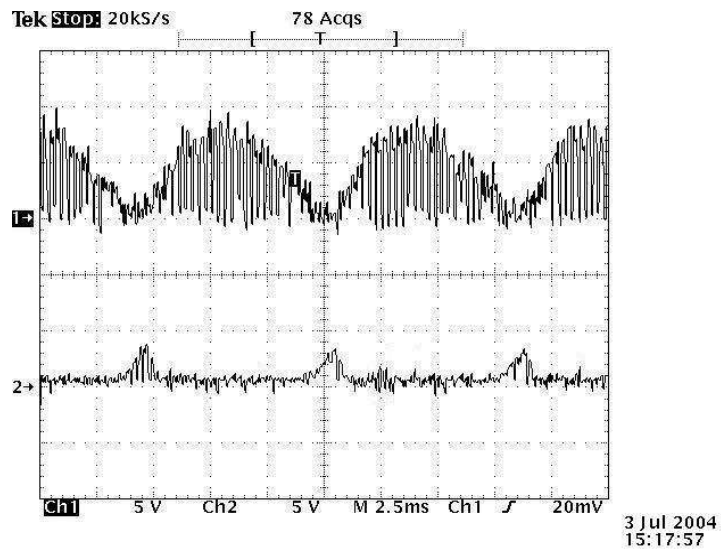
Ch1 : 5[A/div]

Fig. 4.20 Current in reactor L_1 for switching frequency 200[kHz]



Ch1 : 5[A/div], Ch2 : 5[A/div]

Fig. 4.21 Current in reactor L_1, L_2 for switching frequency 30[kHz], 200[kHz]



Ch1 : 5[A/div], Ch2 : 5[A/div]

Fig. 4.22 Current in device S_1, S_2 for switching frequency 30[kHz], 200[kHz]

제 5 장 결 론

초기의 *SMPS* 시스템에는 입력전류에 다량의 고조파가 포함되어 많은 문제가 발생하였는데 고조파를 효과적으로 저감시키기 위해서는 전원장치의 스위칭 주파수를 상승시켜야 한다. 그러나 스위칭 주파수를 높이면 스위칭 손실을 증가시켜 전원장치의 전체적인 효율저하를 초래하게 된다.

본 논문에서는 이러한 문제점의 연구배경 및 *SMPS* 사용시의 역률, 효율 저하와 이를 개선하기 위한 역률개선회로의 필요성을 서술하였다. 단상 승압형 정류기의 효율을 향상시키기 위한 새로운 기술로 컨버터의 병렬화를 제안하였으며, 이 방식은 저주파 스위치를 기존의 고주파 스위치에 병렬로 추가하여 대부분의 전류가 저속 소자로 흐르게 함으로써 스위칭 손실을 저감시킨다. 제안된 방법의 유효성을 확인하기 위해 최대주파수 200[kHz], 30[kHz]로 동작하는 주 스위치 및 보조 스위치를 병렬로 결합하여 구성하였다. 손실 모델링을 통한 컨버터의 스위칭 손실 저감 원리를 소프트웨어 *PSIM*을 사용한 시뮬레이션을 통해 확인하였으며, 기존의 컨버터에 비해 제안된 컨버터의 효율이 향상됨을 입증하였다. 또한 실험으로 시뮬레이션과 유사한 특성을 얻었으며 다음과 같은 결론을 얻었다.

1. 병렬 컨버터를 해석하기 위해 스위칭 상태별로 *CCM* 및 *DCM*의 동작 모드로 구분하여 해석하였으며, 각 동작모드의 상태방정식으로부터 상태공간 평균화법을 이용하여 제안된 컨버터를 모델링 하였다.

2. 제안된 컨버터는 2개의 승압형 컨버터가 입·출력측 사이에 스위치를 병렬로 연결한 형태로 각각의 인덕터에 흐르는 전류를 분배시켜 입력 전류의 리플성분이 현저히 저하됨을 확인하였다.
3. 30[kHz]~200[kHz]의 광범위한 스위칭 주파수에 대하여 컨버터가 안정적으로 동작함을 확인하였으며, 가변 주파수 AC/DC 컨버터에도 적용이 가능할 것으로 생각된다.
4. 컨버터의 효율은 200[kHz]에서 동작하는 스위치와 30[kHz]에서 동작하는 스위치가 병렬로 결합되어 있으며, 실제 효율은 출력 600[W]에서 효율이 90.5[%]이다. 이는 일반적인 승압형 컨버터의 효율인 82.5[%]보다 8.0[%] 향상되었음을 확인하였다.

이러한 연구 결과를 바탕으로 실제 대용량 시스템에서의 특성을 파악하여야 할 것이며, 손실 메카니즘 규명에 따른 효율향상에 관한 연구가 계속 진행되어야 할 것으로 사료된다.

참 고 문 헌

- [1] Trevor A. Smith, Sima Dimitrijev and H. Barry Harrison, "Controlling a DC-DC Converter by Using the Power MOSFET as a Voltage Controlled Resistor", *IEEE Trans. Power Electron.*, Vol. 47, No. 3, pp.357-362, 2000
- [2] Chongming Qiao and Keyue M. Smedley, "A General Three-Phase PFC Controller. Part I. for Rectifiers with a Parallel-Connected Dual Boost Topology", *IEEE IAS'99*, 1999
- [3] P. Pejovic , "Two Three-Phase High Power Factor Rectifiers that Apply the Third Harmonic Current Injection and Passive Resistance Emulation", *IEEE Trans. Indu Electron.*, Vol. 15, No. 6, pp.1228-1240, 2000
- [4] 최세완, "전류주입에 의한 고조파 저감기술의 개발동향", *전력전자학회지*, Vol. 6, No. 1, pp. 30-36, 2001
- [5] 윤성필외 2인, "PFC용 제어용 IC에 관한 소개", *전력전자학회지*, Vol. 6, No. 1, pp. 37-40, 2001
- [6] K. Mark Smith Jr. and Keyue M. Smedley, "A Comparison Of Voltage-Mode Soft-Switching Methods for PWM Converters", *IEEE Trans. Power Electron.*, Vol. 12, No. 2, pp.376-386, 1997
- [7] 이현우, "전력변환에서의 역률 개선을 위한 소프트 스위칭 기법", *전력전자학회지*, Vol. 6, No. 1, pp. 12-19, 2001
- [8] 정용채, "재료비를 고려한 역률제어회로의 기술동향", *전력전자학회지*, Vol. 6, No. 1, pp. 26-29, 2001

- [9] Huai Wei, Issa Batarseh and Peter Kornetzky, "Novel Single-Switch Converter with Power Factor Correction", *IEEE Trans. Power Electron.*, Vol. 35, No. 4, pp.1344-1353, 1999
- [10] Matteo Daniele, Praveen K. Jaon and Geza Joos, "A Single-Stage Power Factor Corrected AC/DC Converter", *IEEE Trans. Power Electron.*, Vol. 14, No. 6, pp.1046-1055, 1997
- [11] Martin H. L. Chow, Yim-Shu Lee and Chi K. Tse, "Single-Stage Single-Switch Isolated PFC Regulator with Unity Power Factor, Fast Transient Respons, and Low-Voltage Stress", *IEEE Trans. Power Electron.*, Vol. 15, No. 1, pp.156-163, 1997
- [12] Liu Ping, Meng Yu, Kang Youg, Zhang Hui and Chen Jian, "Analysis Of Single-Phase Power Factor Correction(PFC) Converter", *IEEE PEDS'99*, 1999
- [13] 문건우, "단일 전력단 역률개선 기술", *전력전자학회지*, Vol. 6, No. 1, pp. 20-25, 2001
- [14] R. W. Erickson, *Fundamentals of Power Electronics*, Chpman and Hall, 1997
- [15] 김희준, 스위치 모드 파워 서플라이, 성안당, 1993
- [16] 김희준, 스위칭 전원의 기본 설계, 성안당, 2002
- [17] A. C. Braga and Ivo Brabi, "A 3-kW Unity-Power-Factor Rectifier Based on a Two-Cell Boost Converter Using a New Parallel-Connection Technique", *IEEE Trans. Power Electron.*, Vol. 14, No. 1, pp.209-217, 1999
- [18] 이철환외 6명, "역률 개선을 위한 승압형 컨버터에 관한 연구", *대한전기학회 하계학술대회 논문집*, pp.1052-1054, 2001

- [19] T.Yoshida, O.Shiizuka, O.Miyashita and K.Ohniwa, "An Improvement Technique for the Efficiency of High-Frequency Switch- Mode Rectifiers", *IEEE Trans. Power Electron.*, Vol. 15, No. 6, pp.1118-1123, 2000
- [20] *PSIM User Manual*, Powersim Technologies Inc., 1999
- [21] 서영주, 전력전자공학(PSPICE 와 PSIM 시뮬레이션 중심의), 동일출판사, 2002
- [22] O. García, C. Fernández, J. A. Cobos, J. Uceda, "Universal line voltage single-stage AC/DC converter" *proc. of IEEE Applied Power Electronics Conference, APEC'02* .Vol. 1, pp. 237-241, 2002.
- [23] 최남열, 전류 THD 개선을 위한 단일 단 컨버터의 설계, 위덕대학교 대학원, 석사학위논문, 2004
- [24] 최남열, 안찬권, 이치환, "밸리-필 정류회로의 역률 개선", 대한전자공학회 하계종합학술대회 논문집, 제26권 제1호, pp. 2935-2938, 2003.
- [25] 이현우, "전력변환회로에서의 역률 개선(PFC)을 위한 소프트 스위칭기법", 전력전자학회지, Vol. 6, No. 1, pp. 12-19, 2001
- [26] *A Practical Guide for EN 61000-3-2*, REO UK Ltd., 2002
- [27] *Guidelines to the standard EN 61000-3-2*, European Power Supply Manufacturers Association, 2002
- [28] J. R. Pinheiro, H, A. Grundling, D. L. R. Vidor and J. E., "Control Strategy Of an Interleaver Boost Power Correction Converter", *IEEE PESC'99*, Vol. 2, pp.137-142, 1999
- [29] 허태원외 5명, "2단 역률보상회로를 구성하는 Interleaved 승압형 컨버터의 해석 및 설계", 대한전기학회지, Vol. 52, No. 7, pp.343-351,

2003

- [30] 허태원의 5명, "Interleaver 승압형 역률 전치보상 컨버터의 설계", 대한전기학회 하계학술대회 논문집, pp.1123-1125, 2002
- [31] Robert W.Erickson, "DC-DC Power Converters", Article in Wiley Encyclopedia of Electrical and Electronics Engineering, 1998
- [32] Katsuhiko Ogata, Modern Control Engineering, Prentice-Hall, 1997
- [33] Benjamin C. Kuo, Automatic Control Systems, 7nd Edition, Prentice-Hall, 1995
- [34] MATLAB Reference Guide, The Mathworks Inc., 2002
- [35] Robert H. Bishop, Modern Control System Analysis and Design Using MATLAB, Addison-Wesley, 1993
- [36] 김용수, MATLAB 입문과 활용, 높이깊이, 2001
- [37] 박익근외 1명, MATLAB 완벽 가이드, 아진, 1998
- [38] 김성덕, 제어시스템해석, 복두출판사, 1999
- [39] 노의철외 2인 공저, 전력전자공학, 문운당, 2002
- [40] 김철진외 6인 공저, 전력전자시스템, 사이텍미디어, 2002
- [41] 전내석외 4인, "PFC용 부스트 컨버터의 효율개선에 관한 연구", 대한전기학회 하계학술대회논문집, pp.1094-1096, 2002
- [42] 전내석외 6인, "PFC용 부스트 컨버터의 병렬화에 의한 효율 개선", 박용기관학회 추계학술대회논문집, pp.120-124, 2001