



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

理學碩士 學位論文

HVPE법에 의한 Si 기판 위의
질화물 반도체 성장에 관한 연구

Study on the growth of III-nitride semiconductors
on Si substrates by HVPE



指導教授 梁 璿

2009年 2月

韓國海洋大學校 大學院

應用科學科

李 忠 炫

本 論 文 을 李 忠 炫 의
理 學 碩 士 學 位 論 文 으 로 認 准 함 .

委 員 長 安 亨 洙 印

委 員  梁 璿 印

委 員 李 三 寧 印

2009年 2月

韓 國 海 洋 大 學 校 大 學 院

應 用 科 學 科

목 차

Abstract

| | |
|---|----|
| I. 서론 | 1 |
| 1. 질화물 반도체의 성장 방법 | 4 |
| 2. 연구의 필요성 | 6 |
| II. 본론 | 9 |
| 1. Si 기판 위의 후막 (1-101) GaN 결정 성장..... | 9 |
| 1.1 개요..... | 9 |
| 1.2 8° -off Si (100) 기판 위의 GaN template 제작..... | 10 |
| 1.2.1 8° -off Si (100) 기판의 에칭 조건 확립..... | 10 |
| 1.2.2 MOCVD에 의한 8° -off Si(100) 기판 위의 GaN template 제작..... | 12 |
| 1.2.3 HVPE에 의한 후막 (1-101) GaN 결정 성장..... | 13 |
| 1.3 결론 | 17 |
| 2. Si 기판 위의 InGaN 마이크로 구조의 상변화..... | 18 |
| 2.1 개요..... | 18 |
| 2.2 혼합소스 HVPE법..... | 19 |
| 2.3 InGaN 마이크로 구조물 제작 | 21 |
| 2.4 성장된 InGaN 마이크로 구조물의 특성..... | 22 |
| 2.5 결론 | 29 |
| 3. Si(111) 기판 위의 LED | 31 |
| 3.1 개요 | 31 |
| 3.2 Multi-sliding boat system..... | 33 |
| 3.3 Si 기판 위의 LED 제작..... | 35 |
| 3.4 Si 기판위에 성장된 HVPE LED 특성..... | 42 |
| 3.5 결론..... | 46 |
| III. 결론..... | 48 |
| 참 고 문 헌..... | 53 |

Study on the growth of III –nitride semiconductors on Si substrates by HVPE

Chung Hyun Lee

Major in Semiconductor Physics

Graduate School, Korea Maritime University

Supervised by Professor Min Yang



Abstract

III–V nitrides compound semiconductors have attracted much attention because of their applications in blue/UV optoelectronic devices high power and high temperature electronic devices. Indium gallium nitride (InGaN), in particular, is a promising material for the fabrication of optical devices emitting photons from 0.7 eV to 3.4 eV.

Especially, for a nano or micro–scale sized structures, the indium gallium nitride ternary alloys are expected to show novel optical characteristics by reduced density of states and improved carrier confinement.

GaN–based devices such as light emitting diodes (LED) are usually grown on sapphire or SiC substrates. Compared to sapphire and SiC, Si substrates offer the advantages of low cost, large–scale availability, good

thermal and electrical conductivities, top-down electrode formation and the feasibility of removing the Si substrate with wet etching.

In this paper, the growth of GaN-based compound semiconductors has been attempted on Si substrate in experiment of three types

First of all, the thickness GaN layers are grown on GaN(1-101) template by hydride vapor phase epitaxy(HVPE). The GaN(1-101) template was selectively grown on a 8-degree off-oriented (001) patterned Si substrate by metalorganic chemical vapor deposition(MOCVD). The grown morphology of GaN layers are investigated by scanning electron microscopy(SEM) and cathodoluminescence(CL).

Secondly, the structural change of InGaN quantum sized structures on Si substrate grown by mixed-source HVPE. The grown InGaN structures are analyzed by X-ray photoelectron spectroscopy(XPS) to characterize the InGaN ternary crystal alloy.

Finally, the SAG(selective area growth)-LEDs are grown on GaN/Si(111) substrate by mixed-source HVPE. AlGaIn and InAlGaIn are used as active layers. The GaN template layer on Si(111) substrate is grown by MOCVD and the SAG-double-hetero(DH) structures are grown by HVPE with multi sliding boat system. The grown SAG-LEDs are characterized by SEM, current-voltage(I-V) measurement and electroluminescence(EL).

I. 서론

고밀도 정보처리 및 총 천연색 디스플레이 등의 목적을 위해서 연구되기 시작한 화합물 반도체를 이용한 광원은 정보 처리나 디스플레이뿐만 아니라 광계측, 광화학, 의료기술, 그리고 생명기술분야에 있어서도 커다란 기술적인 혁신을 가져다 줄 것으로 기대된다. 또한 III-V족 질화물 반도체는 최근에 단결정 성장이 가능하고 수많은 결정 결함들이 있음에도 불구하고 발광 효율이 뛰어나다는 특징 [1] 때문에 아주 활발하게 연구가 진행되고 있다.

III-V족 질화물 계 화합물로는 AlN, GaN, InN 가 있다. 이들 화합물은 일반적인 박막 성장 조건에서 열역학적으로 안정한 wurzite 구조를 가진다. 그러나 GaAs, Si 과 같은 입방정 기판의 (100) 결정면 위에서 성장시킬 경우 입방정 구조인 zinc blend 구조를 가지게 된다[2,3].

GaN는 1932년 Johnson 등에 의해 처음으로 합성되었고, 1969년 Maruska와 Tietjien이 액체 Ga를 boat에 넣어 HCl과 반응하여 생성된 GaCl과 NH₃를 사용한 HVPE (Hydride Vapor Phase Epitaxy)법으로 사파이어 기판 위의 GaN 성장을 성공하였다[4,5]. 1980년대부터는 Akasaki[6]와 Suji Nakamura[7]에 의해 유기 금속 화학 기상 증착법 (MOCVD)으로 사파이어 기판 위의 AlN와 GaN 버퍼층을 이용하여 양질의 GaN 단결정을 얻는데 성공하였다. AlN와 GaN 버퍼층의 도입은 MOCVD법을 이용하여 사파이어 기판 위의 GaN 소자 제작을 가능하게 하였으며, Amano는 저이온 에너지 전자 기법 (low energy electron beam irradiation LEEBI)처리 또는 빠른 열처리 (rapid thermal annealing)법을 이용하여 마그네슘 (Mg)이 도핑된 p-type GaN 성장함으로써 GaN 계열의 청색 발광소자 개발에 발전을

이루었다[8-10].

AlN, GaN, InN의 기본 물성에 대해 표 1-1에 정리하였다. 세 물질 모두 직접 천이형 밴드 구조를 가지고 있으며 기존의 III-V 족 화합물 반도체 물질에 비해 그 금지대 폭이 넓으며 각각의 차이가 크고 굴절율의 차이도 커서 이중 구조를 이용하여 광학적 특성이 우수한 소자를 만들 수 있다. 그리고 녹는점이 높고 열전도도가 크며 화학적으로 안정하여 고온 등의 극한 상황에서도 안정적으로 동작하는 소자 제조에 유리하다[2,3]. 표 1-1에 나타난 바와 같이 0.7 eV (InN) 에서 3.4 eV (GaN), 6.2 eV (AlN)까지의 넓은 밴드갭 에너지를 가지며 직접천이형 화합물 반도체이다. 또한 InN, AlN, GaN 화합물 반도체를 조합하여 만들어지는 3원소 또는 4원소 화합물 반도체는 자외선 (ultra violet) 영역에서 적외선 (infrared) 영역의 파장까지 작동하는 레이저 다이오드 (laser diode : LD) 및 광 방출 소자 (light emitting diode : LED)를 제작 할 수 있다[11].



| Quantity | Symbol | AlN | GaN | InN | (Unit) |
|-----------------------------------|----------------|----------------------|----------------------|----------------------|---------------|
| Crystal Structure | | wurtzite | wurtzite | wurtzite | – |
| Gap: Direct (D) / Indirect (I) | | D | D | D | – |
| Lattice constant | $a_0 =$ | 3.112 | 3.191 | 3.545 | Å |
| | $c_0 =$ | 4.982 | 5.185 | 5.703 | Å |
| Bandgap energy | $E_g =$ | 6.28 | 3.425 | 0.77 | eV |
| Thermal expansion coefficient | $\Delta a/a =$ | 5.5 | 6 | 3.59 | $10^{-6} / K$ |
| Effective DOS at CB edge | $N_c =$ | 6.2×10^{18} | 2.3×10^{18} | 9.0×10^{17} | cm^{-3} |
| Effective DOS at VB edge | $N_v =$ | 4.9×10^{20} | 1.8×10^{19} | 5.3×10^{19} | cm^{-3} |
| Electron mobility | $\mu_n =$ | 300 | 1500 | 3200 | cm^2/Vs |
| Hole mobility | $\mu_p =$ | 14 | 30 | – | cm^2/Vs |
| Electron diffusion constant | $D_n =$ | 7 | 39 | 80 | cm^2/s |
| Hole diffusion constant | $D_p =$ | 0.3 | 0.75 | – | cm^2/s |
| Electron affinity | $\chi =$ | 1.9 | 4.1 | – | V |
| Electron effective mass | $m_{e^*} =$ | $0.40 m_e$ | $0.20 m_e$ | $0.11 m_e$ | – |
| Heavy hole effective mass | $m_{hh^*} =$ | $3.53 m_e$ | $0.80 m_e$ | $1.63 m_e$ | – |
| Relative dielectric constant | $\epsilon_r =$ | 8.5 | 8.9 | 15.3 | – |
| Refractive index near E_g | $n =$ | 2.15 | 2.5 | 2.9 | – |
| Absorption coefficient near E_g | $\alpha =$ | 3×10^5 | 10^5 | 6×10^4 | cm^{-1} |

<표 1-1> III-V 족 화합물의 전반적인 특성

1. 질화물 반도체의 성장 방법

GaN를 기반으로 하는 질화물 반도체의 성장법으로는 액상 성장법 (liquied phase epitaxy LPE), 유기금속 화학기상 증착법 (MOCVD), 분자선 에피탁시법 (molecular beam epitaxy MBE), 수소 화합물 기상 성장법 (HVPE)이 있다.

LPE법은 고온에서 Ga과 GaN를 용해시켜, NH_3 분위기에서 용액을 기판과 접촉시켜 성장시키는 방법이지만 GaN의 용해도가 낮아 일반적으로 사용하지 않는다.

MOCVD법은 고온에서 활성화 에너지를 이용하여 gas를 분해함으로써 고체 상태의 안정한 박막을 기판 위에 성장하는 방법으로 저 결함의 결정성장이 용이하고, 소자구조의 성장에 많은 장점을 가지고 있다. 성장률은 원료공급량이나 성장조건의 변화에 의해 미세하게 조절이 가능하고 합금의 조성비는 공급되는 원료의 기상 조성에 쉽게 제어할 수 있다. 하지만 비교적 고온에서 박막의 성장이 이루어져 부식성, 폭발성, 유독성의 gas나 source를 이용함에 따라 여러 가지의 위험성을 가지는 단점도 있다.

MBE법은 고품질의 화합물 반도체를 성장시키는 데 주로 사용되는 기술로서 초고진공 상태에서 공정이 이루어지며 1970년대에 개발된 기술이다. 많은 연구자들이 원자상태의 질소를 공급하는 연구를 진행하였으며 RF 플라즈마, ECR(electron cyclotron resonance), 마이크로웨이브 플라즈마 등을 이용한 기술이 지금까지 가장 성공적인 기술로 인식되고 있다[12-14]. 이는 막의 두께, 도핑, 조성의 변화 등을 정밀하게 조절할 수 있어 복잡한 광전소자 개발에 적합한 기술로 알려져 있다. MOMBE, gas source MBE,

CBE(chemical beam epitaxy)등으로 나눌 수가 있으며 양질의 막을 얻기 위해서는 사용원료가 순수해야 하고 초고진공상태에서 공정이 이루어져야 한다. MBE의 가장 큰 장점은 매우 정밀하게 수 Å 정도의 막을 얻을 수 있으며, 여러 다른 원료로의 전환이 용이한 점을 들 수 있다. 또한 NH_3 의 분해를 위해 고온 ($> 1000\text{ }^\circ\text{C}$)에서 성장시키는 MOCVD법에 비해 낮은 온도에서 성장이 가능하여 성장 후 냉각되는 동안 증착막의 열적 스트레스가 적고, 확산에 의한 품질저하가 적으며, 합금 분리(alloy segregation)를 감소시킬 수 있는 장점이 있다. 하지만 성장속도가 느리고 다른 장비들에 비해 상대적으로 고가이며 유지 관리가 힘들다는 단점이 있다.

HVPE법은 역사적으로 가장 오래된 성장방법으로 III족 원소로 금속의 halogen 화합물을 사용하고 있다. 특징은 MOCVD와 비교해서 성장속도가 매우 빠르고 수십~수백 마이크로의 두께를 갖는 박막을 비교적 쉽게 얻을 수 있는 장비이며, 5족 원소로 NH_3 가스를 사용하고, 3족 원소로 Ga의 할로겐화물을 사용하며 GaAs를 비롯한 다른 III-V족 반도체 물질의 성장에 상업적으로 많이 사용되는 방법이다. GaN 결정의 성장은 Ga과 N의 precursor들의 기상 이동 (vapor phase transport)과 반응에 의한 비평형 (nonequilibrium) 성장 방법으로, Ga금속과 HCl 기체를 반응시켜 GaCl의 염화물을 만들고 이를 성장 영역으로 이동시킨 후 NH_3 가스와 반응시켜 GaN를 기판 위에 성장 시킨다. 이와 같은 성장 과정에서 HCl, GaCl, NH_3 을 이동시키기 위해 캐리어 가스로는 N_2 , H_2 그리고 He 등이 사용된다.

2. 연구의 필요성

III-V족 질화물 반도체는 높은 열전도도, 강한 기계적 내구성, 화학적 안정성 그리고 우수한 발광 효율 등 많은 장점을 가지고 있기 때문에 여러 가지 목적의 소자 제작을 위해 이용하려는 연구가 활발하게 진행되고 있다[15]. 지금까지 반도체 광소자 제작에 있어서 III-V족 질화물 반도체를 성장시키기 위한 기판으로 사파이어나 SiC 기판을 주로 사용하였다. 하지만 사파이어는 전기적으로 절연체이므로 광소자를 제작하는데 있어서 전극 형성을 모두 한 쪽 평면에 하기 때문에 소자의 제작 공정이 복잡하고, 하나의 소자가 차지하는 면적이 넓어져서 생산단가가 높아지는 단점이 있다. 한편, SiC는 전기적 전도성을 가지고 있어서 전극 형성을 top-down 방식으로 할 수는 있으나 아직까지는 기판 자체가 매우 비싸다는 단점을 가지고 있다. 따라서 이와 같은 단점들을 보완하기 위한 방법들이 필요한데 그 중의 한가지가 Si 기판 위에 GaN를 성장하는 것이다. Si는 GaN와 다른 입방정 (diamond) 결정구조를 가지며 GaN와 격자부정합도가 16.9 %로 사파이어보다 다소 크다. 그럼에도 불구하고, GaN의 기판으로써 관심을 모으는 이유는 값이 싸고 기존의 Si의 직접회로 공정에 GaN를 쉽게 접목시킬 수 있는 측면에서 다양한 장점이 있기 때문이다[16].

Si 기판 위에 GaN를 성장하면 기판으로 사용한 Si 기판을 간단한 화학적 습식에칭을 통해 제거함으로써 free-standing GaN을 얻기 위해 레이저 lift-off를 사용하거나 lapping 등의 공정을 하지 않아도 된다는 장점이 있다. 또한 대면적화를 하는 경우에도 사파이어나 SiC의 경우보다 훨씬 더 쉽게 접근할 수가 있고 기존의 Si의 직접회로 공정에 III-V족 질화물 반도체를 쉽게 접목시킬 수 있는 측면에서 다양한 장점이 있으며, Si은 열 및 전기전도도가

사파이어 보다 좋기 때문에 광소자 제작 시 발생하는 열적, 전기적 문제점을 줄일 수 있다. 하지만, 질화물 반도체와 Si 기판 간의 커다란 열팽창 계수 차이는 결정 성장 과정 및 냉각과정에서의 tensile stress를 야기시켜 crack의 발생을 초래하여 최근의 연구는 이러한 crack을 방지하기 위한 기술에 초점이 맞추어지고 있다. 저온 버퍼 및 중간층의 이용으로 crack이 발생하지 않는 임계 두께가 수 μm 까지 보고되고 있다. 그러나 Si 기판을 그대로 이용하는 경우에는 기판에서의 빛의 흡수, 활성층에 작용하는 stress에 의한 발광 양자 효율의 감소, stress에 의한 효율적 도핑의 문제 그리고 반도체 DBR 성장의 어려움 등 광소자 제작을 위해서는 극복해야 할 과제들이 상당히 남아있다. 물론, 이러한 기술적 문제들이 언젠가는 해결이 되어 Si 기판 위의 광소자들이 지금의 사파이어 기판 위의 광소자보다 성능이 우수해져 경쟁력을 갖출 수 있겠지만 상당한 시일이 요구될 것으로 판단된다.

한편 HVPE의 성장 원리는 앞에서 설명 한 것과 같이 GaCl의 열분해와 확산에 의해 주로 일어난다. HVPE 방법으로 성장되는 GaN는 1000 $^{\circ}\text{C}$ 이상의 고온 온도 영역에서 질량 수송에 큰 영향을 받아, Ga과 N의 공급량은 GaN 성장에 있어 중요한 영향을 준다. 사파이어 기판 위에 성장되는 과정을 살펴보면, N는 Ga과 화학적으로 반응을 한 후 3 개의 dangling 결합을 갖는 불안한 상태로 기판 표면에 흡착되었다가 다시 탈착되는 반응이 일어난다. 그러므로 N 성분을 유지시켜 원활한 GaN의 성장을 진행시키기 위해서는 높은 농도의 N 성분을 공급하여 탈착을 억제시켜 주어야 한다. 따라서 고온에서의 GaCl, HCl 및 NH_3 의 반응 등에 의해 Si 기판은 쉽게 에칭 반응이 일어나게 된다.

일반적으로 SiC 기판이나 사파이어 기판을 이용한 GaN 결정성장은 주로 c-축(0001) 방향으로 이루어지고 있는데 c-축 방향의 결정 성장은

spontaneous polarization과 strain을 수반한 piezoelectric polarization의 영향으로 이종계면(hetero-interface)에서 강력한 전기장을 발생시킨다. 비록, 외부의 도핑이 없는 FET의 이차원적인 electric gas 형성에 있어서는 전기장이 유리할지 모르지만, 양자우물 구조의 활성층을 사용하는 LED에 있어서는 양자우물 구조 내에서 전자와 정공이 분리되는 원인이 된다. 이러한 캐리어들의 파동함수의 공간적인 분리는 radiative lifetime을 단축시키며 또한, LED에 있어서 red shift의 원인이 되고 광소자에 있어서 가장 중요하다고 할 수 있는 광자(photon)생성에 있어서도 내부 양자 효율이 크게 낮아지는 문제가 발생하게 된다. 따라서 고효율, 고휘도 LED나 LD 등과 같은 광소자의 제작을 위해서는 piezoelectric field를 감소시킬 수 있는 결정 방향에 대한 연구가 반드시 이루어져야 할 것으로 생각된다.

GaN는 녹는점과 질소의 해리압이 높기 때문에 Si 등 다른 반도체처럼 벌크로 성장시켜 얻는 것이 곤란하다. 따라서, 대체되는 방법 중에 주목 받고 있는 것이 Si이나 사파이어 기판 위에 MOCVD 법으로 고품질의 GaN 완충층을 성장시킨 후, 다른 결정 성장방법에 비해 성장속도가 빠른 HVPE법으로 GaN를 두껍게 성장시키는 성장시키는 방법이 있다. 본 논문에서도 사파이어 기판 보다 값이 싸고, 전기적으로 뛰어난 장점을 가진 Si 기판 위에 HVPE법으로 질화물 반도체 성장에 관한 연구들을 하였으며, 첫 번째로 발광특성이 우수한 광소자 제작을 위해 Si 기판을 이용하여 (1-101) 방향의 semi-polar GaN 결정성장에 대한 연구를 하였고, 두 번째로 Si 기판 위에 3차원 조물의 InGaN 마이크로 구조의 상변화에 대한 연구로서 다양한 방법의 응용 가능성을 확인하였다. 마지막으로 가격 경쟁력이 있는 Si 기판 위에 HVPE방법으로 LED를 제작하여 특성에 대하여 연구하였다.

II. 본 론

1. Si 기판 위의 후막 (1-101) GaN 결정 성장

1.1 개 요

발광특성이 우수한 광소자 제작을 위해서 현재 MOCVD 및 MBE 그리고 HVPE 등을 이용하여 semi-polar 또는 non-polar 방향을 가지는 결정 성장을 위해 많은 연구가 진행이 되고 있으며 MOCVD의 경우, 아직까지 (0001) 방향의 결정에 비하여 결정성이 양호하지는 않지만 상당 수준의 연구 결과들이 얻어지고 있다. 또한, HVPE를 이용하여 (0001) 방향을 가지는 매우 두꺼운 GaN 결정을 성장한 후에 a면 또는 m면 방향의 기판으로 사용하기 위해 수직 또는 경사 절단을 이용하는 방법들도 연구가 진행이 되고 있다. 하지만 이러한 방법에 의한 기판의 크기가 너무 작아 상용화를 위해서는 궁극적으로 직접 semi-polar 또는 non-polar 방향으로의 후막 결정 성장이 필수적일 것으로 판단되며 이러한 후막 결정성장을 실리콘 기판 위에 실현할 수 있다면 그 파급효과가 매우 클 것으로 생각한다.

본 연구에서는 그림 2.1.1과 같이 실리콘 (001) 기판을 이용하여 MOCVD 결정 성장을 이용한 (1-101) 방향의 semi-polar GaN template을 제작한 후 그 위에 HVPE 방법으로 후막 (1-101) GaN 결정 성장을 실시하였으며 후막 (1-101) GaN의 특성을 SEM과 CL 측정을 통하여 확인하였다.

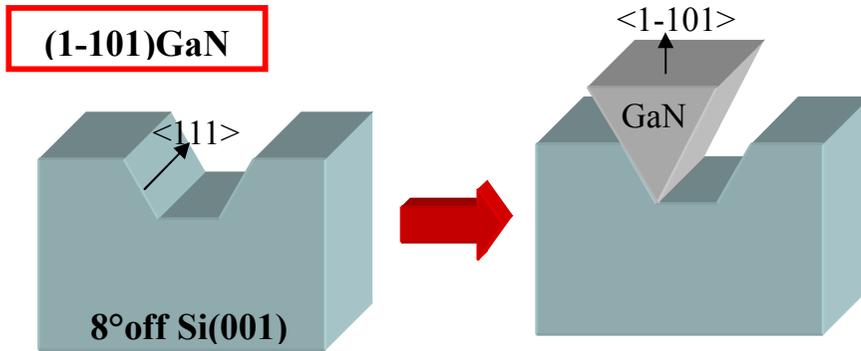


그림 2.1.1 Si (001) 기판 위의 GaN 성장

1.2 8° -off Si (100) 기판 위의 GaN template 제작

1.2.1 8° -off Si (100) 기판의 에칭 조건 확립

에칭 조건을 확보하기 위한 공정은 우선, 70 nm 정도 두께의 SiO₂ 막을 증착하고 10 μm X 10 μm mask를 사용하여 SiO₂ stripe pattern을 형성한 후 KOH 용액에 의한 에칭을 실시하였다. 그림 2.1.2에 에칭 결과를 나타내었다. 에칭용액은 KOH 8.5 g을 DI water 25 cc 에 용해시켜서 사용하였으며 에칭온도는 40 °C로 하여 에칭 시간을 150초에서 450초까지 변화를 주며 실시하였다. 에칭 시간에 따라서 좌우 에칭 폭은 큰 변화를 보이지 않고 에칭 깊이는 에칭 시간에 큰 의존성을 보이는 것으로 확인되었다. 그림 2.1.3에는 에칭 시간과 에칭에 의해 드러난 (111)면의 에칭 깊이에 대한 관계를 보였다. 에칭 시간 150초, 300초 그리고 450초의 경우 (111) 면의 에칭 깊이는 각각 0.33 μm, 0.71 μm 그리고 1.08 μm의 결과를 보이고 있다.

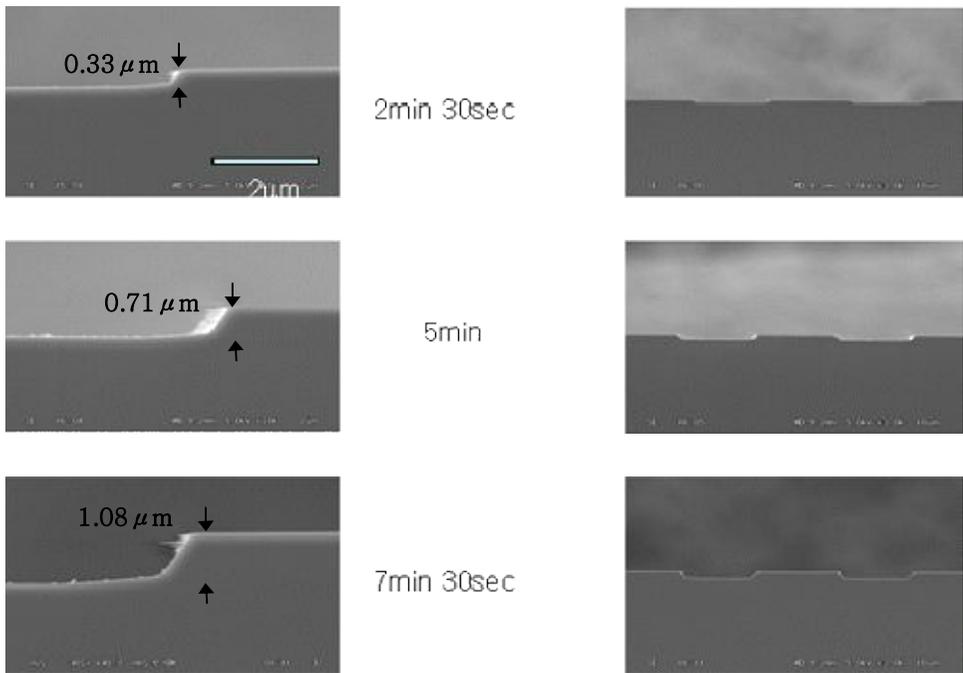


그림 2.1.2 에칭 시간에 따른 Si(100) 기판의 SEM 사진

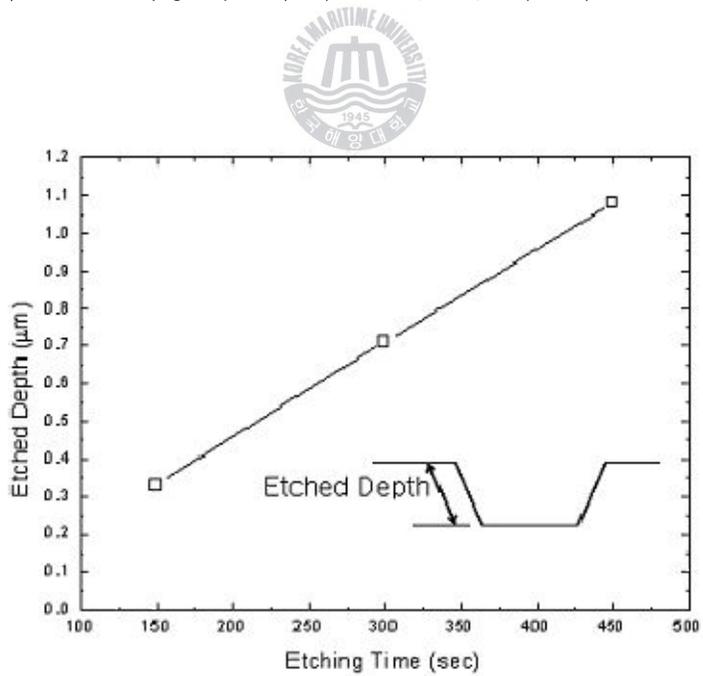


그림 2.1.3. Si(100) 기판의 에칭 시간과 (111)면 에칭 깊이의 관계

1.2.2 MOCVD에 의한 8° -off Si(100) 기판 위의 GaN template 제작

본 연구에서는 1 μm (window) X 2 μm (mask) (주기 3 μm) 형태의 mask를 사용하여 8° -off Si (100)을 7분간 에칭한 시료 위에 MOCVD 방법으로 GaN template 결정을 성장하였다. GaN stripe을 성장하기 위해서 우선 1120 °C의 고온에서 AlN을 약 100nm 성장하였으며 그 후에 GaN은 1070 °C와 1037 °C의 두 단계로 나누어서 실시하였다. GaN를 두 가지 온도에서 나누어 실시한 이유는 비교적 높은 온도인 1070 °C에서는 (1-101) GaN 방향을 가지는 stripe형성이 원활한 한편, 온도가 조금 낮은 1037 °C에서는 GaN stripe들의 병합(coalescence)이 쉽게 이루어지기 때문이다. AlN과 GaN를 성장하기 위한 각 원료의 유량은 TMA는 10 sccm, TMG는 8 sccm으로 하였고 AlN 및 1070 °C GaN의 경우는 암모니아 유량을 1500 sccm으로 하였고 1037 °C GaN의 경우는 500 sccm으로 유지하였다. 그림 2.1.4에 MOCVD에 의해 성장된 (1-101) GaN template의 단면 모습을 보였다.

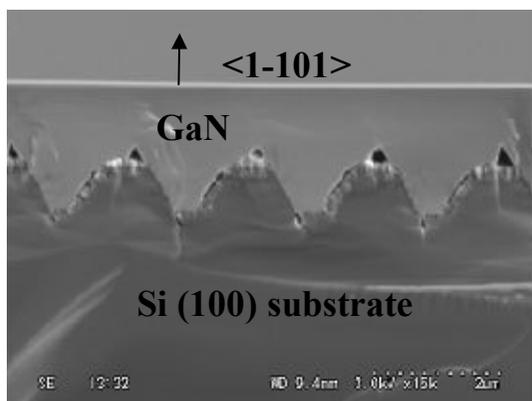


그림 2.1.4 MOCVD에 의해 제작된 (1-101)GaN template 결정의 단면 SEM

1.2.3 HVPE에 의한 후막 (1-101) GaN 결정 성장

앞에서도 언급하였듯이 실리콘 기판 위에 GaN를 성장하는 경우 Ga 금속과 실리콘과의 반응에 의한 기판의 에칭 문제가 매우 심각한 문제가 될 수 있다. 다양한 조건에서 HVPE 결정 성장을 실시하였으나 대부분의 경우 실리콘 기판이 에칭되는 결과를 보였으며 온도를 900 °C 이하에서 성장을 실시하는 경우 실리콘 기판의 에칭을 방지할 수 있음을 확인하였다. 그러나 GaN는 1050 °C 이상의 고온에서 성장하는 경우가 그 결정질이 우수하기 때문에 MOCVD에 의한 GaN template 제작 시 AlN/GaN 또는 AlN/InGaN 또는 이들 간의 초격자 구조 등을 이용하여 HVPE의 고온에서 견딜 수 있는 template 제작 조건을 확립하는 것이 중요할 것으로 판단한다. 또는 에칭이 되지 않는 비교적 낮은 온도인 900 °C 이하에서 GaN를 두껍게 성장하고 습식에칭을 이용하여 실리콘 기판을 완전히 제거한 후에 저온 성장된 GaN template을 기판으로 하여 고온에서 GaN를 재성장하는 2단계 HVPE 성장법도 실리콘 기판의 에칭 문제를 해결할 수 있는 하나의 대안이 될 수 있을 것으로 판단한다. 본 연구에서는 비교적 저온에서 성장한 (1-101) GaN의 특성에 대해서 알아보기로 한다. MOCVD에 의해 제작된 (1-101) GaN template는 측면으로부터의 기판 에칭과 측면에서의 poly GaN 결정 성장의 억제를 위해서 sputter를 이용하여 SiO₂ 막을 증착하고 GaN template의 중앙 부분만 SiO₂를 제거하여 기판의 중앙 부분에서만 정상적인 HVPE 결정 성장이 이루어지도록 하였다. HVPE에 의한 (1-101) GaN 성장을 위해서 온도는 870 °C, 성장 시간은 3시간으로 하였고 이때 원료가스의 유량은 HCl은 70 sccm, 암모니아는 1000 sccm으로 유지하였다.

그림 2.1.5에 HVPE에 의해 성장된 (1-101) GaN의 단면 SEM 사진이다. 성장된 두께는 평균적으로 약 55 μm 정도로서 결정 방향이 (0001)면이 아닌 (1-101)면이고 870 $^{\circ}\text{C}$ 의 성장온도이며 고온의 성장온도보다 낮은 성장률을 보여준다.

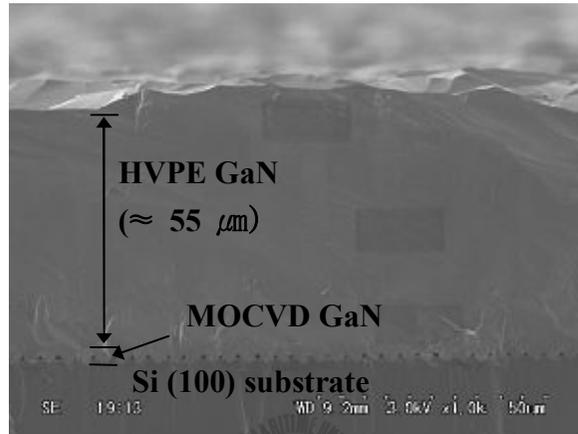


그림 2.1.5 HVPE에 의해 성장된 (1-101) GaN 결정의 단면 SEM 사진

한편 위의 SEM 사진에서 약간 짙게 보이는 3 개의 사각형은 상온에서 CL 측정을 실시한 후의 모습이다. 즉, 후막 (1-101) GaN의 두께에 따른 광학적 특성을 확인하기 위해 단면의 윗부분, 중간부분 그리고 아랫부분의 CL 스펙트럼을 측정하였으며 그 결과를 그림 2.1.6에 나타내었다. 물론, 정확한 분석을 위해서는 저온에서 측정을 할 필요가 있지만 상온에서 측정된 CL 스펙트럼의 결과 눈에 띄는 불순물은 보이지 않고 거의 donor bound exciton (DBE) 근방에서의 천이 결과를 보이고 있다. CL 스펙트럼의 반치폭은 윗부분, 중간부분 그리고 아랫부분이 각각 120 meV, 125 meV 그리고 131 meV정도의 값을 보임으로서 거의 성장 초기부터 균일한 결정질의 후막 GaN

결정이 형성되고 있음을 확인할 수 있었다. 한편, 그림 2.1.7에는 후막 (1-101) GaN의 표면 SEM과 CL 결과를 보여준다. 현재까지 (0001) 결정면을 제외한 다른 결정면의 성장은 평탄한 표면을 얻기가 매우 어려우며 성장 두께가 두꺼워질수록 더욱 두드러지게 나타난다. 이러한 영향으로 그림 2.1.8에서 보면 표면이 매우 거칠게 성장되는 것을 확인할 수 있다. 그러나 다양한 실험을 통하여 최적화된 조건으로 실험을 한다면 표면의 평탄도를 보다 좋게 할 수 있을 것으로 생각하며 저온에서 성장한 (1-101) GaN template으로부터 실리콘 기판을 에칭에 의해 제거한 후에 다시 고온에서 HVPE 재성장을 실시하고 결정 성장이 완료된 후 기판의 표면을 polshing 처리한다면 MOCVD나 MBE에 의한 박막 성장을 위한 기판으로 충분히 사용할 수 있을 것으로 판단된다.

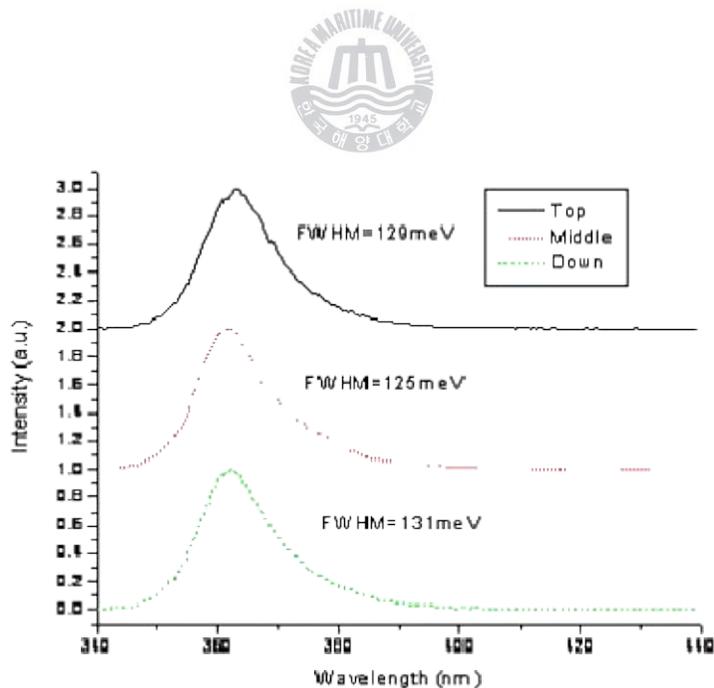


그림 2.1.7 HVPE에 의한 후막 (1-101)GaN의 위치에 따른 단면 CL 스펙트럼

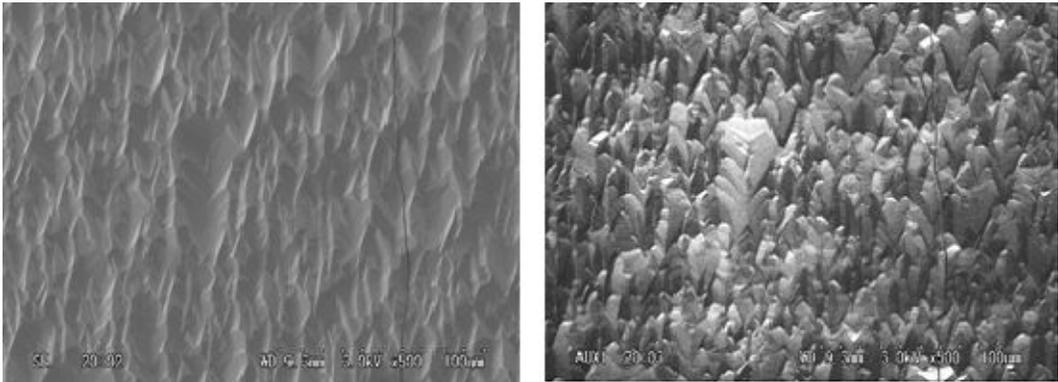


그림 2.1.8 HVPE에 의한 후막 (1-101) GaN 표면의 SEM 및 CL 사진



1.3 결론

본 연구에서는 Si(001) 기판을 이용하여 MOCVD방법으로 (1-101) 방향의 semi-polar GaN template을 제작한 후 그 위에 HVPE 방법으로 후막 (1-101) GaN 결정 성장을 실시하였다.

Si 기판 위에 MOCVD방법으로 (1-101) 방향의 semi-polar GaN template을 제작하기 위하여 KOH 용액으로 에칭한 결과 에칭 시간이 180초 일 때 $0.33 \mu\text{m}$, 360초일 때 $0.71 \mu\text{m}$ 그리고 450초 일 때 $1.08 \mu\text{m}$ 임을 확인할 수 있었다. 또한, 에칭 시간에 따라서 좌우 에칭 폭은 큰 변화를 보이지 않고 에칭 깊이는 에칭 시간에 큰 의존성을 보이는 것으로 확인되었다.,

(1-101) 방향의 semi-polar GaN template을 제작한 후 그 위에 다양한 조건에서 HVPE 결정 성장을 실시하였으나 대부분의 경우 실리콘 기판이 에칭되는 결과를 보였으며 온도를 $900 \text{ }^\circ\text{C}$ 이하에서 성장을 실시하는 경우 실리콘 기판의 에칭을 방지할 수 있음을 확인하였다. HVPE에 의해 $870 \text{ }^\circ\text{C}$ 의 성장온도에서 성장된 GaN의 단면 SEM 측정 결과 성장된 두께는 평균적으로 약 $55 \mu\text{m}$ 정도로서 결정 방향이 (0001)면이 아닌 (1-101)면을 보였으며, 상온에서 측정된 CL 스펙트럼의 결과 donor bound exciton (DBE) 근방에서의 천이가 관찰 되었고, 성장 초기부터 균일한 결정질의 후막 GaN 결정이 형성되고 있음을 확인할 수 있었다.

그러나 후막 (1-101) GaN 성장에 있어서 평탄한 표면을 얻기가 매우 어려우며 성장 두께가 두꺼워질수록 표면이 매우 거칠게 성장된다. 향후 다양한 실험을 통하여 최적화된 조건의 실험이 필요할 것으로 판단된다.

2. Si 기판 위의 InGaN 마이크로 구조의 상변화

2.1 개 요

III족 질화물반도체는 물리, 화학적으로 뛰어난 여러 가지 특성들을 가지고 있어서 최근 큰 관심을 받고 있다[2,17-20]. 그 중에서도 특히 InGaN는 0.7 eV 에서 3.4 eV에 이르는 넓은 에너지 밴드갭 영역을 가지고 있어서 광소자로의 응용을 위해서 매우 중요한 물질이다[21]. 특히 나노 스케일 또는 마이크로 스케일의 InGaN 구조는 상태밀도의 감소와 캐리어 구속력의 향상으로 우수한 광학적 특성을 가질 것으로 기대된다[22-34]. 이러한 이유로 지금까지 ZnO나 GaN의 나노 및 마이크로 구조에 대한 여러 실험 결과들이 보고되고 있다. 이들 나노 및 마이크로 구조에서는 크기나 기하학적 모양에 의해서 여러 가지 다양한 특성 변화가 있다는 것이 밝혀지고 있다. ZnO나 GaN 나노 구조물의 경우와 마찬가지로 InGaN 나노 및 마이크로 구조의 소자로의 응용을 위해서는 InGaN 마이크로 구조의 indium 조성비 및 크기와 모양을 제어하는 것에 관한 연구는 매우 중요하다고 할 수 있다[35]. 본 연구에서는 InGaN 마이크로 구조들을 성장하기 위해 새로운 성장방법인 혼합소스 HVPE 시스템을 고안하였으며 이 방법에 의해서 형성된 InGaN 마이크로 구조들의 성장온도에 따른 형태변화에 대한 특성들에 대해서 중점적으로 다루고자 한다. 혼합소스 HVPE 방법에서는 InGaN 마이크로 구조를 형성하기 위하여 Ga 금속과 In 금속을 직접 혼합 용융상태로 하여 HCl 가스와 반응시켜 생성된 금속 염화물을 III족 원료로 사용하고 암모니아 가스를 V족 원료로 사용하였다. III족 금속원료들을 혼합된 형태로 이용하는

혼합소스 HVPE 시스템은 각각의 소스들을 위한 가스 배관이 따로 필요한 일반적인 HVPE 시스템에 비해 간단한 구조를 가지기 때문에 운영 및 유지 보수 측면에서 장점을 가진다. 혼합소스 HVPE 시스템을 이용하여 성장되는 InGaN 마이크로 구조들의 In 조성비 및 전체적인 모양은 혼합되는 Ga 금속과 In 금속 원료의 질량비 그리고 성장온도 등의 변화로 조절할 수 있다. 본 논문에서는 Ga과 In이 혼합된 금속 원료에서 Ga 금속에 대한 In 금속의 질량비는 일정하게 유지한 상태에서 성장온도에 따른 InGaN 마이크로 구조들의 In 조성비 변화와 전체적인 형태 및 크기의 변화 등에 대해 관찰하였다. InGaN 마이크로 구조 형성의 기판 종류에 의한 영향을 확인하기 위하여 비대칭 원자배열을 가지는 r-사파이어 기판과 대칭적 원자 배열을 가지는 c-사파이어 그리고 Si(111) 기판을 사용하였으며 성장된 InGaN 마이크로 구조들의 성장 온도 변화에 따른 형태나 크기 등의 변화는 SEM을 이용하여 관찰 하였고 In 조성비의 변화는 XPS 측정을 통하여 관찰하였다.

2.2 혼합소스 HVPE법

본 연구에서 사용된 혼합소스 HVPE 장치는 여섯 개의 온도영역을 가진 수평형의 furnace 구조를 가진다. 기존의 HVPE 장치를 이용하여 InGaN 결정을 성장하기 위해서는 보통 In 금속과 Ga 금속을 따로 장착하는 방법을 사용하기 때문에 장치가 복잡하고 비용이 많이 드는 문제점이 있다. 또한 HVPE 장치를 이용해 n형 및 p형 질화물 반도체를 성장하려면 도핑시 추가되는 도펀트 소스영역이 필요하기 때문에 HVPE 장치는 더욱 복잡하게 된다. 따라서 본 연구에서는 일반적으로 사용되고 있는 금속 소스를 III족 소스로 이용하고자 하였으며 한 예로 그림 2.2.1과 같이 Ga 금속에 직접 In

금속을 넣어 일정한 온도에서 포화 상태를 만들고 이를 chloride화 시켜 III족 소스로 이용하여 InGaN 결정을 성장하는 혼합소스 HVPE 방법을 이용하였다.

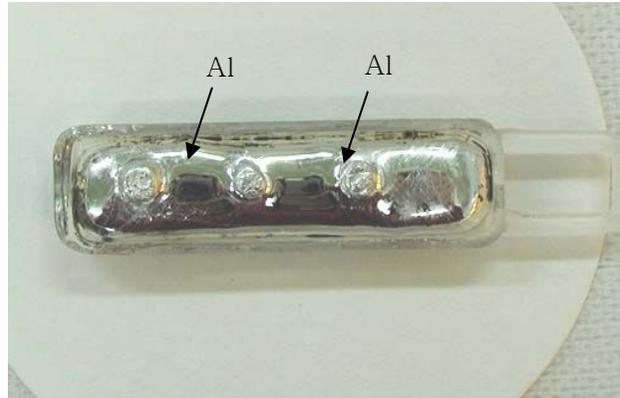


그림 2.2.1 혼합소스 (Ga 금속 +Al 금속)

그림 2.2.2에 혼합소스 HVPE 방법의 개략도를 나타냈다. 반응관 내에 III족 원료 금속인 In과 Ga이 혼합된 In-Ga 혼합물과 기판을 배치하고, V족 원료 가스인 NH_3 가스, In-Ga 혼합물의 반응을 위한 HCl 가스 및 이들을 수송하기 위한 캐리어 가스를 반응관으로 공급하여 기판 상에 InGaN 결정을 성장시킨다. In과 Ga이 같이 혼합된 혼합물을 한번에 공급함으로써 앞의 절에서 언급하였듯이 기존의 HVPE 장치에 비해 혼합소스 HVPE 방법은 경제적 측면과 다양한 실험이 가능하다는 매우 중요한 장점을 가지고 있다고 할 수 있다. 그림 2.2.3에 본 연구에서 이용한 HVPE 장비의 실제 사진이다. 가운데 전기로 부분과 전기로 내의 반응관, 왼쪽의 소스 가스 라인 부분, 오른쪽이 배기라인으로 구성되어 있다. 전기로는 6개의 각 영역을 온도 조절장치로 각각 조절할 수 있어서 소스영역과 성장영역의 온도를 각각 조절할 수 있으며 온도 오차 범위가 $\pm 1^\circ\text{C}$ 미만으로 매우 안정하게 유지된다. 그리고

반응관 부분은 main N₂ 관, back N₂ 관, HCl 관, NH₃ 관, Ga 보트, thermocouple 관, NH₃ 관 끝에 사용하는 NH₃ 튜브(tube), wafer tray 그리고 성장 후 반응되지 않은 잔여물 제거를 용이하게 하기 위한 내관 등이 있다.

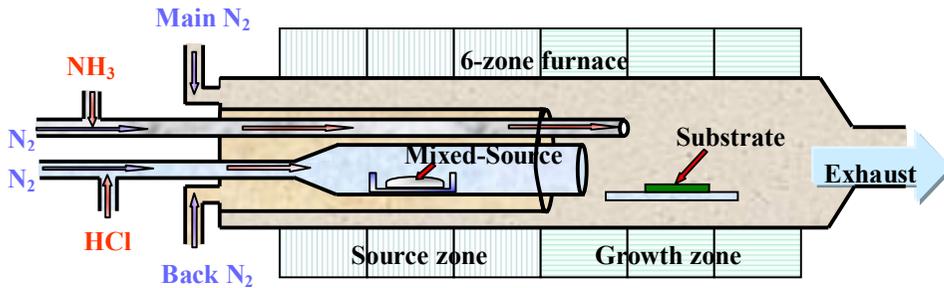


그림 2.2.2 혼합소스 HVPE 장치의 반응기 부분의 개략도



그림 2.2.3 혼합소스 HVPE 장치의 전체 사진

2.3 InGaN 마이크로 구조물 제작

혼합소스 HVPE 방법으로 InGaN 마이크로 구조물들을 r-사파이어, c-사파이어 그리고 Si(111) 기판 위에 각각 성장하였으며 성장시의 반응관

압력은 760 Torr로 하였다.

기판은 아세톤, 메탄올을 사용하여 초음파 세척을 각각 5분간 실시하였고 InGaN 마이크로 구조 성장 전에 BOE(buffered oxide etchant)를 사용하여 기판 표면 위의 자연 산화막을 제거하였다. III족 금속 원료로서 In 금속과 Ga 금속을 함께 혼합한 후 HVPE 반응관 내에 장치하였으며 금속 원료가 HCl과 반응하여 형성된 $(\text{In-Ga})\text{Cl}_x$ 의 염화물과 암모니아 가스를 성장영역에서 반응시켜 InGaN 마이크로 구조의 성장을 실시하였다. HCl 가스와 암모니아 가스의 유량은 각각 20 sccm과 500 sccm으로 하였고 캐리어(carrier) 가스는 질소(N_2)를 사용하였으며 유량은 1400 sccm으로 하였다. InGaN 마이크로 구조물의 성장영역 온도를 650 °C에서 800 °C까지 50 °C 간격으로 증가시키면서 InGaN 구조들의 성장온도에 따른 형태 변화를 관찰 하였다. In 금속과 Ga 금속이 혼합된 소스영역의 온도는 900 °C로 고정을 시켰고, 모든 시료는 60분 동안 성장을 하였다. 성장온도에 따른 InGaN 마이크로 구조의 형태 변화는 SEM 측정을 통하여 특성을 확인하였고 XPS 측정을 통하여 In의 조성 변화를 관찰하였다.

2.4 성장된 InGaN 마이크로 구조물의 특성

r-사파이어 기판 위에 성장된 InGaN 3차원 양자 구조물들의 결과를 그림 2.4에 나타내었다. 650 °C에서 성장된 InGaN 마이크로 구조 (그림 2.2.4(a))는 약 100 nm의 직경을 가지는 육각 기둥의 형태를 가지며 그 밀도가 상당히 높고 $[-1101]$ 과 $[11-20]$ 의 두 가지 방향으로 주로 성장되는 방향성을 보이고 있다. 이와 같은 현상의 원인은 r-사파이어의 비대칭 극성 원자배열에 의해 특정 방향으로 InGaN 마이크로 구조가 성장되려는 경향

때문인 것으로 생각되며 성장온도가 더 높은 경우(700 °C - 800 °C)에 비해서 마이크로 구조의 밀도가 높은 것은 성장 온도가 낮아 원료가 되는 원자들이 기판 위에서 확산할 수 있는 열적 에너지가 충분하지 않기 때문인 것으로 판단된다. 그러나 c-사파이어 기판 (그림 2.2.5(a))과 Si (111) 기판 (그림 2.2.6(a))의 경우에는 동일한 조건에서 성장했음에도 불구하고 r-사파이어 경우와는 달리 뾰족한 다리들이 방사 형태로 뻗어있는 모양 (이하 torpedo 구조)의 마이크로 구조로 성장되는 결과는 나타내고 있다. c-사파이어와 Si(111) 기판에서는 기판을 구성하는 원자배열이 대칭적이기 때문에 r-사파이어 기판의 경우와는 달리 등방적 방사 형태의 InGaN 마이크로 구조물이 형성되는 것으로 판단된다. 700 °C 의 비교적 높은 온도 영역에서는 그림 2.2.4(b), 그림 2.2.5(b) 그리고 그림 2.2.6(b)에 보인 것과 같이 r-사파이어, c-사파이어 그리고 Si (111) 기판 위에 형성된 InGaN 마이크로 구조는 각각의 크기는 조금씩 차이가 나지만 모두 torpedo 형태를 가지는 결과를 보이고 있다. 비록 r-사파이어의 원자배열이 비대칭이기는 하지만 이 온도 영역에서는 기상 상태의 화학적 반응이 일반적인 박막 결정 성장을 위한 기판 표면에서의 열분해에 의한 화학적 반응보다 더 활발하게 진행되고, 일단 기상상태에서 형성된 InGaN 핵은 열에너지에 의해서 충분한 확산 거리를 이동하면서 기판 위의 비교적 surface potential이 낮은 부분에 자리잡고 이후 성장이 지속되기 때문에 650 °C의 경우와는 다른 형태의 InGaN 마이크로 구조가 형성되는 것으로 판단된다. 750 °C에서 성장된 InGaN 마이크로 구조들은 그림 2.2.4(c), 그림 2.2.5(c) 그리고 그림 2.2.6(c)에 보인 바와 같이 700 °C에서 성장된 형태와 거의 유사한 모양을 보이고 있지만 보다 큰 열에너지에 의해 원료 분자들이 충분한 확산거리를 가지고 InGaN 마이크로 구조물을 형성하기 때문에 입자의 평균 크기가 700°C 경우보다 커지고

방사형태로 성장된 각각의 가지들도 뚜렷한 육각 기둥 형태를 보이기 시작하고 있다. 한편, 그림 2.2.4(d), 그림 2.2.5(d) 그리고 그림 2.2.6(d)에는 800 °C에서 형성된 InGaN 마이크로 구조물들의 모양을 나타내었다. 이 온도영역에서는 앞의 경우와는 달리 뚜렷한 tetrapod 모양의 구조물이 형성됨을 확인할 수 있다.

지금까지의 실험 결과에 의하면 InGaN 마이크로 구조들의 전체적인 크기와 형태의 변화는 성장온도에 매우 의존적임을 알 수 있다. 본 논문에서는 원자 배열의 비대칭성을 가지는 r-사파이어의 경우를 제외하면 성장온도가 증가함에 따라 InGaN 구조물들의 전체적인 형태는 몇 개의 가늘고 뾰족한 다리가 뭉쳐진 다발 형태(650 °C - 700 °C) 에서 육각 기둥 형태의 두꺼운 다리들이 많이 뭉쳐진 형태(750 °C)로 변화하였으며 최종적으로는 독립된 매우 두꺼운 육각기둥 다리를 가지는 tetrapod 형태(800 °C)를 가지는 양상을 보이고 있다. InGaN 마이크로 구조들의 형태가 온도에 따라서 변하는 이유는 원료 분자들의 평균확산 거리의 변화, 그리고 그에 수반되는 InGaN 핵 입자에 공급되는 원료물질의 유량의 변화가 큰 원인일 수 있다. 또한, InGaN 마이크로 구조의 3차원적 형상에 의해서 InGaN 마이크로 구조를 구성하는 위치에 따른 V족과 III족 원료 물질의 공급 비율(V/III ratio)의 차이에 기인할 수 있다. 일반적인 질화물 반도체의 기상상태에서의 3차원적 형성이 육각기둥 형태의 다리를 가지는 tetrapod 구조를 가진다는 것을 고려할 때 750 °C보다 낮은 성장온도에서 InGaN 마이크로 구조들은 준안정적 상태에서 형성되어 육각기둥의 다리들이 어느 방향으로나 쉽게 성장될 수 있으나 800 °C 영역에서는 안정적 결정 성장 모드에서 InGaN 마이크로 구조가 형성되어 육각 기둥 다리들의 방향은 결정학적으로 제한되는 것으로 추측된다. 한편, 그림 2.2.7에는 800 °C에서 형성된 tetrapod 마이크로 구조의 육각 기둥 다리의

미세 모습을 나타내었다. 그림으로부터 tetrapod의 다리를 구성하는 육각 기둥의 형성은 layer-by-layer의 성장모드에서 이루어짐을 확인할 수 있다. 그림 2.2.8에는 여러 온도에서 형성된 InGaN 마이크로 구조들의 In 조성비를 XPS 측정을 통하여 확인한 결과를 보였다. 측정은 c-사파이어 기판 위에 형성된 InGaN 마이크로 구조에 대한 것으로서 구조물 전체의 평균적인 In 조성비를 측정하였다. 앞서서도 언급하였듯이 InGaN 마이크로 구조의 기하학적 모양에 의해 공간적으로 불균일한 V족과 III족 원료 공급비율에 의해서 실제의 In 조성은 InGaN 마이크로 구조의 미세 위치에 따라서 변화를 가질 것으로 추측되며 이에 대한 자세한 분석과 평가는 향후 마이크로 PL이나 CL 등의 측정을 통해서 실시할 예정이다. c-사파이어 기판 위에 형성된 InGaN 마이크로 구조의 In 조성비는 성장온도가 650 °C, 700 °C, 750 °C 그리고 800 °C 일 때 각각 44 %, 37 %, 27 % 그리고 80 % 로 확인되었다. 650 °C부터 750 °C까지는 InGaN 마이크로 구조의 성장온도가 증가할수록 In의 조성비가 감소하였으며 800 °C의 경우에는 오히려 80 % 정도로 In의 조성비가 증가하였다. 이들 결과로부터 준안정적 결정성장 모드에서도 일반적인 InGaN 박막 결정 성장 모드에서와 마찬가지로 성장온도의 증가에 따라서 In 조성비는 낮아지는 경향을 보이고 800 °C의 경우에는 750 °C 이하 온도의 경우와 비교할 때 InGaN 마이크로 구조의 성장 메커니즘이 완전히 다른 것으로 추측된다. 일반적으로 박막 결정 성장의 경우 In 조성비가 80 % 이상인 InGaN 결정층은 성장하기가 매우 어려운 것으로 알려져 있다. 따라서 본 실험 결과에서와 같이 80 % 정도의 높은 In 조성비가 가능한 것은 InGaN 화합물 형성 메커니즘이 2차원적 박막 결정 성장 과정과 InGaN 마이크로 구조의 3차원적 형성 과정에서 큰 차이를 보이기 때문인 것으로 판단되며, 그림 2.2.7에서 보인 것과 같이 마이크로 스케일에서의 layer-by-layer 성장

모드가 높은 In 조성비의 한 원인이 될 수 있을 것으로 추측되지만 정확한 원인 분석을 위해서는 마이크로 PL이나 CL과 같은 공간적 미세분석이 필요할 것으로 생각된다.

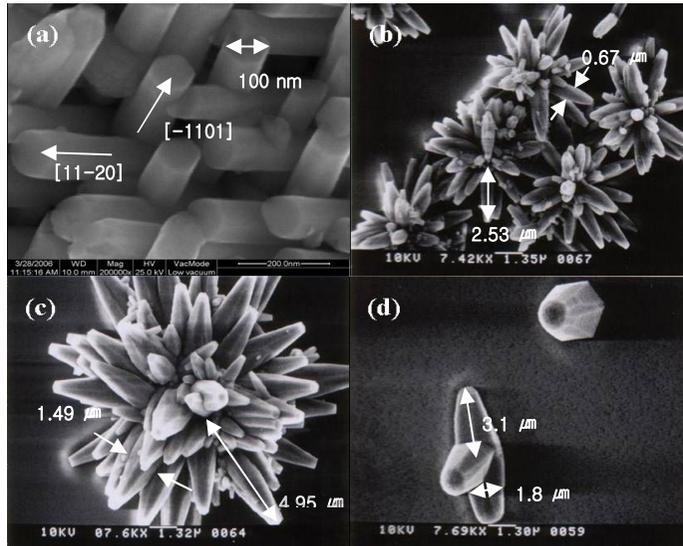


그림 2.2.4 성장온도에 따른 InGaN 마이크로구조의 SEM 사진
(a) 650 °C, (b) 700 °C, (c) 750 °C, (d) 800 °C <r-plane Al₂O₃>

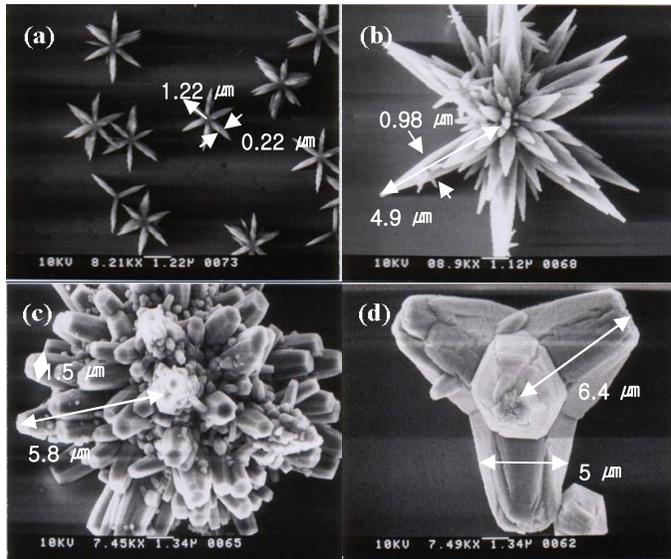


그림 2.2.5 성장온도에 따른 InGaN 마이크로구조의 SEM 사진
 (a) 650 °C, (b) 700 °C, (c) 750 °C, (d) 800 °C <c-plane Al₂O₃>

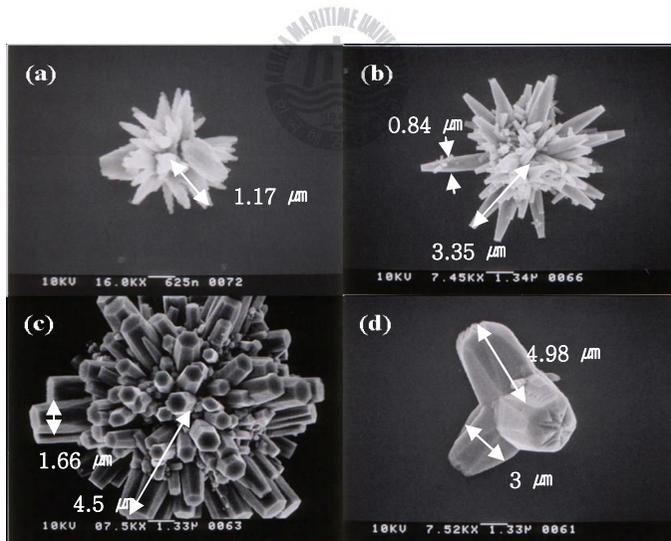


그림 2.2.6 성장온도에 따른 InGaN 마이크로구조의 SEM 사진
 (a) 650 °C, (b) 700 °C, (c) 750 °C, (d) 800 °C <Si(111)>

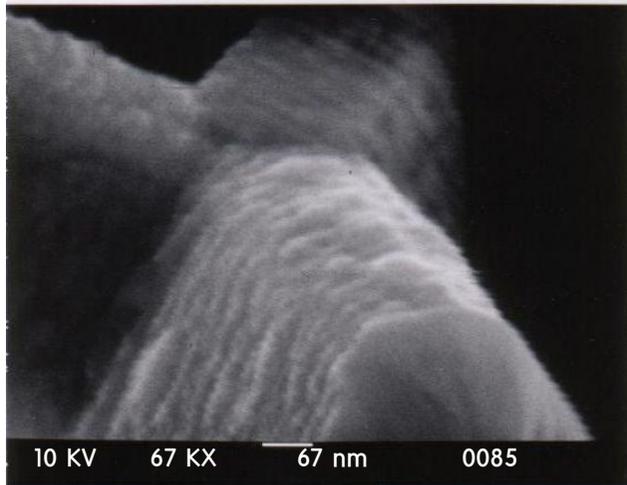


그림 2.2.7 800 °C 에서 성장된 InGaN 마이크로 구조의 SEM 사진

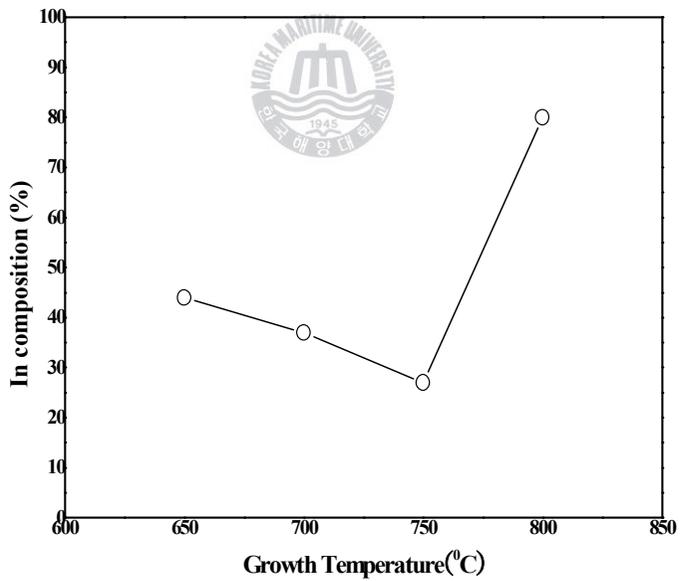


그림 2.2.8 c-plane Al_2O_3 기판 위에 성장된 InGaN 마이크로 구조의 성장온도에 따른 In 조성비

2.5 결론

본 연구에서는 InGaN 마이크로 구조들을 성장하기 위해 새로운 성장방법인 Ga 금속과 In 금속을 직접 혼합한 혼합소스 HVPE 시스템을 고안하였으며, 다양한 InGaN 마이크로 구조들에 대하여 평가 하였다. 650 °C에서 r-사파이어 기판 위에 성장된 InGaN 마이크로 구조는 c-사파이어 기판과 Si (111) 기판의 경우에는 r-사파이어 경우와는 다른 형태의 성장 보였으며, 이와 같은 현상의 원인은 r-사파이어의 비대칭 극성 원자배열 때문인 것으로 판단된다. 700 °C 의 비교적 높은 온도 영역에서는 r-사파이어, c-사파이어 그리고 Si (111) 기판 위에 형성된 InGaN 마이크로 구조는 비슷한 형태를 가지는 결과를 보이고 있으며, 일단 기상상태에서 형성된 InGaN 핵은 열에너지에 의해서 충분한 확산 거리를 이동하면서 기판 위의 비교적 surface potential이 낮은 부분에 자리잡고 이후 성장이 지속되기 때문에 650 °C의 경우와는 다른 형태의 InGaN 마이크로 구조가 형성되는 것으로 판단된다. 750 °C에서 성장된 InGaN 마이크로 구조들은 700 °C에서 성장된 형태와 거의 유사한 모양을 보이고 있지만 보다 큰 열에너지에 의해 원료 분자들이 충분한 확산거리를 가지고 InGaN 마이크로 구조물의 평균 크기가 700 °C 경우보다 커지고 방사형태로 성장된 각각의 가지들도 뚜렷한 육각 기둥 형태를 보이고 있다. 800 °C에서 형성된 InGaN 마이크로 구조물은 저온의 경우와는 달리 뚜렷한 tetrapod 모양의 구조물이 형성됨을 확인할 수 있다. 실험 결과로부터 InGaN 마이크로 구조들 형상은 성장온도에 매우 의존적임을 확인할 수 있다. 원자 배열의 비대칭성을 가지는 r-사파이어의 경우를 제외하면 성장온도가 증가함에 따라 InGaN 구조물들의 전체적인

형태는 점점 크지는 형태로 변화하였으며, InGaN 마이크로 구조들의 형태가 온도에 따라서 변하는 이유는 원료 분자들의 평균확산 거리의 변화, 그리고 그에 수반되는 InGaN 핵 입자에 공급되는 원료물질의 유량의 변화가 큰 원인일 수 있다. 또한, 성장온도 차이에 따른 V족과 III족 원료 물질의 분압 차이에 의한 공급 비율(V/III ratio) 차이에 기인할 수 있다. InGaN 마이크로 구조들의 In 조성비를 XPS 측정을 통하여 확인한 결과 c-사파이어 기판 위에 형성된 InGaN 마이크로 구조의 In 조성비는 성장온도가 650 °C, 700 °C, 750 °C 그리고 800 °C 일 때 각각 44 %, 37 %, 27 % 그리고 80 %로 확인되었다. 650 °C부터 750 °C 까지는 InGaN 마이크로 구조의 성장온도가 증가할수록 In 의 조성비가 감소하였고 800 °C의 경우에는 오히려 80 % 정도로 In 의 조성비가 증가하였으며 이는 InGaN 마이크로 구조물의 온도에 따른 형성 메커니즘의 차이에 의한 것으로 판단된다. 일반적으로 박막 결정 성장의 경우 In 조성비가 80 % 이상인 InGaN 결정층은 성장하기가 매우 어려운 것으로 알려져 있다. 따라서 본 실험 결과에서와 같이 80 % 정도의 높은 In 조성비가 가능한 것은 InGaN 화합물 형성 메커니즘이 2차원적 박막 결정 성장 과정과 InGaN 마이크로 구조의 3차원적 형성 과정에서 큰 차이를 보이기 때문인 것으로 판단된다.

3. Si(111) 기판 위의 LED

3.1 개요

표 2-2에서는 GaN 성장에 사용되는 여러 가지 기판의 물성을 나타내고 있다. 현재까지 Si 기판 위에 MOCVD를 이용한 LED 제작은 이미 그 실험적 단계를 넘어 상품화를 눈앞에 두고 있으나 기존 사파이어 기판 위에 확립된 LED의 성능을 능가하기 위해서는 앞 절에서 언급하였듯이 아직 기술적으로 극복해야 할 문제점들이 남아 있다.

질화물 반도체인 GaN를 기반으로 한 InGaN와 AlGaN인 3원 화합물은 0.7 eV에서 6.2 eV까지의 큰 밴드갭 영역을 가지고 있는 직접천이형 반도체로이며, UV/blue light emitters, solar-blind UV detectors, high power/temperature electronic에 다양한 적용이 가능하기 때문에 집중적으로 연구되어왔다[36]. 하지만 앞 절에 언급하였듯이 Si 기판과 GaN의 격자상수 차이와 열팽창 계수의 차이로 인하여 고품질의 InGaN 결정과 AlGaN 결정은 성장하기 매우 힘들다. 또한 AlGaN 결정은 강한 piezoelectric[37]과 spontaneous polarization 효과[38]를 수반하여 발광효율을 감소시킨다. 최근에 AlInGaN 4원 AlGaN과 InGaN 3원 화합물 보다 더 나은 가능성이 있다는 것이 보고되었으며 4원 화합물이 3원 화합물보다 더 높고 강한 발광특성을 보인다. 또한, Al과 In의 조성을 변화 시킴으로써 strain, gap energy, lattice constant, reducing dislocation density를 동시에 자유롭게 조절이 가능하다고 보고되었다[39,40].

본 연구는 이러한 문제점을 해결하여 가격 경쟁력이 있는 대면적 Si 기판

위의 질화물 반도체 발광다이오드의 가능성을 조사해 보았고 AlGaN 활성층과 AlGaN 활성층에 In을 혼합하여 그 특성을 비교 관찰 하였다.

| Substrate | Symmetry | Lattice parameters | Coefficient of thermal expansion | Lattice mismatch |
|----------------------------------|-----------|-------------------------|--|------------------|
| Wurtzite GaN | Hexagonal | a= 3.189Å c = 5.185Å | $5.59 \times 10^{-6} \text{ K}^{-1}$ $3.17 \times 10^{-6} \text{ K}^{-1}$ | 2.4% |
| Zincblende GaN | Cubic | a= 4.52Å | | |
| Wurtzite AlN | Hexagonal | a= 3.112Å c = 4.982Å | $4.2 \times 10^{-6} \text{ K}^{-1}$ $5.3 \times 10^{-6} \text{ K}^{-1}$ | |
| $\alpha - \text{Al}_2\text{O}_3$ | Hexagonal | a= 4.758Å c = 12.99Å | $7.5 \times 10^{-6} \text{ K}^{-1}$ $8.57 \times 10^{-6} \text{ K}^{-1}$ | |
| Si | Cubic | a= 5.430Å | $3.59 \times 10^{-6} \text{ K}^{-1}$ | |
| GaAs | Cubic | a= 5.653Å | $6.00 \times 10^{-6} \text{ K}^{-1}$ | |
| 6H-SiC | Hexagonal | a= 3.08Å c = 15.12Å | | |
| 3C-SiC | Cubic | a= 4.36Å | | |
| InP | Cubic | a= 5.869Å | $4.5 \times 10^{-6} \text{ K}^{-1}$ | |
| GaP | Cubic | a= 5.451Å | $4.65 \times 10^{-6} \text{ K}^{-1}$ | |
| MgO | Cubic | a= 4.216Å | $4.65 \times 10^{-6} \text{ K}^{-1}$ | |
| ZnO | Hexagonal | a= 3.252Å c = 5.213Å | $2.9 \times 10^{-6} \text{ K}^{-1}$ $4.75 \times 10^{-6} \text{ K}^{-1}$ | |

표2-2 GaN 성장에 사용되는 여러 가지 기판 비교

3.2 Multi-sliding boat system

Multi-sliding boat는 주로 LPE에서 많이 사용된 방법으로 HVPE 방법으로 혼합소스 HVPE 방법과 더불어 LED 제작을 하기 위하여 고안하였다. Multi-sliding boat의 설계는 기본적으로 3가지 면에서 고려 되어야 한다. 먼저 HCl이 metal 용액과 반응하여 chloride를 형성하여 multi-sliding boat를 지나면서 난기류를 생성하지 않도록 설계하여야 하며 multi-sliding boat 전 부분에서 열 흡수와 열 방사가 균일 하도록 설계되어야 한다. 열 흡수와 열 방사는 흑연 자체의 열 전도율이 매우 좋아서 그 자체가 온도를 균일하게 하는 역할을 할 수 있도록 길게 만들어 주는 것으로 해결 할 수 있다. 그리고 난기류의 발생은 뚜껑 부분을 매끄럽게 하고 평탄하게 하여 최대한 난기류를 억제 할 수 있을 것이다. 마지막으로 고려되어야 할 사항으로 multi-sliding boat에서의 well 모양이며 metal 용액의 표면이 HCl과 많이 접촉을 하도록 가능한 얇고 넓은 well 모양이면 좋으나 반응관의 크기와 반응로의 온도 분배와 관련이 있으므로 이를 충분히 고려하여 설계를 하여야 한다.

본 과제에서는 4층을 연속적으로 성장 할 수 있도록 설계하였다. 그림 2.3.1은 multi-sliding boat의 개략도이다. multi-sliding boat는 3 부분으로 구성되어 있다. 먼저 흑연보트와 용액을 담은 well 부분 그리고 보트 덮개 부분 (top plate)으로 이루어져 있다. 이때 top plate는 well 부분을 완전히 밀폐하면서 sliding이 가능하도록 하여 baking 시 각 well의 물질들이 기화되어 서로 혼합되지 않도록 하였으며 표면은 난기류를 발생하지 않도록 설계되었다. 그림 2.3.2는 본 과제에서 사용한 multi-sliding boat의 실제 사진을 보여주고 있다.

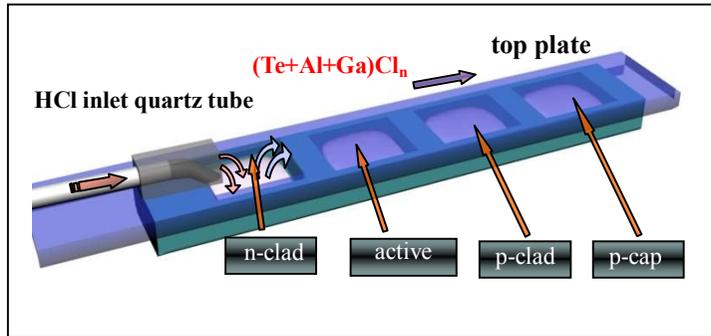


그림 2.3.1 multi-sliding boat의 개략도



그림 2.3.2 multi-sliding boat의 실제 사진

3.3 Si 기판 위의 LED 제작

본 연구에서는 MOCVD 방법으로 성장된 GaN templated Si(111) 기판 위에 혼합소스 HVPE 방법에 의한 선택성장을 이용하여 LED 구조를 성장시켰다.

그림 2.3.3은 선택성장법에 의해 성장된 Al(In)GaN LED의 개략적인 구조도이다. MOCVD에 의해 성장된 GaN templated Si(111) 기판 위에 선택성장을 하기 위한 산화막 마스크 제작은 RF Sputter를 이용하여 약 3000 Å 정도의 두께를 가지는 SiO₂막을 증착한 후 선택성장 pattern을 포토 공정과 습식 에칭 공정으로 형성하였고, HVPE 장비를 사용하여 선택성장법으로 4개의 층으로 구성된 이종접합구조를 성장시켰으며, 성장 전에는 HVPE의 quartz나 boat에 남아있는 도펀트 등의 영향을 최소화 하기 위하여 소스가 없는 boat와 quartz에 고온에서 HCl 가스를 흘려 baking 하여 사용하였다. Multi-sliding boat의 첫번째 well은 n-클래드층의 소스며 금속 Ga (6N) 20 g과 금속 Al (5N) 0.55 g, 금속 Te (5N) 0.25 g을 혼합하였다. 두번째 well은 활성층의 소스며 금속 Ga 20 g에 금속 Al 0.33 g을 혼합하여 AlGaN 활성층을 성장한 후 금속 In 0.24g을 혼합하여 Al(In)GaN 활성층을 성장 하였다. 세번째 well은 p-클래드층의 소스이며 금속 Ga 20 g과 금속 Al 0.6 g, 금속 Mg (3N) 0.08 g정도 혼합하였다. 네번째 well은 p-cap층 소스이며 금속 Ga 20g과 금속 Mg 0.11 g을 혼합하였다. Multi-sliding boat에 소스를 채운 뒤 top plate를 덮은 후 HVPE에 loading하여 약 920 °C에서 각각의 소스들이 충분히 섞이도록 3시간 정도 soaking 하였다. 성장 전에는 다시 multi-sliding boat를 꺼내어 소스의 상태에 따라 표면을 살짝 닦아주었다.

그림 2.3.4는 온도 profile을 보여준다. 소스영역의 온도는 900 °C 그리고 성장영역의 온도는 1090 °C로 유지를 하였고 NH₃는 700 °C에서부터 500 sccm을 흘려 충분한 분위기를 만들어 주었고 성장하기 5분전부터 800 sccm을 흘려주었으며, HCl 유량은 20 sccm을 흘려 주었다. 각각의 층의 성장 시간은 n-클래드층(Te-doped AlGa_xN)은 7분 30초, AlGa_xN 활성층과 Al(In)Ga_xN 활성층은 각각 10분, p-클래드층(Mg-doped AlGa_xN)은 10분 그리고 p-cap층(Mg-doped GaN)은 2분 30초를 성장시켰다. 한편, 층과 층 사이의 계면에서 발생할 수 있는 결함들을 줄이기 위하여 각 층의 성장이 끝난 후 충분히 기다린 후에 다음 층의 성장을 시작하였다.

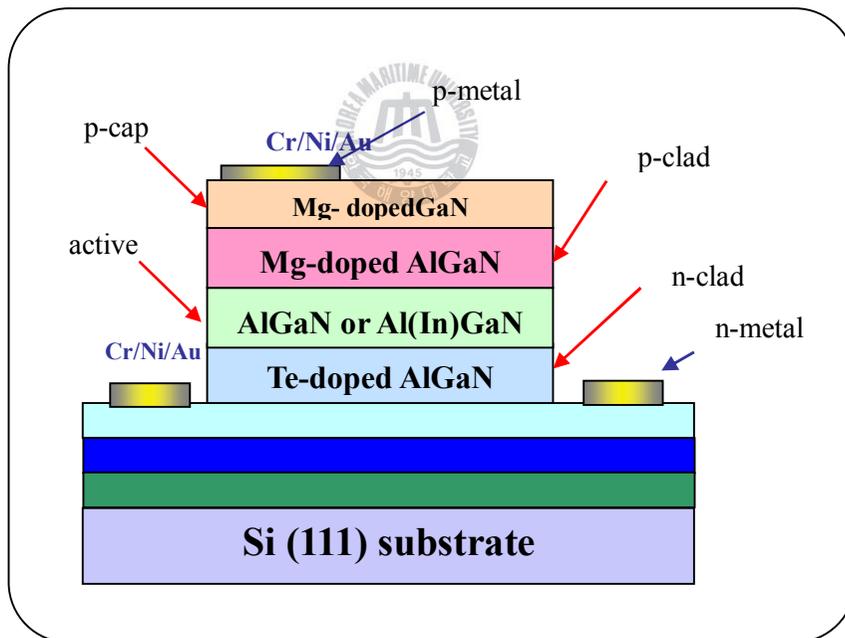


그림 2.3.3 SAG-HVPE LED의 개략적인 구조도

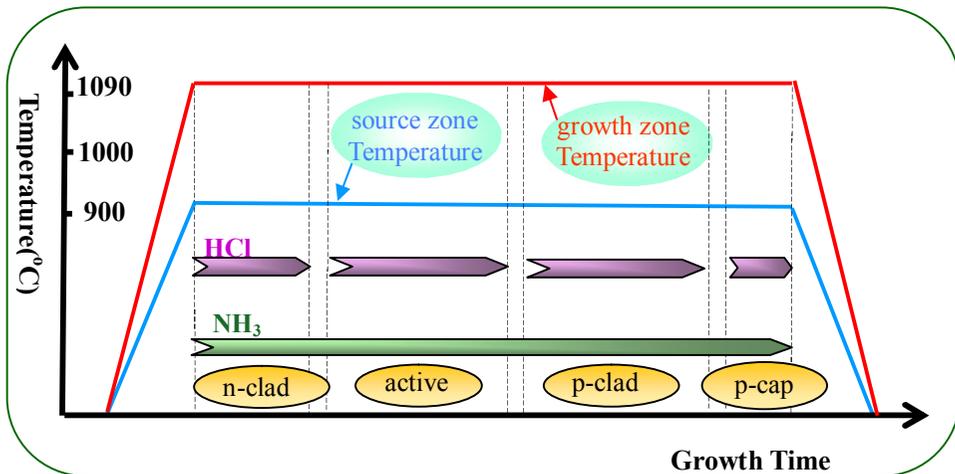


그림 2.3.4 온도 profile

선택성장된 이중접합구조의 SiO₂ 마스크부분을 제거하기 위하여 wet station에서 초음파세척기를 이용하여 약 10분간 불산으로 에칭하여 SiO₂를 완전히 제거한 후 DI water로 rinse하였다. 그림 2.3.5는 SiO₂ 완전히 제거한 시료의 광학사진이며, 선택성장이 매우 잘 형성된 것을 확인할 수 있다. 하지만 선택성장된 DH epi의 가장자리 부분이 평평하지 않고 두께가 불균일하게 성장되었으며, crack이 발생한 것으로 보았을 때 AlGaIn clad층이 두께가 두껍게 성장되었고 성장률이 매우 빠른 것으로 판단되며, AlGaIn 결정의 Al조성이 균일하지 않으며 성장이 끝난 후 상온으로 냉각 시키는 과정에서 Si 기판과 그 위에 성장된 층과의 열팽창계수의 차이로 인하여 crack이 발생된 것으로 추측된다. 그러나 앞에서 설명한 것과 같이 성장 부위가 에칭이 되지 않은 것은 성장전 충분한 암모니아 가스의 흘림과 성장 시간의 적절한 제어가 중요한 요인인 것으로 판단된다.

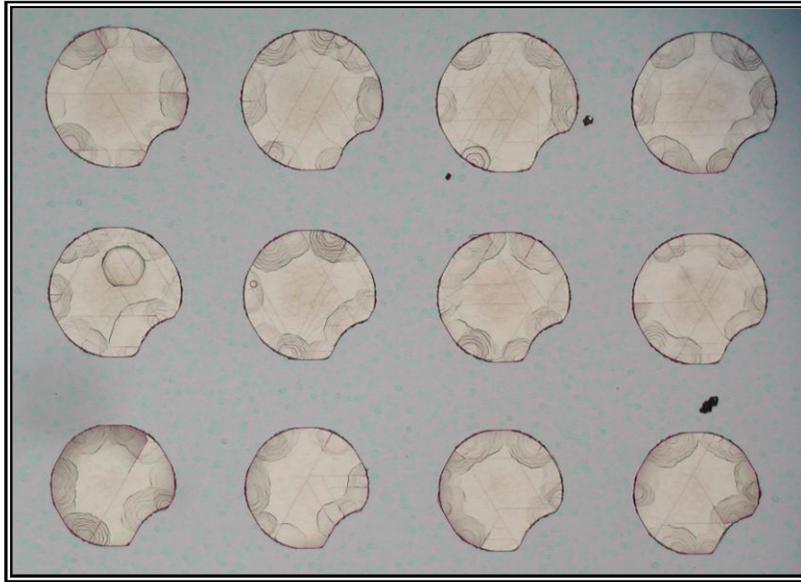
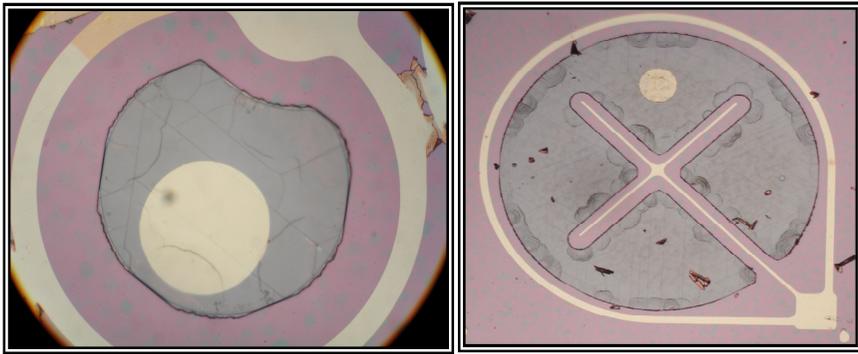


그림 2.3.5 선택성장된 이중접합구조의 표면 광학사진

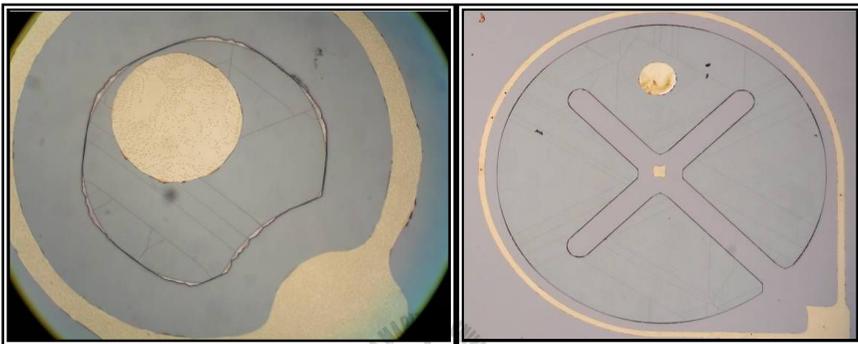
SiO₂가 완전히 제거된 이중접합구조는 p형 전극과 n형 전극을 형성 위하여 metal mask를 사용하여 metal 노광작업을 하였다. 우선 PR(photoresist)을 도포하기전 기판 표면을 소수성으로 바꿔주어 PR과 기판의 접착력을 향상시키기 위하여 HMDS (hexamethyldisilane)를 먼저 도포한 후 PR(AZ5214) 용액을 도포하였으며 30초간 3000 rpm으로 coating 하였다. 본 연구에서는 contact 방식의 aligner 장비를 이용하였고 positive PR용액을 사용하였다. PR coating한 시료는 90 °C 10분간 soft baking 하였으며, exposure은 8 W/cm²로 10 초간 하였다. MIF500 developer 용액에 시료를 넣어 2분 30초간 develop 한 후 120 °C에서 10초간 hard baking 하여 metal mask를 형성하였다. e-beam을 이용하여 p형 전극과 n형 전극으로 모두 사용할 수 있고 저저항의 Omic 전극을 형성할 수 있는 Cr /Ni /Au를 증착하였다[41]. 5×10⁻⁶ Torr 이하의 진공상태에서 Cr target에 약 15

mA의 current를 걸어 소스가 충분히 녹았을 때 shutter를 열어 1 Å/sec정도의 증착율로 150 Å 정도 증착하였고, Ni target으로 바꾸고 약 75 mA의 current를 흘려 소스가 충분히 녹았을 때 shutter를 열어 1.0 Å/sec의 증착율로 150 Å 정도의 두께로 증착하였으며, 마지막으로 Au target으로 바꾸고 약 90 mA의 current를 흘려 소스가 충분히 녹았을 때 shutter를 열어 1.5 Å/sec의 증착율로 500 Å 정도의 두께로 금속을 증착하였다. 금속 증착이 끝난 후 시료는 아세톤에 넣어 약 5분간 초음파세척기를 이용하여 metal을 lift-off 하였다. Ohmic contact을 위하여 전극 후속 열처리는 thermal furnace을 이용하여 600 °C의 온도에서 약 5분간 N₂ 분위기에서 실시하였다. 후속 열처리 온도의 오차 범위는 ±1 °C이다. 그림 2.3.6는 후속 열처리를 실시한 시료 표면의 광학현미경 사진이다. AlGaN 활성층을 사용하였을 때 보다 AlGaN 활성층에 In을 혼합함으로써 crack과 표면의 결정질이 더 좋아진 것을 확인할 수 있다.





<AlGaIn 활성화층>



<Al(In)GaIn 활성화층>



그림 2.3.6 열처리를 실시한 시료의 광학사진

그림 2.3.7는 완성된 선택성장 Al(In)GaIn LED의 top-view 사진으로 chip 크기는 $350\ \mu\text{m} \times 350\ \mu\text{m}$ 이며 pad 직경은 $100\ \mu\text{m}$ 이다. SEM 측정 결과 선택성장이 매우 잘 되었음을 알 수 있지만 crack이 발생한 것으로 보아 성장이 두껍게 되었고 성장율이 빠른 것으로 판단된다. 그림 2.3.8는 선택성장 Al(In)GaIn LED의 단면 SEM 사진으로 각 층의 구분은 어렵지만 전체적인 두께는 약 $5\ \mu\text{m}$ 임을 확인할 수 있었다.

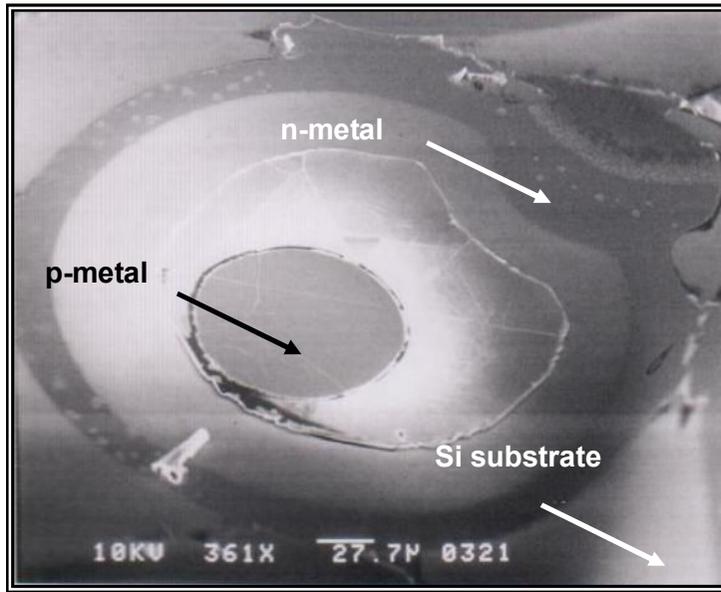


그림 2.3.7 완성된 Al(In)GaN LED의 SEM 사진

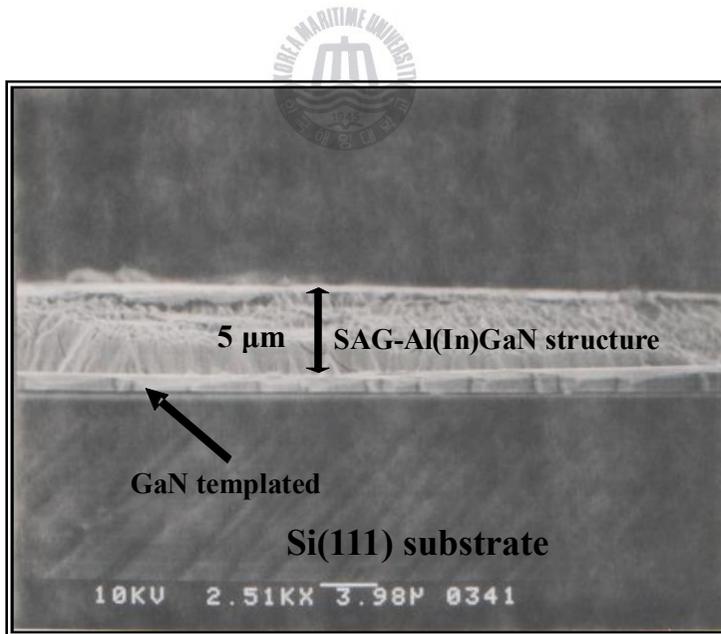


그림 2.3.8 선택성장된 Al(In)GaN LED의 단면 SEM 사진

3.4 Si 기판위에 성장된 HVPE LED 특성

완성된 소자는 wafer 상태로 I-V 특성을 조사하였다. 그림 2.3.9은 AlGaN LED와 Al(In)GaN LED의 I-V 특성 곡선을 보여 주고 있다. 이 결과로부터 n형 전극과 p형 전극 모두 Ohmic이 형성 된 것으로 판단된다. 또한, AlGaN LED 보다 활성층에 In을 혼합한 Al(In)GaN LED의 전기적 특성이 더 뛰어난 것을 확인할 수 있다.

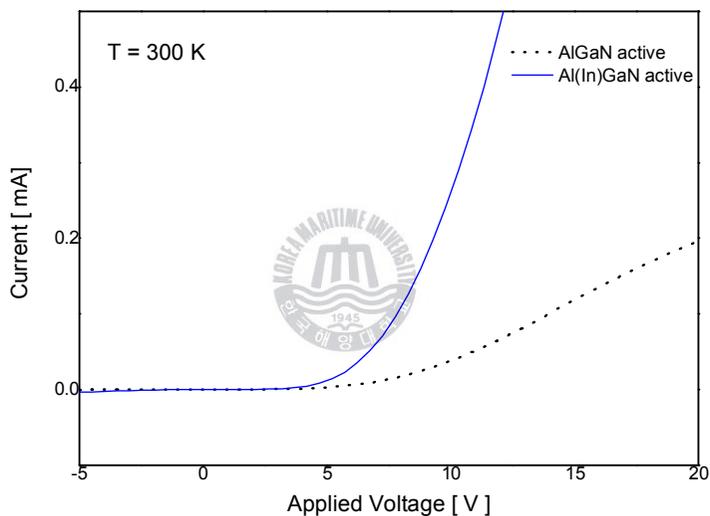


그림 2.3.9 SAG-LED의 I-V 특성 곡선

그림 2.3.10은 AlGaN LED와 Al(In)GaN LED의 EL 특성을 보여주고 있다. 실온에서 인가 전류를 8 Volt에서 22 Volt까지 변화시키면서 EL을 측정하였다.

AlGaN LED의 경우 EL 측정결과 440 nm 근처에서 강한 main peak이 관찰 되었으며, 이와 비교하여 AlGaN 활성층에 In을 추가한 Al(In)GaN LED의 경우 EL 측정결과 4개의 peak (420 nm 근처의 peak, 500 nm 근처의

peak, 550 nm 근처의 peak 그리고 600 nm 근처의 peak)이 관찰되었으며, 활성층에 In이 첨가 됨으로써 500 nm에서 600nm의 장파장 쪽의 peak가 강해지면서 370 nm에서 700 nm의 전 영역에 걸쳐 매우 넓은 반치폭을 가지는 EL 파장 특성을 보여주고 있다. 450 nm 내지 480 nm 영역의 피크는 p형 AlGaIn clad 층에 첨가된 Mg 원소에 의한 것으로 분석되며, 520 nm에서 560 nm 대의 peak 파장은 GaN 화합물에서의 N vacancy에 의한 것으로 분석된다. 그리고 590 nm에서 630 nm 영역의 peak는 AlGaIn clad 층과 활성층 사이의 계면에 존재하는 결함에 의하여 발생하는 것으로 추정된다. 또한, 600 nm 근처의 peak는 주입전압이 변화하여도 peak의 이동량이 거의 없음이 확인되었고, 420 nm, 500 nm, 650 nm 근처의 peak는 주입전압이 높아질수록 단파장으로 peak가 blue-shift되는 것이 관찰되었다. 이는 과도한 캐리어의 발생으로 인하여 전도대는 모두 filling되고, 흡수에 의한 천이가 전도대 바닥과 가전자대 꼭대기 사이에서 일어나지 않고 흡수단이 에너지적으로 위쪽으로 이동하는 것으로 판단된다.

일반적으로, 적색 빛에 해당되는 600 nm 파장 영역이 검출되기 위해서는 희토류 원소(예를 들어, Er, Eu 원소)를 첨가하여야 되는 것으로 보고 되고 있으나, 본 연구에서는 활성층 성장에 있어서 Al 원소 및 미소량의 In 원소를 이용하고 이를 HVPE 방법으로 성장시키는 제조 공정을 통해서, 기존의 청색, 황색, 녹색영역의 빛에 더하여 적색영역의 빛을 방출함으로써 이들이 혼합된 백색광을 방출하는 LED를 구현할 수 있는 것이다. HVPE방법으로 Si(111) 기판 위에 SAG-Al(In)GaIn LED 구조를 제작함으로써 모든 가시광 영역의 LED 제작과 visible spectrum을 통한 색 조절의 가능성을 확인할 수 있었고 full color display 구현이 가능해 질 것이다. 또한, LED 개발 분야에서 경쟁력 강화를 위한 핵심요소 기술의 도출이 가능할 것으로 기대된다.

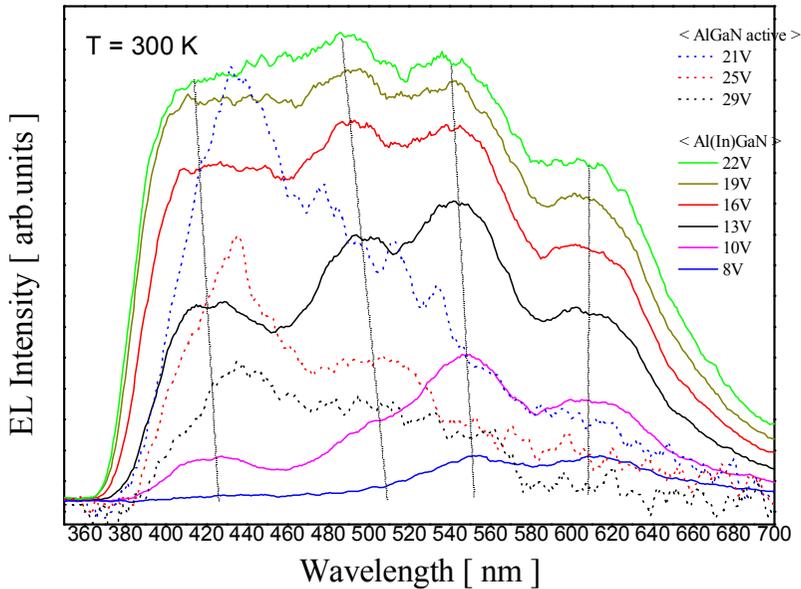


그림 2.3.10 SAG-LED EL 특성



그림 2.3.11은 주입전압에 따른 4개의 peak의 혼합 비율을 보여주고 있다. 그림 2.3.11의 그래프를 보면 주입전압이 낮을 경우에는 550 nm와 600nm의 장파장 peak의 intensity가 높게 증가 하지만, 주입전압이 높아짐에 따라 420 nm와 500 nm peak의 intensity가 높아짐을 보여준다. 실제 EL 측정시 관찰되는 색 또한 녹색과 황색, 적색이 서로 혼합된 색이 관찰되었으며, 주입 전압이 높아짐에 따른 청색, 녹색, 황색 그리고 적색 영역의 peak이 혼합되어 백색의 빛을 방출한다. 그림 2.3.12는 SAG-LED의 사진을 보여주며, 청색, 녹색, 황색 그리고 적색 영역의 빛이 방출되어 서로 혼합하여 백색의 빛이 방출되는 사진을 보여준다. 그림 2.3.12(a)의 AlGaIn LED의 경우 EL 측정결과에서 보듯이 440 nm peak 상대적으로 강하여 청색의 빛이 강한 백색의 빛이 방출되며 In의 혼합된 그림 2.3.12(b)의 Al(In)GaN LED의 발광사진이 그림 2.3.12(a)보다 더 백색에 가까우며 더 뛰어난 발광강도를

보였다.

본 연구를 통하여 Si 기판에 HVPE를 이용한 LED 제작 가능성에 관하여 조사해보았다. 먼저 Si 기판에 HVPE로 안정된 LED를 형성하기 위해서는 Si 기판의 에칭 문제를 최소화 하기 위하여 GaN templated 기판이 필수적이며 이는 MOCVD에 의해 해결 되어야 할 것으로 판단된다. 이러한 기판이 해결되면 HVPE에 의한 성장 조건의 최적화에 의해 낮은 가격이며서 고품질의 LED 제작 가능성이 매우 클 것으로 판단된다.

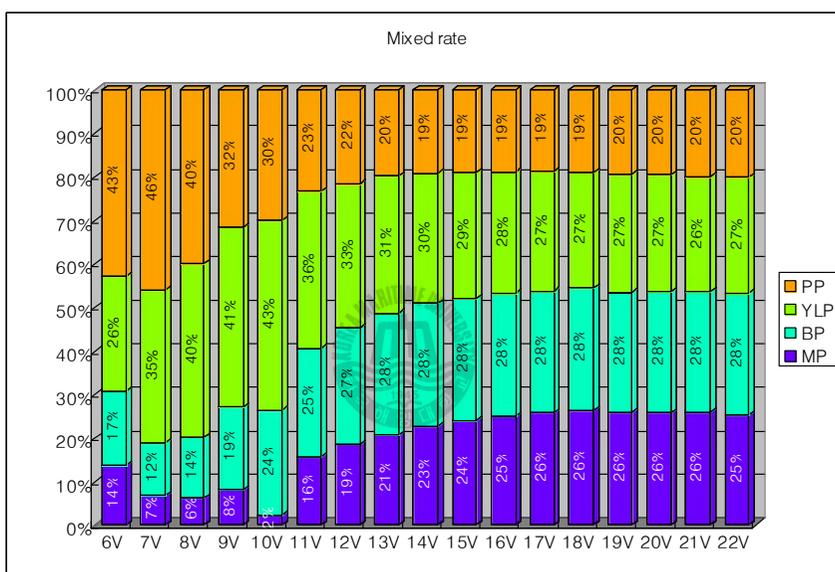


그림 2.3.11 Al(In)GaN LED의 주입전압에 따른 peak의 혼합비율

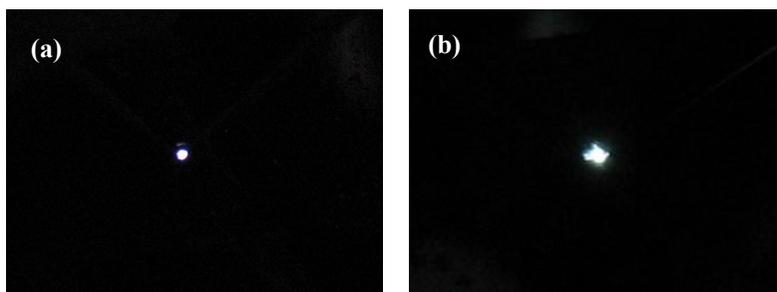


그림 2.3.12 SAG-LED 발광사진

(a) AlGaN LED, (b) Al(In)GaN LED

3.5 결 론

본 연구에서는 GaN templated Si(111) 기판 위에 혼합소스 HVPE 방법에 의한 선택성장을 이용하여 LED 구조를 성장 시켰다.

선택성장된 이중접합구조의 SEM 측정 결과 성장된 전체 두께는 약 5 μm 이며 선택성장이 매우 잘 형성된 것을 확인할 수 있었고, AlGaIn 활성층을 사용하였을 때 보다 AlGaIn 활성층에 In을 혼합함으로써 crack과 표면의 결정질이 더 좋아진 것을 확인할 수 있다. 하지만 선택성장된 DH epi의 가장자리 부분이 평평하지 않고 두께가 불균일하게 성장되었으며, crack이 발생한 것으로 보았을 때 AlGaIn clad층이 두께가 두껍게 성장되었고 성장률이 매우 빠른 것으로 판단되며, AlGaIn 결정의 Al조성이 균일하지 않으며 성장이 끝난 후 상온으로 냉각 시키는 과정에서 Si 기판과 그 위에 성장된 층과의 열팽창계수의 차이로 인하여 crack이 발생한 것으로 추측된다. 완성된 소자의 I-V 특성 측정결과 n형 전극과 p형 전극 모두 Ohmic이 형성 된 것으로 판단되며, AlGaIn LED 보다 InAlGaIn LED의 전기적 특성이 더 뛰어난 것을 확인할 수 있다. EL 측정결과 AlGaIn LED의 경우 440 nm 근처에서 강한 main peak이 관찰 되었으며, 이와 비교하여 AlGaIn 활성층에 In을 추가한 Al(In)GaIn LED의 경우 EL 측정결과 4개의 peak가 관찰되었으며, 활성층에 In이 첨가 됨으로써 500 nm에서 600nm의 장파장 쪽의 peak가 강해지면서 매우 넓은 반치폭을 가지는 EL 파장 특성을 보여주고 있다. 주입전압이 낮을 경우에는 550 nm와 600nm의 장파장 peak의 intensity가 높게 증가 하지만, 주입전압이 높아짐에 따라 420 nm와 500 nm peak의 intensity가 높아지며, EL 측정시 관찰되는 색 또한 녹색과 황색, 적색이 서로 혼합된 색이 관찰되었으며, 주입 전압이 높아짐에 따른 청색, 녹색, 황색 그리고 적색

영역의 peak이 혼합되어 백색의 빛을 방출한다.

본 연구에서는 HVPE 방법으로 LED 구조를 성장시켰으며, 활성층으로 Al 원소 및 미소량의 In 원소를 사용하여 기존의 청색, 황색, 녹색영역의 빛에 더하여 적색영역의 빛을 방출함으로써 이들이 혼합된 백색광을 방출하는 LED를 구현할 수 있다.



III. 결론

본 논문은 HVPE법에 의한 Si 기판 위의 질화물 반도체 성장 및 응용에 관한 연구로서 Si 기판위에 (1-101)면을 갖는 후막 GaN층 성장과 Si 기판 위에 성장된 InGaN 마이크로 구조의 상변화 그리고 Si 기판위에 SAG-LED에 관하여 조사하였다.

우선적으로, Si 기판위에 (1-101)면을 갖는 후막 GaN층 성장에 관한 연구로서 KOH 용액에 의한 에칭한 결과 에칭 시간에 따라서 좌우 에칭 폭은 큰 변화를 보이지 않고 에칭 깊이는 에칭 시간에 큰 의존성을 보이는 것으로 확인되었으며, 에칭 시간이 180초 일 때 $0.33\mu\text{m}$, 360초일 때 $0.71\mu\text{m}$ 그리고 450초 일 때 $1.08\mu\text{m}$ 임을 확인할 수 있었다. 8° -off Si (100)을 7분간 에칭한 시료 위에 MOCVD 방법으로 GaN template 층을 성장시킨 후 다양한 조건에서 HVPE 결정 성장을 실시하였으나 대부분의 경우 실리콘 기판이 에칭되는 결과를 보였으며 온도를 900°C 이하에서 성장을 실시하는 경우 실리콘 기판의 에칭을 방지할 수 있음을 확인하였다. 그러나 GaN는 1050°C 이상의 고온에서 성장하는 경우가 그 결정질이 우수하기 때문에 MOCVD에 의한 GaN template 제작 시 AlN/GaN 또는 AlN/InGaN 또는 이들 간의 초격자 구조 등을 이용하여 HVPE의 고온에서 견딜 수 있는 template 제작 조건을 확립하는 것이 중요할 것으로 판단한다. 또는 에칭이 되지 않는 비교적 낮은 온도인 900°C 이하에서 GaN를 두껍게 성장하고 습식에칭을 이용하여 실리콘 기판을 완전히 제거한 후에 저온 성장된 GaN template을 기판으로 하여 고온에서 GaN를 재성장하는 2단계 HVPE

성장법도 실리콘 기판의 에칭 문제를 해결할 수 있는 하나의 대안이 될 수 있을 것으로 판단한다. HVPE법으로 870 °C의 성장온도에서 (1-101) GaN층 성장을 하였고, 성장된 두께는 평균적으로 약 55 μm 정도로서 결정 방향이 (0001)면이 아닌 (1-101)면으로 확인 할 수 있었다. 상온에서 측정된 CL 스펙트럼의 결과 눈에 띄는 불순물은 보이지 않고 거의 donor bound exciton (DBE) 근방에서의 천이 결과를 보이고 있다. CL 스펙트럼의 반치폭은 윗부분, 중간부분 그리고 아랫부분이 각각 120 meV, 125 meV 그리고 131 meV정도의 값을 보임으로서 거의 성장 초기부터 균일한 결정질의 후막 GaN 결정이 형성되고 있음을 확인할 수 있었다. 그러나 후막 (1-101) GaN 성장에 있어서 평탄한 표면을 얻기가 매우 어려우며 성장 두께가 두꺼워질수록 표면이 매우 거칠게 성장된다. 향후 다양한 실험을 통하여 최적화된 조건으로 실험을 한다면 표면의 평탄도를 보다 좋게 할 수 있을 것으로 생각하며 저온에서 성장한 (1-101) GaN template로부터 실리콘 기판을 에칭에 의해 제거한 후에 다시 고온에서 HVPE 재성장을 실시하고 결정 성장이 완료된 후 기판의 표면을 polishing 처리한다면 MOCVD나 MBE에 의한 박막 성장을 위한 기판으로 충분히 사용할 수 있을 것으로 판단된다.

다음으로, Si 기판 위에 성장된 InGaN 마이크로 구조의 상변화에 관한 연구로서 혼합소스 HVPE 방법으로 r-사파이어, c-사파이어, Si(111) 기판들 위에 InGaN 마이크로 구조물들을 형성하였다. r-사파이어의 경우에는 650 °C에서 밀도가 높은 나노 스케일의 육각 기둥들이 특정 방향으로 정렬되어 형성됨을 확인하였다. 온도에 따른 일반적인 경향은 기판의 종류에 크게 관계없이 성장온도가 증가함에 따라 InGaN 구조들의 전체적인 형태는 몇 개의 뾰족한 다리들이 뭉쳐진 다발 형태 (torpedo)에서 육각 기둥 형태의 다리들이 많이 뭉쳐진 형태로 변하는 것을 확인하였다. 특히, 성장온도가

800 °C일 때 InGaN 마이크로 구조물은 tetrapod 구조를 형성하며 각각의 다리는 육각 기둥의 형태로 형성되었다. 마이크로 구조물들의 형성 메커니즘은 650 °C부터 750 °C까지의 온도 범위와 800 °C에서 서로 다른 양상을 보이고 있음을 확인하였다. XPS 측정을 통하여 성장온도가 650 °C, 700 °C, 750 °C 그리고 800 °C일 때 각각 44 %, 37 %, 27 % 그리고 80 %의 In 조성비를 갖는 것을 확인하였으며 아마도 이는 InGaN 마이크로 구조물의 온도에 따른 형성 메커니즘의 차이에 의한 것으로 판단된다. 다양한 측정과 분석을 통하여 정확한 형성 메커니즘을 밝혀야 하지만 혼합소스 HVPE 법에 의해 성장된 3차원 InGaN 마이크로 구조물들은 다양한 소자에 응용이 가능할 것으로 예상된다.

마지막으로, Si 기판 위의 SAG-LED에 관한 연구에서는 MOCVD 방법으로 성장된 GaN templated Si(111) 기판 위에 혼합소스 HVPE 방법에 의한 선택성장을 이용하여 LED 구조를 성장 시켰다. 이때 활성층은 AlGaIn층과 AlGaIn 활성층에 In을 혼합하여 그 특성을 비교관찰 하였다. 성장이 끝난 DH층 표면의 광학현미경 사진 관찰 결과 AlGaIn 활성층을 사용하였을 때 보다 AlGaIn 활성층에 In을 혼합하였을때의 결정질이 더 좋아진 것을 확인할 수 있었고 I-V 측정결과 역시 AlGaIn 활성층에 In을 혼합하였을때의 전기적인 특성이 더 뛰어난 것을 확인할 수 있었다. 단면 SEM 측정결과 DH층의 두께는 약 5 µm 정도로 성장되었다.

AlGaIn LED의 경우 EL 측정결과 440 nm 근처에서 강한 main peak이 관찰 되었으며, 이와 비교하여 AlGaIn 활성층에 In을 추가한 Al(In)GaIn LED의 경우 EL 측정결과 4개의 peak (420 nm 근처의 peak, 500 nm 근처의 peak, 550 nm 근처의 peak 그리고 600 nm 근처의 peak)이 관찰되었으며, 활성층에 In이 첨가 됨으로써 500 nm에서 600nm의 장파장 쪽의 peak가

강해지면서 370 nm에서 700 nm의 전 영역에 걸쳐 매우 넓은 반치폭을 가지는 EL 파장 특성을 보여주고 있다. 450 nm 내지 480 nm 영역의 피크는 p형 AlGaIn clad 층에 첨가된 Mg 원소에 의한 것으로 분석되며, 520 nm에서 560 nm 대의 peak 파장은 GaN 화합물에서의 N vacancy에 의한 것으로 분석된다. 그리고 590 nm에서 630 nm 영역의 peak는 AlGaIn clad 층과 활성층 사이의 계면에 존재하는 결함에 의하여 발생하는 것으로 추정된다. 또한, 600 nm 근처의 peak는 주입전압이 변화하여도 peak의 이동량이 거의 없음이 확인되었고, 420 nm, 500 nm, 650 nm 근처의 peak는 주입전압이 높아질수록 단파장으로 peak가 blue-shift되는 것이 관찰되었다. 이는 과도한 캐리어의 발생으로 인하여 전도대는 모두 filling되고, 흡수에 의한 천이가 전도대 바닥과 가전자대 꼭대기 사이에서 일어나지 않고 흡수단이 에너지적으로 위쪽으로 이동하는 것으로 판단된다. 일반적으로, 적색 빛에 해당되는 600 nm 파장 영역이 검출되기 위해서는 희토류 원소(예를 들어, Er, Eu 원소)를 첨가하여야 되는 것으로 보고 되고 있으나, 본 연구에서는 활성층 성장에 있어서 Al 원소 및 미소량의 In 원소를 이용하고 이를 HVPE 방법으로 성장시키는 제조 공정을 통해서, 기존의 청색, 황색, 녹색영역의 빛에 더하여 적색영역의 빛을 방출함으로써 이들이 혼합된 백색광을 방출하는 LED를 구현할 수 있는 것이다. HVPE방법으로 Si(111) 기판 위에 SAG-Al(In)GaIn LED 구조를 제작함으로써 모든 가시광 영역의 LED 제작과 visible spectrum을 통한 색 조절의 가능성을 확인할 수 있었고 full color display 구현이 가능해 질 것이다. 또한, LED 개발 분야에서 경쟁력 강화를 위한 핵심요소 기술의 도출이 가능할 것으로 기대된다.

본 논문을 통하여 Si 기판에 HVPE를 이용한 질화물 반도체 성장 및 응용을 위한 가능성에 관하여 조사해보았고, 먼저 Si 기판에 HVPE로 안정된

GaN층을 성장하기 위해서는 Si 기판의 에칭 문제를 최소화 하기 위한 GaN templated 기판이 필수적이며 이는 MOCVD에 의해 해결 되어야 할 것으로 판단된다. 이러한 기판이 해결되면 HVPE에 의한 성장 조건의 최적화에 의해 낮은 가격이면서 고품질의 LED 제작 및 다양한 소자에 응용 가능성이 매우 클 것으로 판단된다.



참 고 문 헌

- [1] S. Nakamura, M. Senoh, S. Nagahama, N. Iwasa, T. Matsushita, T. Mukai, "Blue Laser and Light Emitting Diodes", Proc. 2nd Int. Symp., 371(1998)
- [2] S. Strite and H. Morkoç, J. Vac. Sci. Technol. B 10, 1237 (1992).
- [3] H. Morkoc, S. Strite, G. B. Gao, M. E. Lin, B. Sverdiov, M. Burns, "Large-band-gap Sic, III-V nitride, and II-VI ZnSe-based semiconductor device technologies", J. Appl. Phys. 76, 1363 (1994).
- [4] W.C. Johnson, J.B. Parsons and M.C. Crew, J. Phys. Chem. 36, 2561(1932)
- [5] H. P. Maruska and J.J. Tietjin, Appl. Phys. Lett. 15, 327 (1969)
- [6] H. Amano, N. Sawaki, I. Akasaki and Y. Toyoda, Appl. Phys. Lett., 48, 353 (1986)
- [7] S. Nakamura, Jpn. J. Appl. Phys. 30, L1705 (1991)
- [8] Kaufmann U, Kunzer M, Maier M, Obloh H, Ramakrishnan A, Appl. Phys. Lett. 72, 1326 (1998)
- [9] Amano H, Kito M, Hiramatsu K and Akasaki I, Jpn. J. Appl. Phys. 28, L2112 (1989)
- [10] Nakamura S, Iwata N, Seno M and Mukai T, Jpn. J. Appl. Phys. 31, 1258 (1992)
- [11] Davydov VY, Klochikhin AA, Seisyan RP, Emtsev VV, Ivanov SV, Bechstedt F, et al. Absorption and emission of hexagonal InN. Evidence of

narrow fundamental band gap. Phys Status Solids B 2002;229:R13

[12] W.C. Johnson, J.B. Parsons and M.C. Crew, J. Phys. Chem. 36, 2561(1932)

[13] H. P. Maruska and J.J. Tietjin, Appl. Phys. Lett. 15, 327 (1969)

[14] S. Nakamura, Jpn. J. Appl. Phys. 30, L1705 (1991)

[15] H. Morkoc Nitride Semiconductors and Devices Springer, Berlin, 1999.

[16] S.T. Kim, S.H. Chung, D.C. Moon : J, Korean Phys. Soc., 33 (1988) 6

[17] S. Nakamura and S. Fasol, The Blue Laser Diode, Springer, Berlin (1997).

[18] N. Duxbury, U. Bangert, P. Dawson, E.J. Thrush, W.V.d. Stricht, K. Jacobs and I. Moerman, Appl. Phys. Lett. 76, 1600 (2000).

[19] A. F. Wright and J. S. Nelson, Appl. Phys. Lett. 66, 3051 (1995).

[20] M. D. McCluskey, C. G. Van de Walle, C. P. Master, L. T. Romano and N. M. Johnson, Appl. Phys. Lett. 72, 2725 (1998).

[21] K. S. Park, J. S. Lee, M. Y. Sung and S. S. Kim, Jpn, J. Appl. Phys. 41,7317 (2002).

[22] S. Y. Kwon, H. J. Kim, H. Na, Y. W. Kim, H. C. Seo, H. J. Kim, Y. Shin, E. Yoon, Y. Sun, Y. H. Cho, J. W. Yoon and H. M. Cheong, J. Korean Phys. Soc. 46, 130 (2005).

[23] C. K. Kim, S. W. Lee, H .J. Lee and M. W. Cho, J. Korean Phys. Soc. 48, 1321 (2006).

[24] H. M. Kim, H. S. Lee, S. I. Kim, S. R. Ryu, T. W. Kang and K. S. Chung, Phys. Stat. Sol. (b) 241, 2802 (2004).

- [25] V. Srivastava, V. Sureshkumar, P. Puviarasu, K. Thangaraju, R. Thangavel and J. Kumar, *J. Crystal Growth* 275, 2367 (2005).
- [26] B. S. Simpkins, L. M. Ericson, R. M. Stroud, K. A. Pettigrew and P. E. Pehrsson, *J. Crystal Growth* 290, 115 (2006).
- [27] B. S. Xu, L. Y. Zhai, J. Liang, S. F. Ma, H. S. Jia and X. G. Liu, *J. Crystal Growth* 291, 34 (2006).
- [28] S. Kim, T. W. Kwon, J. Y. Kim, H. Shin and J. G. Lee, *J. Korean. Phys. Soc.* 49, S741 (2006).
- [29] W. I. Park, J. Yoo and G. C. Yi, *J. Korean. Phys. Soc.* 46, L1067 (2005).
- [30] S. S. Kim, H. J. Lim, H. Cheong, W. I. Park and G. C. Yi, *J. Korean. Phys. Soc.* 46, S214 (2005).
- [31] J. Y. Kim, H. W. Shim, E. K. Suh, T. Y. Kim, S. H. Lee, Y. H. Mo and K. S. Nahm, *J. Korean. Phys. Soc.* 44, 137 (2004).
- [32] S. W. Kim, M. Ueda, S. Fujita and S. Fujita, *J. Korean. Phys. Soc.* 45, L803 (2004).
- [33] H. M. Kim, H. Lee, S. I. Kim, S. R. Ryu, T. W. Kang, D. Y. Kim, K. S. Chung, J. P. Hong and Y. D. Woo, *J. Korean. Phys. Soc.* 45, S701 (2004).
- [34] S. M. Abrarov, T. W. Kang, Sh. U. Yuldashev, V. Yu. Sokolov, T. W. Kim and Y. D. Woo, *J. Korean. Phys. Soc.* 45, S577 (2004).
- [35] H. S. Ahn, K. H. Kim, M. Yang, J. Y. Yi, H. J. Lee, C. R. Cho, H. K. Cho, S. W. Kim, T. Narita, Y. Honda, M. Yamaguchi and N. Sawaki, *Appl. Surf. Sci.* 243, 178 (2005).
- [36] C.H. Chen, Y.F. Chen, Z.H. Lan, L.C. Chen, K.H. Chen, H.X. Jiang, J.Y.

Lin, Appl. Phys. Lett. 84 (2004) 1480.

[37] K. B. Nam, J. Li, M. L. Nakarmi, J. Y. Lin, and H. X. Jiang, Appl. Phys. Lett. 81 (2002) 1809.

[38] J. P. Ibbetson, P. T. Fini, K. D. Ness, S. P. DenBaars, J. S. Speck, and U. K. Mishra, Appl. Phys. Lett. 77 (2000) 250.

[40] M.E. Aumer, S.F. LeBoeuf, S.M. Bedair, M. Smith, J.Y. Lin, H.X. Jiang, Appl. Phys. Lett. 77 (2000) 821.

[41] M. Marques, L.K. Teles, L.M.R. Scolfaro, J.R. Leite, J. Furthmuüller, F. Bechstedt, Appl. Phys. Lett. 83 (2003) 890.

[41] T. Kim, M.C. Yoo, and T. Kim, "Cr/Ni/Au Ohmic Contacts to the Moderately Doped P- and N-GaN," MRS. Symp. Proc., 449 (Pittsburgh, PA: MRS, 1997), p. 1061.

