

理學碩士學位論文

혼합소스 HVPE법에 의해 선택성장된 a-plane
GaN/AlGaN 이중접합구조의 발광다이오드 제작과 특성
에 관한 연구

Study on the fabrication and characteristics of
selectively grown a-plane GaN/AlGaN double-
heterostructure by mixed-source HVPE



指導教授 梁 璿

2009年 2月

韓國海洋大學校 大學院

應用科學科 半導體物理專攻

洪 尙 賢

本 論文을 洪尙賢의
理學碩士 學位論文으로 認准함.

委 員 長 安 亨 洙 印

委 員 梁 璿 印



委 員 李 三 寧 印

2009年 2月

韓國海洋大學校 大學院

應用科學科 半導體物理專攻

목 차

Abstract

1. 서론	1
2. GaN/AlGaN 발광다이오드의 제작	6
2.1 혼합소스 HVPE	6
2.2 Multi-sliding boat system	14
2.3 Mask pattern	21
2.4 GaN/AlGaN 이중접합구조의 성장	28
3. GaN/AlGaN 발광다이오드의 특성 및 평가	50
3.1 구조분석 (Scanning Electron Microscope)	50
3.2 전류-전압 특성 (I-V measurement)	65
3.3 전류-광출력 특성 (Electroluminescence)	68
4. 결론	73
참고문헌	75

Study on the fabrication and characteristics of
selectively grown GaN/AlGa_N double-
heterostructure by mixed-source HVPE

Sang-Hyun Hong

Major in Semiconductor Physics

Department of Applied Science

Graduate School, Korea Maritime University

Supervised by Professor Min Yang



Abstract

In this paper, selective area growth (SAG) of a-plane GaN/AlGa_N double heterostructure (DH) has been performed on r-plane sapphire substrates by using mixed-source hydride vapor phase epitaxy (HVPE) with multi-sliding boat system. The SAG-GaN/AlGa_N DH is consisted of a GaN buffer layer, a Te-doped AlGa_N cladding layer, a GaN active layer, a Mg-doped AlGa_N cladding layer, and a Mg-doped GaN capping layer. The

electroluminescence (EL) characteristics show an emission peak wavelength of 438 nm with a full width at half maximum (FWHM) of approximately 0.64 eV at 20 mA. The I–V measurements show that the turn–on voltage of the SAG–GaN/AlGaN DH is 3.42 V at room temperature. We found that the mixed–source HVPE method with a multi–sliding boat system is one of promising growth methods for III–Nitride LEDs.



1. 서 론

근래의 광반도체 기술은 비약적인 발전으로 인해 고휘도 발광다이오드(LED : light emitting diode)를 이용하여 가시광선, 적외선, 자외선 등의 영역의 광을 구현하고 이를 이용하여 백색의 빛을 만들어 낼 수 있는 시대가 되었다. 인류의 역사적으로 빛은 모닥불에서, 등잔불, 가스등으로 발전해왔으며, 1879년에 와서는 에디슨이 발명한 탄소 필라멘트 백열전구에 이르기까지 인류와 함께 공존해오고 있다. 또한 1940년 초에는 발명된 초기 방전에 의해 생기는 자외선으로 할로인산칼슘 형광체를 여기시켜 가시광선으로 발광하는 형광등이 출현하였다. 형광등은 오늘날까지도 가정, 산업 등 인류의 생활에 빠질 수 없는 조명 중에 하나로 성장되었다. 하지만 급격한 산업발전에 따르는 오염물질과 환경문제, 그리고 석유고갈에 따르는 에너지문제에 직면하게 되어 형광등을 대체할 수 있는 조명광원의 필요성이 더욱더 높아지고 있는 실정이다. 이러한 필요성에 따라 대체광원으로 개발된 것이 차세대 조명으로 각광받고 있는 발광다이오드이다. 발광다이오드는 1962년 GaAsP 화합물 반도체를 기반으로 제작된 적색 발광다이오드가 시작이며, GaP:N 계열의 녹색 발광다이오드와 함께 오늘날까지 전자장치, 정보기기, 통신기기 등의 표시 및 화상용 광원으로 널리 이용되고 있다. 90년대 중반부터, GaN계 청색 발광다이오드가 개발되면서, 천연색 발광다이오드 디스플레이가 가능하게 되었으며, 현대생활에서 빠질 수 없는 필수적인 요소로 자리매김하고 있다.

화합물 반도체 발광다이오드 중 질화물 반도체계열은 넓은 에너지 밴드갭의 특성이 있어 가시광선에서 자외선 영역까지 넓은 범위의 광전자소자의 재료로서 각광받고 있다. 광전자소자로서 활용을 예로 들면, 핸드폰, PMP, PDA, MP3 등의 휴대용 전자기기의 액정표시소자와 일상생활에서 접하는 모니터 back-light unit 등을 들 수 있다. 이 외에도 옥외용 대형 전광판, 교통 신호등, 자동차 계기판, 항만, 공항, 고층 빌딩의 경고 및 유도등, 그리고 의료용 조명 등과 같은 매우 다양한 활용범위를 가지고 사용되고 있다.

질화물 반도체는 1986년 일본의 I.Akasaki 등이 AlN 버퍼층을 이용하여 양질의 GaN 결정을 성장하여 1987년에는 이를 이용한 최초의 MIS (metal insulator semiconductor) 구조의 발광을 보고하면서 그 발전의 계기가 되었다. 그 후 p-n 접합방식의 가장 큰 어려움이었던 p-type 도핑을 Mg를 이용하여 LEEBI (low-energy electron beam irradiation) 후처리를 통한 1991년 p-n 접합방식의 GaN 발광다이오드를 발표하였다[1-3]. 1994년에는 S. Nakamura 등이 저온에서 성장된 GaN 버퍼를 사용하여 양질의 GaN 박막을 성장하였고, 고효율의 GaN p-n 접합방식의 발광다이오드 및 레이저다이오드 (LD : laser diode)를 만들었다[4-9]. 그 후 발광다이오드는 양질의 InGaN/GaN 양자우물구조 (quantum well)를 활성층으로 하여 고휘도 청색 발광다이오드가 개발되면서 발광다이오드에 대한 연구가 급속도로 활성화 되었다.

GaN 결정 구조는 육방(Hexagonal)-GaN으로 표현되는 섬유아연석

(Wurtzite)구조 혹은 입방(Cubic)-GaN으로 표현하는 첨아연광(Zinc-blende)구조로 알려져 있다. 첨유아연석 구조는 [0001] (Ga극)과 [000-1] (N극)으로 구별된다. 일반적으로 GaN 계열의 반도체 성장층은 h-GaN으로 표현하는 첨유아연석구조의 특성을 갖는 기저면 즉, c-plane 사파이어 기판을 이용하여 성장을 하고 있다. III-V족 첨유아연석 화합물 반도체에서 분극은 광소자 및 전자소자에 많이 사용되는 이종접합 구조(Hetero Structure)상 매우 큰 영향을 미친다. 질화물 박막은 구성 및 변형 상태에 의한 분극 이후, 분극은 인접 층 사이의 접촉면에 불연속적으로 존재한다. 이런 분극변화는 고정전화와 결합하여 내부의 전기장을 증가시킨다. 즉, c-축은 자연분극과 변형을 수반한 압전분극의 영향으로 이종계면에서 강력한 전기장을 발생시킨다. 비록 외부의 도핑이 없는 전계효과 트랜지스터의 2차원적인 전기성 기체 형성에 있어서는 전기장이 이로울지는 모르지만 양자우물 구조의 발광 다이오드에 있어서는 양자우물에서 전자와 정공이 분리되는 원인이 된다. 이러한 분리는 발광수명을 단축시킨다. 또한, 발광 다이오드에 있어서 적색편이의 원인이 되며 광자 생성에 있어서도 내부 양자 효율이 크게 낮아지는 문제가 발생하게 된다. 따라서 고출력, 고휘도 발광 다이오드나 레이저 다이오드 등과 같은 광소자의 제작을 위해서는 압전기장을 감소시킬 수 있는 결정 방향에 대한 연구가 반드시 이루어져야 할 것으로 생각된다. 따라서 앞서 이야기한 종래의 연구에서 요구되는 필요성에 적극적으로 대처하기 위해서는 소자의 성능향상이 필수적이며 이를 위한 방법 중의 하나로 극이 없는 즉, 무극성

GaN의 성장이 요구되어지고 있다. 최근 이러한 연구는 분자선결정성장법 (MBE : Molecular Beam Epitaxy) [10] 또는 유기금속화합물기상증착법 (MOCVD : Metal-Organic Chemical Vapor Deposition) [11]으로 a-plane GaN의 성장이 보고 된 후부터 a-plane 성장 연구에 초점이 맞추어졌으며 현재에 이르러 ELOG(Epitaxial Lateral Over Growth) 방법에 의한 a-plane GaN[12,13]와 그와 관련된 발광 다이오드[14] 연구가 보고되고 있으나 a-plane GaN의 성장에 관한 세부적이고 체계적인 연구에 관련된 보고는 많지 않은 실정이다. 따라서 국내에서도 c-plane 사파이어 기판이 아닌 r-plane 등과 같이 새로운 면을 가지는 사파이어 기판 위에 a-plane [11-20]을 가지는 후막 GaN 결정 성장을 실시하여 반도체 막의 자연 분극에 의한 영향을 감소시키는 연구가 반드시 필요할 것으로 판단한다.

일반적으로 GaN를 기반으로 한 소자의 제작은 주로 c-plane [0001] 사파이어와, SiC, free-standing GaN 기판이 사용되고 있다. 그러나 c-축면을 가지는 결정면 위에 광소자를 제작하는 경우에는 spontaneous 및 piezoelectric polarization에 의해서 전자 정공의 재결합 효율이 낮아지는 단점이 있기 때문에 최근의 연구에서는 무극성 또는 반극성 이중접합(nonpolar/semipolar hetero) 구조에 관한 연구가 현저히 증가하고 있으며 유기금속기상성장법 (MOVPE : metal-organic vapor phase epitaxy)를 사용하여 r-plane 사파이어 기판과 a-plane SiC 기판 위의 a-plane GaN층 성장과 LiAlO₂ 기판 위의 m-plane

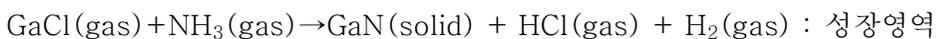
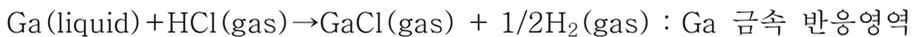
GaN층 성장에 대한 연구가 활발하게 진행되고 있다[15-20]. 그렇지만 반극성이나 무극성 GaN의 결정질은 c-축 방향의 GaN의 결정질에 비하여 threading dislocation이나 stacking faults 등의 결함밀도가 매우 높아서 이들 결함밀도를 줄이기 위해 여러 가지 연구들이 진행되고 있다 [21-23]. 특히 r-plane 사파이어 위에 a-plane GaN를 성장하는 경우에는 표면의 평탄도르 제어하는 것도 큰 문제가 되고 있다. 그렇지만 발광다이오드 구조에서 표면의 거칠기는 광추출효율 향상에 오히려 도움이 될 수도 있을 것으로 기대한다. 따라서 본 논문에서는 r-plane 사파이어 위에 a-plane GaN 결정면을 가지는 광소자의 구현을 시도함에 있어서 비교적 경제적인 성장방법중의 하나인 혼합소스 HVPE 결정 성장 방법을 이용하여 이중접합구조의 발광다이오드를 제작하였으며 그의 표면거칠기를 포함한 구조적 형상 및 광학적 특성에 대해서 알아보았다.

본 논문에서는 혼합소스 HVPE (hydride vapor phase epitaxy)방법으로 선택성장 GaN/AlGaIn 이중접합구조의 발광다이오드를 r-plane 사파이어 기판위에 제작하였다. 선택성장 GaN/AlGaIn 이중접합구조의 성장을 위해 mask와 multi-sliding boat system을 설계 및 제작하였다. GaN/AlGaIn 이중접합구조의 발광다이오드의 특성을 알아보기 위해 SEM을 통한 구조적분석과 전류-전압 측정(I-V : current-voltage measurement), 전류-광출력(EL : electroluminescence) 측정을 통하여 전기적, 광학적 특성을 평가하였다.

2. GaN/AlGaN 발광다이오드의 제작

2.1 혼합소스 HVPE

HVPE 방법은 III족 원소로 금속의 chloride 화합물을 사용하고 있는 역사적으로 오래된 성장방법이다. HVPE 방법은 1969년 H. P. Maruska 등에 의해 처음 연구가 시작 되었으며[24], GaCl과 NH₃를 비교적 고온에서 열 분배하여 GaN을 합성하므로 결정성장 속도가 빠르고 결정성이 좋은 GaN를 얻을 수 있는 장점이 있다. 이와 같은 일반적인 HVPE 방법의 성장 과정에서 HCl, GaCl, NH₃와 같은 gas를 이동시키기 위해 수송가스 (carrier gas)로는 주로 H₂, N₂ 등을 사용한다. 이런 기본적인 HVPE 내부의 gas 반응은 다음과 같다[25-28].



본 연구에서의 혼합소스 (mixed-source) HVPE 장비는 6개의 온도 영역을 가진 수평형의 furnace 구조를 가진다. 기존의 HVPE 장비를 이용하여 AlGaN 결정을 성장하기 위해서는 보통 멀티채널방식으로 Al 금속과 Ga 금속을 따로 장착하는 방법을 사용하기 때문에 장비와 공정단계

가 복잡해지고 비용과 시간 많이 드는 문제점이 있다. 즉, 기존의 HVPE 방법은 금속성 Ga에 HCl을 흘려보내 반응한 GaCl과 NH₃가 반응하여 GaN 결정을 성장하며, AlGaIn를 성장하기 위해서는 Al 금속에 HCl을 흘려 반응한 AlCl을 형성하는 영역과 GaCl을 형성하는 영역이 각각 위치해 있고 AlCl 및 GaCl이 NH₃와 반응하여 AlGaIn 결정을 성장하는 것이다. AlGaIn 결정을 성장하기 위한 기존의 HVPE 장비의 개략도를 그림 2.1.1에 보였다. 그림에서 볼 수 있듯이 Ga과 Al 소스영역이 따로 위치해 있어 장비 구조가 복잡해진다. 또한 HVPE 장치를 이용해 n-, p-형 질화물 반도체를 성장하려면 도핑 시 추가되는 도펀트 소스영역이 필요하기 때문에 HVPE 장비는 더욱 복잡하게 되며, Te 도핑 소스, Mg 도핑 소스의 비용 역시 경제적으로 일반화되어 있지 않다. 따라서 본 연구에서는 일반적으로 사용되고 있는 금속 소스를 III족 혹은 도펀트 소스로 이용하고자 하였으며 한 예로 그림 2.1.2 와 같이 Ga 금속에 직접 Al 금속을 넣어 일정한 온도에서 포화 상태를 만들고 이를 chloride화 시켜 III족 소스로 이용하여 AlGaIn 결정을 성장하는 혼합소스 HVPE 방법을 이용하였다. 그림 2.1.2는 혼합소스의 개략도를 나타내었고, 그림 2.1.3은 실제 보트에 혼합소스가 담겨진 사진이다.

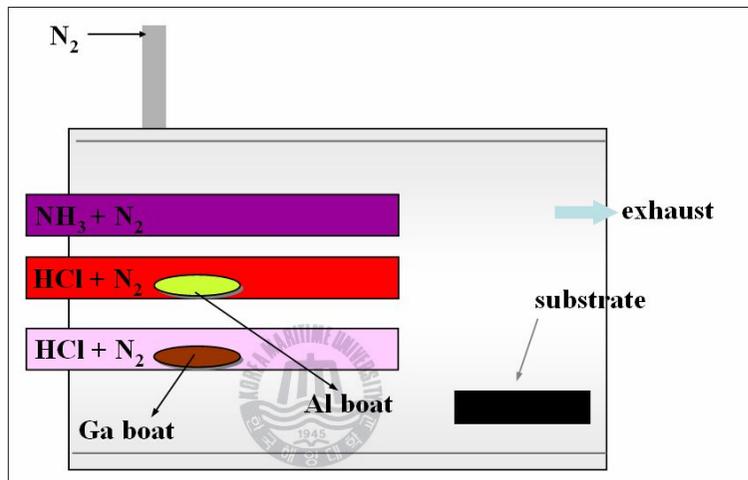


그림 2.1.1 3원소(ternary) 화합물을 성장하기 위한 기존의 HVPE 방법

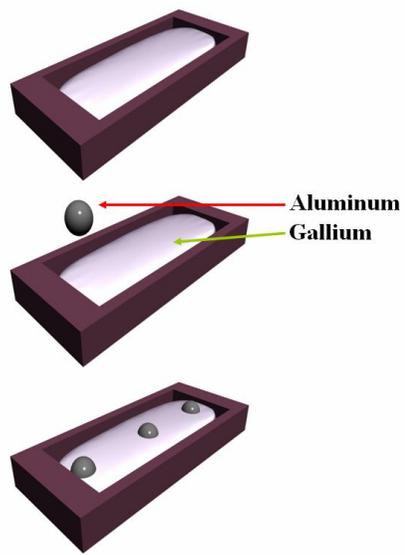


그림 2.1.2 혼합소스 개략도



그림 2.1.3 혼합소스가 실제 보트에 담긴 사진

그림 2.1.4 혼합소스 HVPE 방법의 개략도를 나타냈다. 반응관 내의 III족 원료 금속인 Al과 Ga이 혼합된 Al-Ga 혼합물과 기판을 배치하고, V족 원료 가스인 NH₃가스, Al-Ga 혼합물의 반응을 위한 HCl 가스 및 이들을 수송하기 위한 캐리어 가스를 반응관으로 공급하여 기판 상에 AlGa_xN 결정을 성장시킨다. 이때, 원료로 Ga 금속과 Al 금속의 원료 혼합물을 사용함으로써 혼합물의 온도를 용이하게 조절하고, 성장되는 AlGa_xN 결정의 Al과 Ga의 조성비를 조절할 수 있으며, Al의 반응성을 위한 HCl과 캐리어 가스를 별도로 필요로 하지 않게 된다. 따라서 앞에서 언급하였듯이 기존의 HVPE 장치에 비해 혼합소스 HVPE 방법은 경제적 측면과 다양한 실험이 가능하다는 매우 중요한 장점을 가지고 있다고 할 수 있다. 그림 2.1.5에 본 연구에서 이용한 HVPE 장비의 실제 사진이다. 가운데 전기로 부분과 퍼니스 내의 반응관, 왼쪽의 소스 가스 라인 부분, 오른쪽이 배기라인으로 구성되어 있다. 전기로는 6개의 각 영역을 온도 조절장치로 각각 조절할 수 있어서 소스영역과 성장영역의 온도를 각각 조절할 수 있으며 온도 오차 범위가 ±1℃ 미만으로 매우 안정하게 유지된다. 그리고 반응관 부분은 main N₂관, back N₂관, HCl 관, NH₃관, Ga보트, thermocouple관, NH₃관 끝에 사용하는 NH₃튜브(tube), wafer tray 그리고 성장 후 반응되지 않은 잔여물 제거를 용이하게 하기 위한 내관 등이 있다.

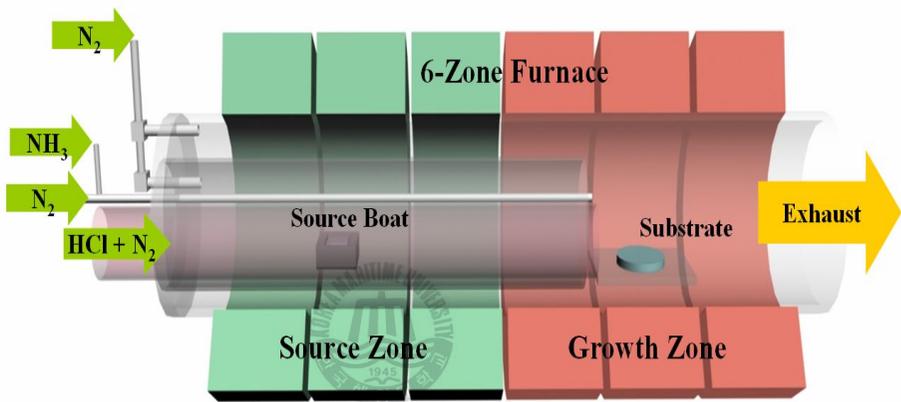


그림 2.1.4 혼합소스 HVPE 장치의 반응기 부분의 개략도



그림 2.1.5 혼합소스 HVPE 장치의 사진

혼합소스 HVPE 방법은 용액의 온도와 원자분을 조절에 의한 AlGaN의 Al 조성 변화, 그리고 도핑 농도 조절 등이 가능하여 InGaN 또는 InAlGaN 등의 다양한 질화물 반도체의 성장이 가능하다. 또한 간단한 reactor 구조와 control units에 의한 생산장비의 단가가 낮아지고 maintenance도 단순해진다. 물론 빠른 성장률에 의한 고속성장 및 후막 성장은 HVPE의 가장 큰 장점이라고 할 수 있다.



2.2 Multi-sliding boat system

Multi-sliding boat system은 주로 LPE (liquid phase epitaxy) 방법에서 많이 사용되는 시스템으로서 질화물 반도체 성장에서 적용은 본 연구가 처음이라고 판단된다. LPE방법과 HVPE 방법을 적절히 융합시킨, 본 연구의 multi-sliding boat system을 이용한 혼합소스 HVPE 방법은 질화물 반도체 LED 제작의 용도로 보면 그 의의가 매우 크다고 할 수 있다.

Multi-sliding boat system의 설계는 기본적으로 세가지 측면에서 고려되어야 한다. 먼저 HCl 가스가 용액과 반응하여chloride를 형성하여 multi-sliding boat를 지나면서 난기류를 생성하지 않도록 설계하여야 하며 multi-sliding boat 전부분에서 열흡수와 열 방사가 균일하도록 설계되어야 한다. 열 흡수와 열 방사는 흑연 (graphite) 자체의 열 전도율이 매우 좋으므로 그 자체가 온도를 균일하게 하는 역할을 할 수 있도록 길게 만들어 주는 것으로 해결 할 수 있다. 그리고 난기류의 발생은 뚜껑 부분을 매끄럽게 하고 평탄하게 하여 최대한 난기류를 억제할 수 있을 것이다. 마지막으로 고려되어야 할 사항으로 multi-sliding boat에서의 well 모양이다. 금속용액의 표면이 HCl과 많이 접촉할 수 있도록 가능한 얇고 넓은 well 모양이면 좋으나 반응관의 크기와 반응로의 온도 분포와 관련이 있으므로 이를 충분히 고려하여 설계를 하여야 한다.

본 연구에서는 5층을 연속적으로 성장할 수 있도록 boat가 설계되었

다. 그림 2.2.1은 multi-sliding boat system의 개략도이다. Multi-sliding boat system은 3부분으로 구성되어 있다. 먼저 용액을 담은 well 부분으로 가로 30 mm, 세로 260 mm, 높이 13 mm의 흑연보트에 30 mm × 24 mm × 10 mm의 well을 40 mm의 주기로 5개를 배치하였다. 두 번째로 보트 덮개 부분 (top plate)은 360 mm × 36 mm × 8 mm로 아래 well 부분을 완전히 밀폐하며 38 mm × 24 mm의 open 영역을 두어 top plate를 40 mm 이동할 때마다 각각의 well이 open될 수 있도록 고안하였다. 이때 top plate는 앞서 서술한 것과 같이 well 부분을 완전히 밀폐하면서 sliding이 가능하도록 하여 baking 시 각 well의 물질들이 기화되어 서로 혼합되지 않도록 하였으며 표면은 난기류를 발생하지 않도록 top plate의 열린 well 부분을 경사를 주어 설계하였다.

다음은 HCl inlet quartz tube가 연결되는 부분으로 본 장치에서는 HCl inlet quartz tube에 의해 top plate가 이동을 하게 된다. HCl inlet quartz tube의 끝 부분의 위치는 효율적으로 chloride를 형성하는데 매우 중요한 요소로서 본 장치에서는 well의 한쪽 끝에서 4 cm, 8 cm, 12 cm의 간격을 두어 위치를 조절할 수 있도록 설계하였다.

그림 2.2.2는 본 연구에서 사용한 multi-sliding boat의 실제 사진을 보여주고 있다.

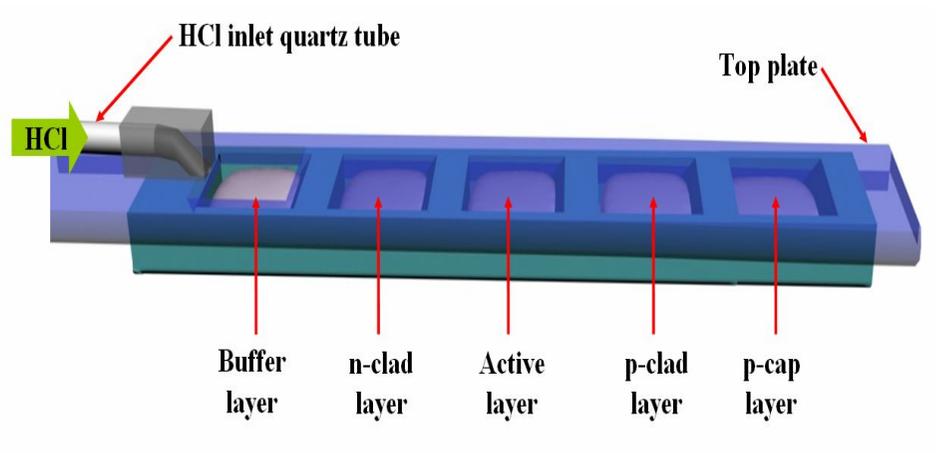


그림 2.2.1 multi-sliding boat system의 개략도



그림 2.2.2 multi-sliding boat의 실제 사진

그림 2.2.3에서 그림 2.2.10은 multi-sliding boat의 설계 도면을 나타내었다.

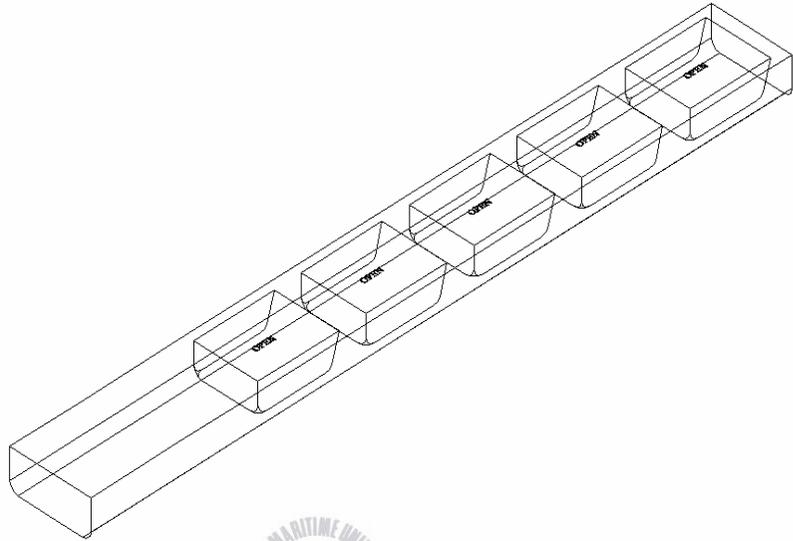


그림 2.2.3 multi-sliding boat well 부분

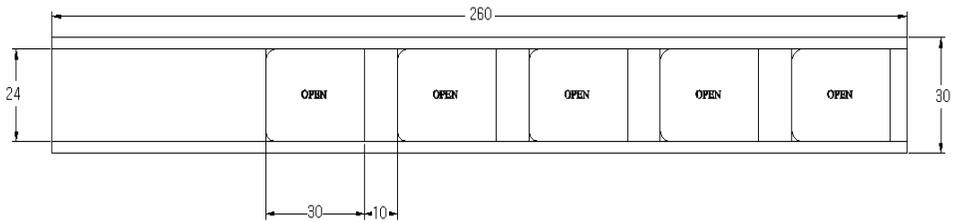


그림 2.2.4 multi-sliding boat well 부분 평면도



그림 2.2.5 multi-sliding boat well 부분 측면도

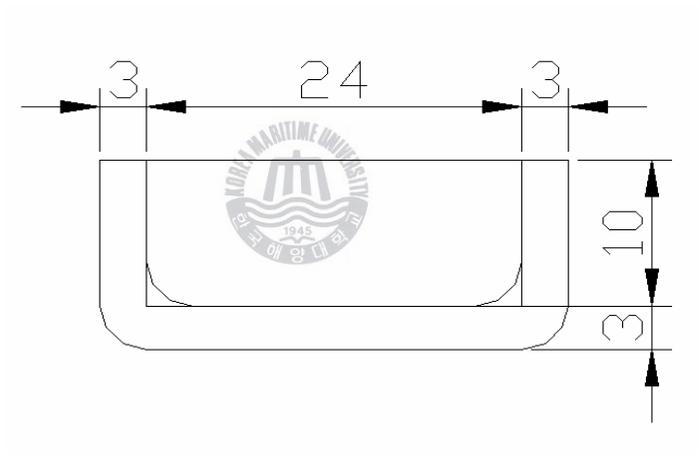


그림 2.2.6 multi-sliding boat well 부분 단면도

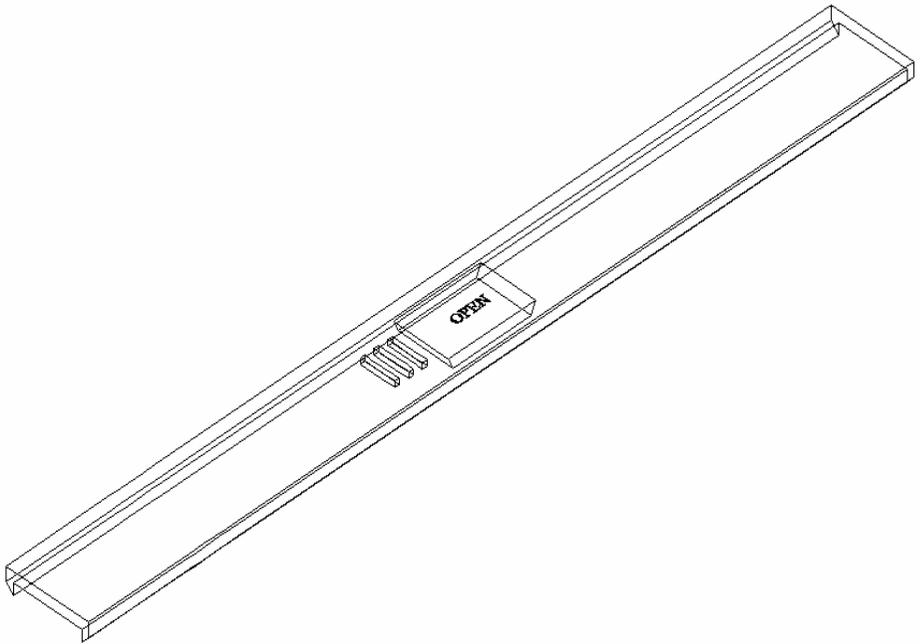


그림 2.2.7 multi-sliding boat top plate

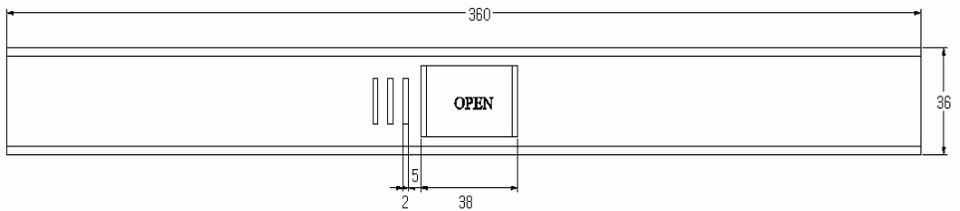


그림 2.2.8 multi-sliding boat top plate 평면도



그림 2.2.9 multi-sliding boat top plate 측면도

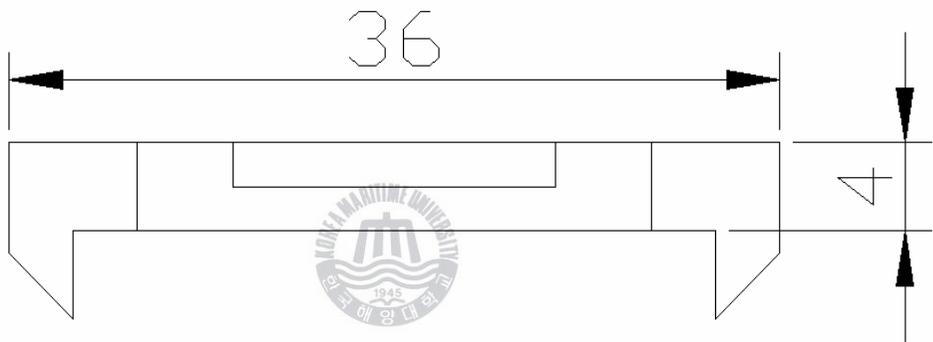


그림 2.2.10 multi-sliding boat top plate 단면도

2.3 Mask pattern

본 연구에서의 GaN/AlGaN DH LED chip의 크기는 각각 $350\ \mu\text{m} \times 350\ \mu\text{m}$, $200\ \mu\text{m} \times 200\ \mu\text{m}$, $1000\ \mu\text{m} \times 1000\ \mu\text{m}$, $2500\ \mu\text{m} \times 2500\ \mu\text{m}$ 로 하였고 3장의 mask가 필요한 구조로 설계되었다. Mask 설계의 기본방침은 HVPE에 의한 선택영역성장 (SAG : selective area growth) 과 공정에 가장 용이한 구조의 mask와 다양한 실험을 하나의 기판에서 얻을 수 있도록 설계하는 것이다. 따라서 LED의 양산과는 별개의 mask 구조로 설계되었다.

1차 mask는 선택성장을 위한 패턴 형성에 필요한 mask로서 각각 직경 $200\ \mu\text{m}$, $350\ \mu\text{m}$, $1000\ \mu\text{m}$, $2500\ \mu\text{m}$ 의 4가지 방식으로 설계되었다. SAG의 모양은 선택 성장 시 성장층의 방향성에 의한 영향을 최소화 하며 전류주입을 균일하게 하기 위하여 원 모양으로 설계되었다. 4가지 형태로 설계한 이유는 선택 성장시 횡방향 성장의 거리가 성장 시간에 의해 변화 하므로 이를 고려하여 2차 mask와 1차 mask의 간격을 두어 횡방향 성장에 의해 n형과 p형 전극 형성에 방해가 되지 않도록 하였다. 그림 2.3.1은 1차 mask인 SiO₂mask#1의 구조를 보여 주고 있다. Key의 위치는 조각 기판의 공정이 가능하도록 중심에 배치하였다. 그림 2.3.2은 실제 제작된 1차 mask의 모양을 보여 주고 있다.

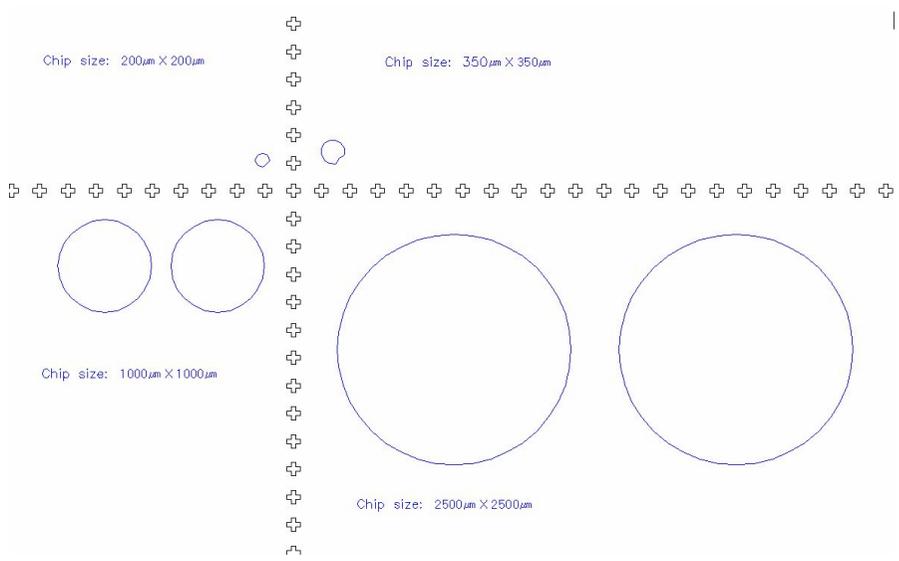


그림 2.3.1 1차 mask인 SiO₂mask#1의 구조

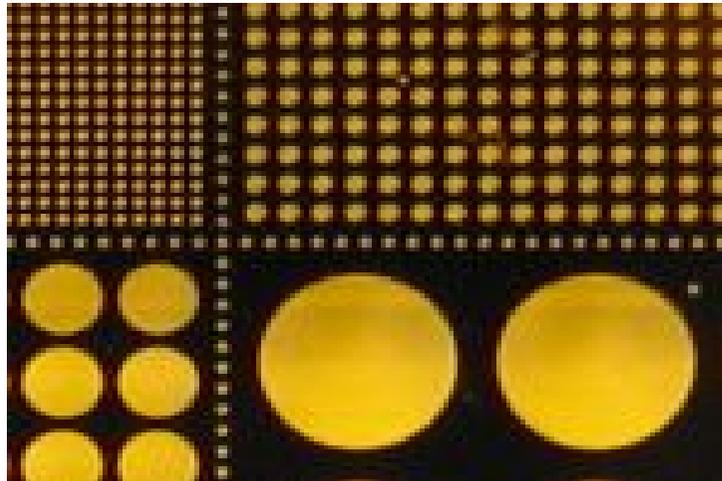


그림 2.3.2 실제 제작된 1차 mask의 모양

2차 mask는 transparent metal mask로서 1차 mask의 SAG 크기에 따라 4가지로 설계되었다. 투명전극의 크기는 최대의 면적과 포토 공정의 오차를 감안하여 SAG 성장이 끝난 후 p형 cap 층의 edge에서 투명전극 edge와의 간격을 두었다. 그림 2.3.3과 2.3.4는 2차 mask인 transparent metal mask #2의 구조와 실제 제작된 모양을 각각 보여 주고 있다.

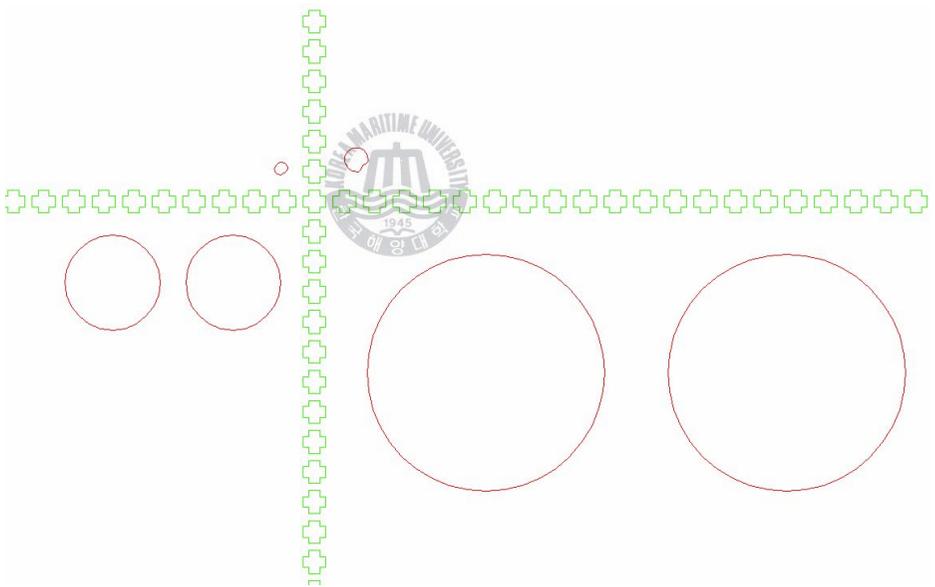


그림 2.3.3 2차 mask인 transparent metal mask #2의 구조

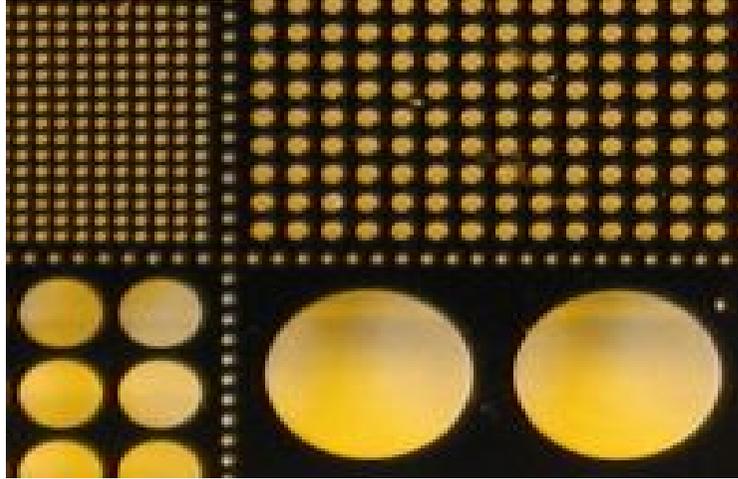


그림 2.3.4 실제 제작된 2차 mask의 모양

3차 mask는 p-n metal mask로서 chip의 크기를 각각 $350\ \mu\text{m} \times 350\ \mu\text{m}$, $20\ \mu\text{m} \times 20\ \mu\text{m}$, $1000\ \mu\text{m} \times 1000\ \mu\text{m}$, $2500\ \mu\text{m} \times 2500\ \mu\text{m}$ 로 구분지어 설계하였다. 그림 2.3.5와 2.3.6은 3차 mask인 p-n metal mask #3의 구조와 실제 제작된 모양을 각각 보여 주고 있다.

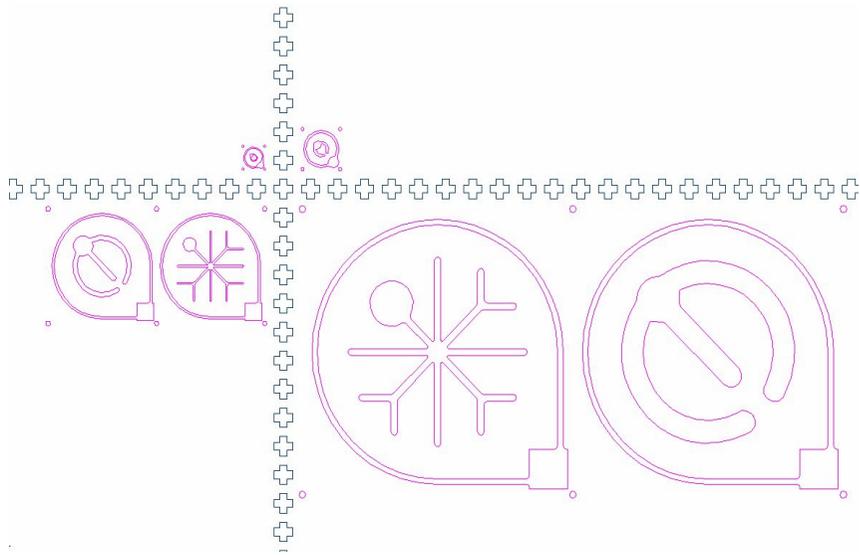


그림 2.3.5 3차 mask인 p-n metal mask #3의 구조



그림 2.3.6 실제 제작된 3차 mask의 모양

그림 2.3.7과 2.3.8은 실제 mask 사진과 3개의 layer를 겹쳐놓은 것을 볼 수 있다. Mask의 크기는 5인치로 하였다.

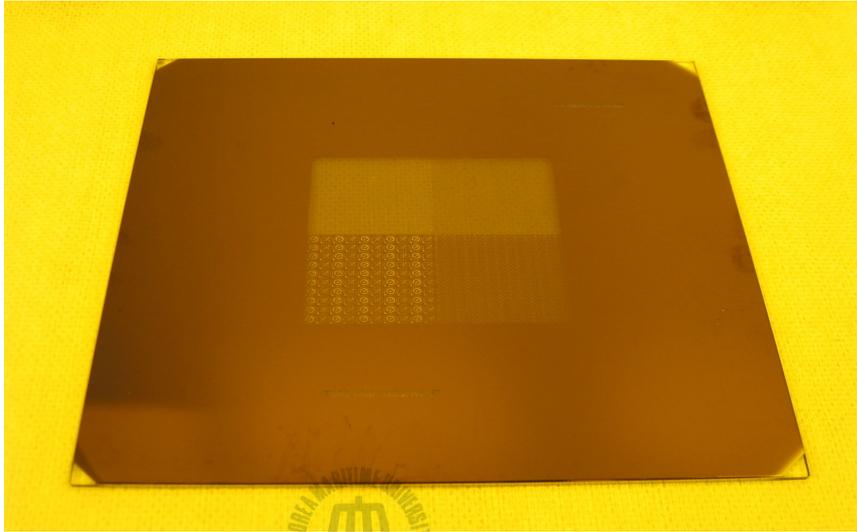


그림 2.3.7 실제 제작된 mask

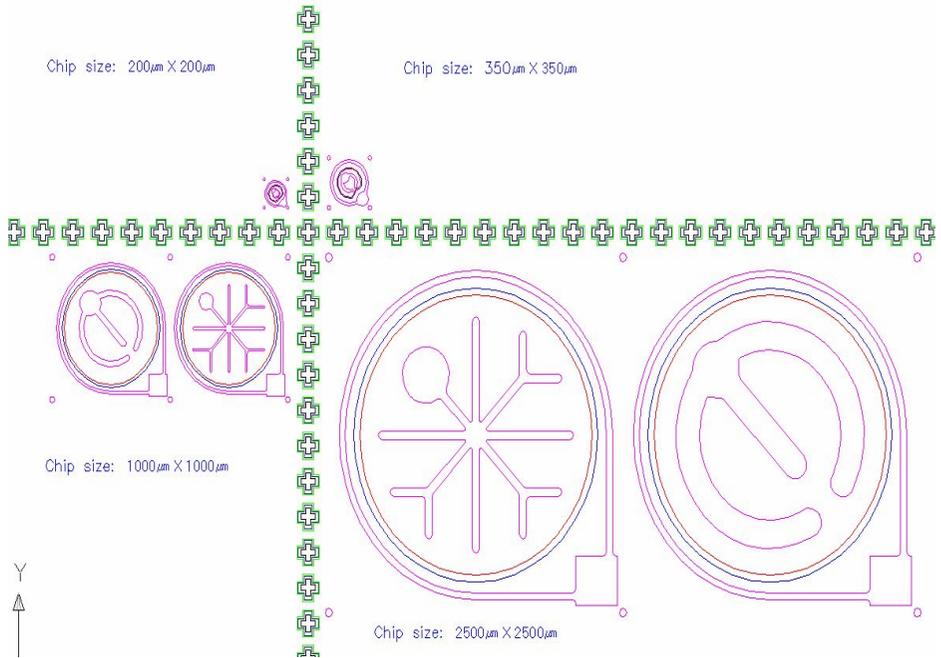


그림 2.3.8 세가지 layer를 겹친 모양



2.4 GaN/AlGaN 이중접합구조의 성장

발광다이오드의 가장 기본 구조인 DH 구조는 energy bandgap이 큰 물질을 cladding층으로 하고 energy bandgap이 작은 활성층을 양측에서 끼워 넣는 sandwich 형태로 적층하여 구성한다. 본 연구는 DH 구조의 성장을 기본으로 한다. 그림 2.4.1은 본 연구에서 채택한 GaN/AlGaN DH 구조의 개략적인 구조도이다. r-plane 사파이어 기판 위에 HVPE 방법으로 저온 GaN을 560 °C에서 성장시킨 후 820 °C에서 GaN을 연속으로 성장한다. 이들 층은 사파이어기판과 GaN 사이의 버퍼층 역할을 담당한다. 그 후 선택성장 구조로 GaN 버퍼층, Te 도핑된 AlGaN n-cladding 층, GaN 활성층, Mg 도핑된 AlGaN p-cladding 층, Mg 도핑된 GaN p-capping 층으로 구성되었다.

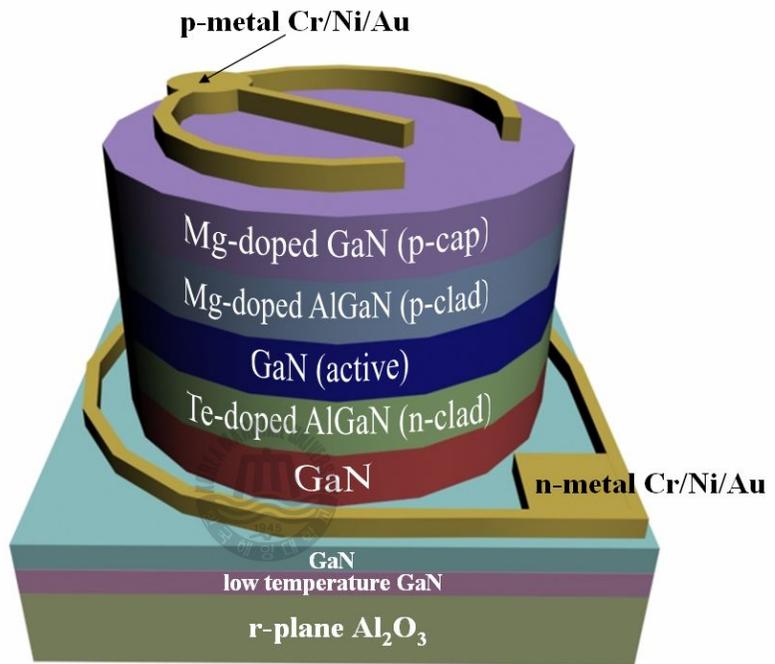


그림 2.4.1 GaN/AIGaN DH의 개략도

현재 청색 LED에서는 활성층을 감싸고 있는 cladding 층으로서 주로 GaN를 사용하고 있다. LED에서 내부양자효율을 높이기 위해서는 carrier confinement가 매우 중요하기 때문에 활성층과 cladding 층간의 에너지 밴드 off-set이 클수록 유리하다. 그렇지만 AlGaN 층의 성장이 GaN cladding 층의 성장에 비해서 여러 가지 어려움이 있다. 특히, p형 도핑에 문제가 많아서 현재 상용화되고 있는 LED는 GaN cladding 층을 사용하면서 활성층과 p형 GaN cladding 층 사이에 매우 얇은 p-AlGaN 층을 성장하여 carrier over-flow를 방지하는 구조를 사용하고 있다. 그러나 본 연구에서는 p-cladding 층 뿐만 아니라 n-cladding 층도 모두 AlGaN 층을 사용하기 때문에 carrier confinement를 위한 충분한 밴드 off-set을 구현할 수 있어 활성층에서의 내부양자효율을 크게 향상시킬 수 있다는 장점이 있다. 또한 백색광의 발광이 관측됨으로서 매우 중요한 요소 기술로서 판단된다. 따라서 본 연구에서는 cladding 층으로 AlGaN 층을 이용하였으며 Al의 조성비가 클수록 에너지 밴드갭이 커져 활성층의 광을 흡수 하지 않게 되며 활성층 보다 작은 굴절율을 갖게 됨으로써 캐리어의 제한을 용이하게 하고자 하였으며 발광 효율 등에도 큰 영향이 있으리라 판단된다.

선택성장 GaN/AlGaN 이종접합구조를 제작하기 위한 공정의 상세한 내용을 다음과 같이 7단계로 순서대로 요약하였다.

1) Wafer cleaning

기판은 아세톤에 5분 동안 초음파로 cleaning 하였으며 메탄올에 넣어 5분 동안 초음파 cleaning 한 후 DI water로 rinse 하였다. 산화막 제거를 위하여 불산에 1분간 에칭하였다. 그림 2.4.2는 wafer cleaning의 중요 공정 변수를 표시하였다.





그림 2.4.2 wafer cleaning

2) 2-step buffer layer 성장

웨이퍼 클리닝 후 r-plane 사파이어 기판 위에 HVPE 방법으로 버퍼층을 성장하였다. DH 구조의 고온 GaN와 사파이어 기판과의 격자 불일치를 줄여주기 위한 단계로서 처음에는 560 °C의 저온 GaN를 성장하고, 그 다음 단계로는 820 °C의 비교적 고온의 GaN를 버퍼층으로 성장하게 되었다. 그림 2.4.3은 2-step buffer layer 성장의 중요 공정 변수를 표시하였다. 2-step buffer layer의 단면과 표면 SEM 사진을 그림 2.4.4와 그림 2.4.5에 나타내었다.

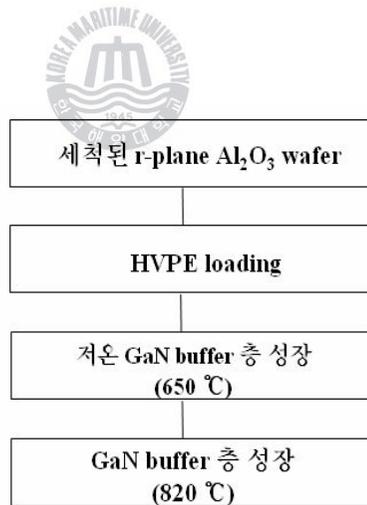


그림 2.4.3 2-step buffer layer 성장

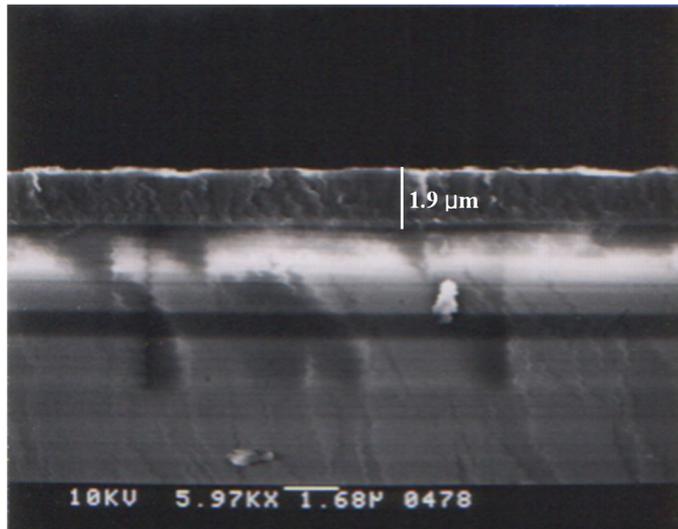


그림 2.4.4 2-step buffer layer의 단면 SEM 사진

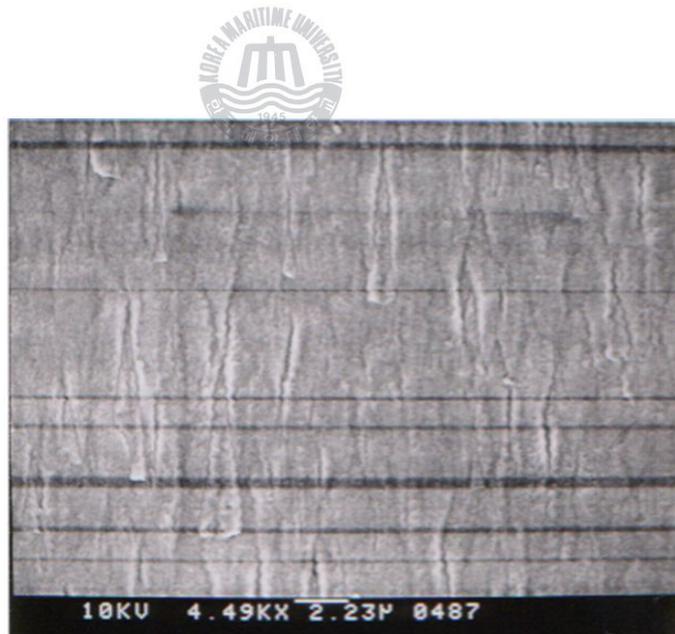


그림 2.4.5 2-step buffer layer의 표면 SEM 사진

3) SiO₂ 증착

선택 성장을 위한 mask로 SiO₂를 선택하였다. SiO₂의 두께는 증착 시간에 따라 변화시켜 최적의 선택 성장용 mask로 활용하였다. 일반적으로 Al은 SiO₂와 쉽게 반응하여 SiO₂상에 poly 형태의 결정이 올라가게 되므로 5층을 선택성장 하여야 하는 공정에서는 SiO₂ 조건이 매우 중요한 변수가 된다. SiO₂ mask의 역할이 불충분하여 SiO₂ 막 위에 poly 형태의 결정이 올라가게 되면 DH 성장이 끝난 후 lift-off가 되지 않아 metal 전극의 Ohmic의 형성이 어려우며 소자의 특성에 매우 큰 영향을 주게 된다. 그림 2.4.4는 SiO₂ 증착을 위한 중요 공정 변수를 표시하였다.



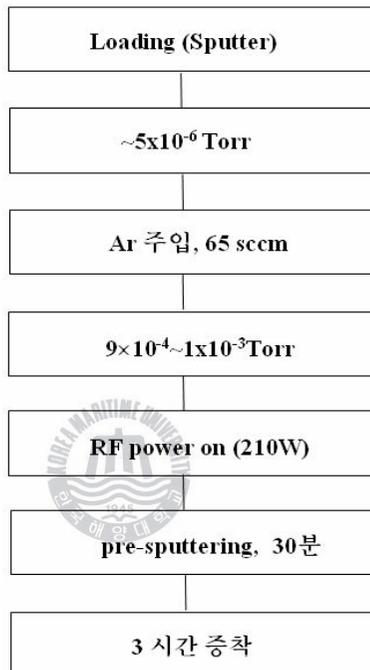


그림 2.4.4 SiO₂ 증착

Cleaning한 기판은 RF-sputter 장비를 이용하여 SiO₂를 증착하였다. 시료는 holder의 중앙에 위치시키고 진공을 5×10^{-6} Torr 정도로 한 후 Ar을 65 sccm 정도 흘려 진공도를 $9 \times 10^{-4} \sim 1 \times 10^{-3}$ Torr로 맞추고 RF power를 on하고 서서히 power를 증가시켜 210 W에서 증착 하였다. 이때 분홍빛의 플라즈마가 뜨면 pre-sputtering을 약 30분 정도 충분히 한 후 SiO₂ target의 shutter를 열어 시료 위에 SiO₂를 3시간 증착 하였다. 1시간, 2시간 10분, 3시간 증착 후 선택성장 한 결과 3시간의 경우가 가장 선택성이 좋았으며 이때 두께는 약 5000 Å으로 측정 되었다. 앞서 설명한 것과 같이 5층을 선택성장 하여야 하므로 두꺼운 층이 효과가 있는 것으로 판단된다. 그림 2.4.5은 본 연구에서 사용한 RF-sputter(6인치 target) 장비이다.





그림 2.4.5 RF-sputter system

4) SAG PR pattern 형성

본 실험실의 HVPE는 2인치 성장이 가능 하나 그 uniformity가 좋지 않아 조각 기판을 사용하고 있다. 2인치 기판을 4등분한 크기가 가장 적합하다. 따라서 SiO₂가 증착된 2인치 기판은 photo 공정을 하기 전 4등분한다. 4등분 한 시료는 각각 spin coater를 이용하여 PR을 coating 하였다. 시료와 PR 용액의 adhesion을 좋게 하기 위해서 HMDS를 이용하였으며 PR은 AZ5214 용액을 사용하였다.



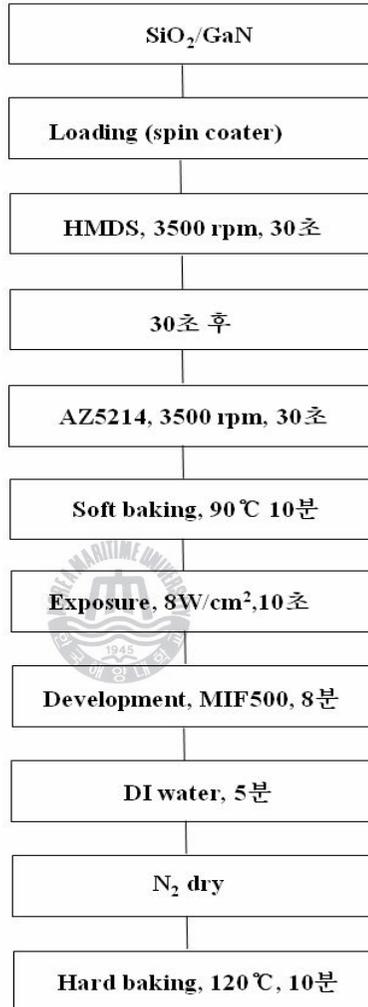


그림 2.4.6 SAG pattern PR 형성

HMDS와 PR AZ5214 용액은 각각 30초간 3000 rpm으로 coating 하였다. 이때 주의 할 점은 HMDS coating 후 30초 후에 PR을 coating 하였다. Soft baking은 90 °C 10분간 하였으며 align 하기 전 시료 뒷면에 묻은 PR을 제거하였다. 8 W/cm²로 10초 exposure하고 MIF500 developer를 이용하여 8분 동안 development 하였다. 현미경으로 PR이 완전히 development 됨을 확인한 후 120 °C에서 10분간 hard baking 하였다. 그림 2.4.6은 SAG pattern PR 형성을 위한 중요 공정 변수를 표시하였다.



5) SiO₂ 에칭

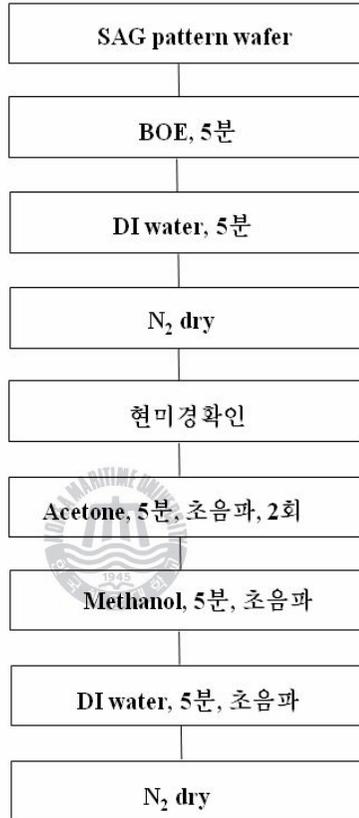


그림 2.4.7 SiO₂ 에칭

SAG PR pattern이 완성되었으면 SiO₂를 제거하기 위하여 BOE 용액에 5분간 에칭하여 pattern을 완성하였다. 그림 2.4.7에는 SiO₂ 에칭 공정 변수를 나타내었다. 이때 기포가 발생하여 pattern이 완전히 에칭이

안 될 수 있으므로 주의하여야 한다. 기포가 발생할 경우에는 기포가 기관으로부터 잘 떨어지지 않으므로 수 초 동안 초음파를 이용하여 해결하였다.

6) SAG-DH 성장

Multi-sliding boat의 첫 번째 well의 소스로 금속 Ga (6N) 20g을 넣었다. 두 번째 well의 소스로 Ga 25g과 금속 Al (5N) 0.5g, 금속 Te (5N) 0.17g을 혼합하였다. 세 번째 well의 소스로는 금속 Ga 25g을 넣었으며, 네 번째 well에는 Ga 25g과 금속 Al를 0.5g, 금속 Mg (3N) 0.08g을 혼합하였다. 다섯 번째 well의 소스로는 금속 Ga 20g과 금속 Mg 0.08g을 혼합하였다. Te, Al, Mg은 50 % HCl 용액에 에칭을 하여 cleaning 하였다. Multi-sliding boat에 소스를 채운 뒤 top plate를 덮은 후 HVPE에 loading하여 약 920 °C에서 각각의 소스들이 충분히 섞이도록 3시간 정도 soaking 하였다. 성장 전에는 다시 multi-sliding boat를 꺼내어 소스의 상태에 따라 표면을 살짝 닦아주었다. 표 2.4.1은 DH 성장시 각 소스들의 양을 나타낸 표이다.

	Buffer (GaN)	n-clad (Te-AlGaN)	Active (GaN)	p-clad (Mg-AlGaN)	p-cap (Mg-GaN)
Ga	20g	25g	25g	25g	25g
Al		0.5g		0.5g	
Te		0.17g			
Mg				0.08g	0.08g

표 2.4.1 DH 성장시 각 well의 소스의 양



DH 구조 성장 전에는 HVPE의 quartz나 boat에 남아있는 도펀트 등의 영향을 최소화하기 위하여 소스가 없는 boat와 quartz는 baking하여 사용하였다. GaN 층, Te-doped AlGaN cladding 층, GaN 활성층, Mg-doped AlGaN cladding 층 그리고 Mg-doped GaN capping 층의 모든 층의 소스영역 온도와 성장영역 온도는 각각 900 °C와 1090 °C로 일정하게 유지를 하여 성장 하였다. 그림 2.4.8에 온도 profile을 나타내었으며 그림 2.4.9는 공정 흐름을 나타내었다.

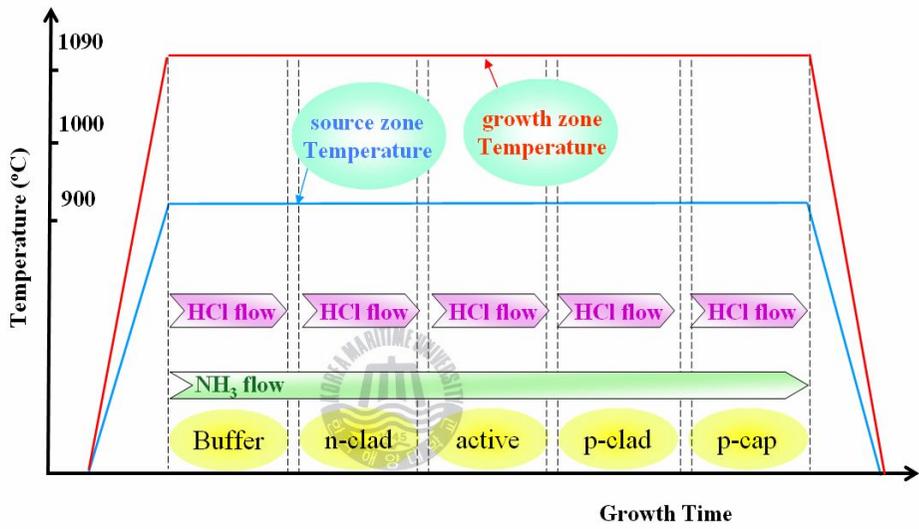


그림 2.4.8 온도 profile

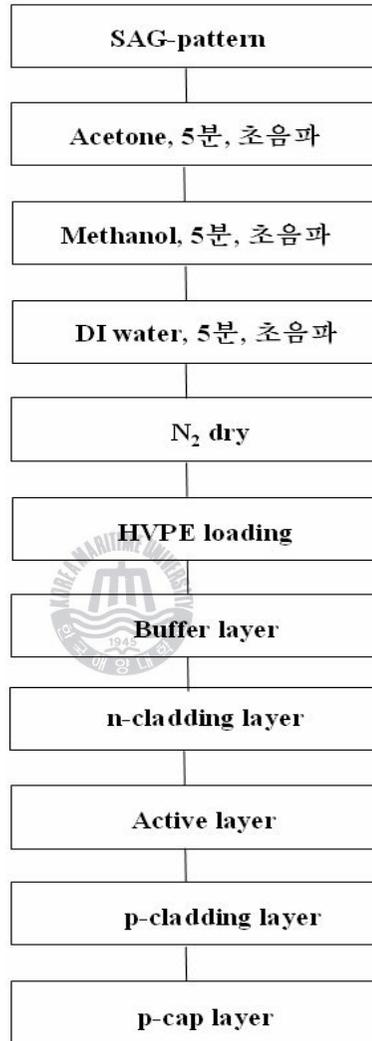


그림 2.4.9 DH 공정

7) 금속 증착

발광다이오드의 광 추출효율을 높이기 위해서는 효과적인 전류 주입 및 금속 전극의 형성이 중요하다. 수평 주입형 발광다이오드 방식에서 효율적인 전류의 확산을 위하여 n-type 및 p-type 질화물 반도체의 고농도 도핑이 필요하다. 그러나 p-type 도핑이 어렵기 때문에 소자 구동시 전류 확산이 전기적 또는 발광특성에 큰 영향을 주게 된다. 따라서 소자의 특성 향상을 위하여 보다 안정성이 뛰어난 ohmic contact이 필수적이다.

Mg 도핑된 GaN p-capping 층위에 성장된 금속은 Cr, Ni, Au의 순서로 e-beam evaporator 장비를 통하여 증착되었다. 전극 패턴모양은 앞서 언급된 마스크 설계 부분에서 설계도면에 보여진 대로 형성되었다. 그림 2.4.10은 금속 증착의 중요 공정 변수를 나타내었다.

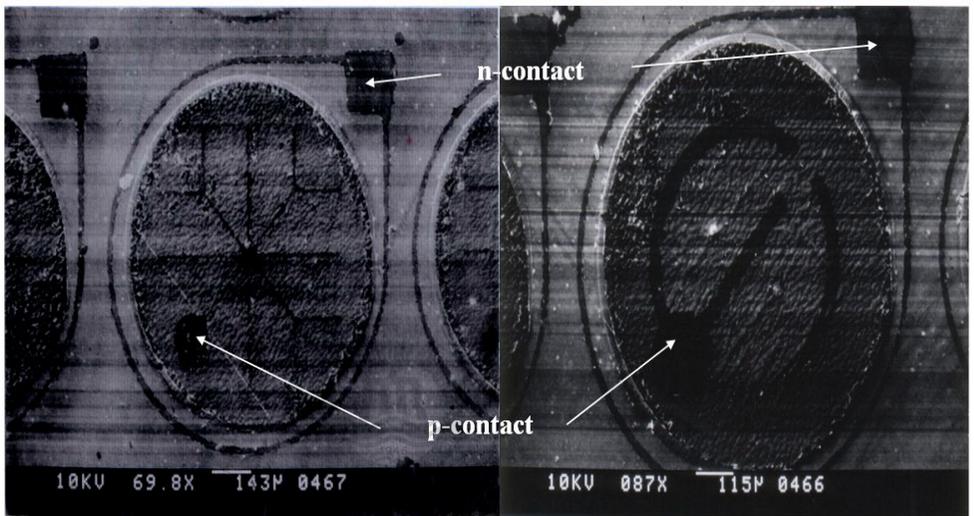


그림 2.4.2 전극 패턴까지 성장된 DH 구조의 SEM 사진

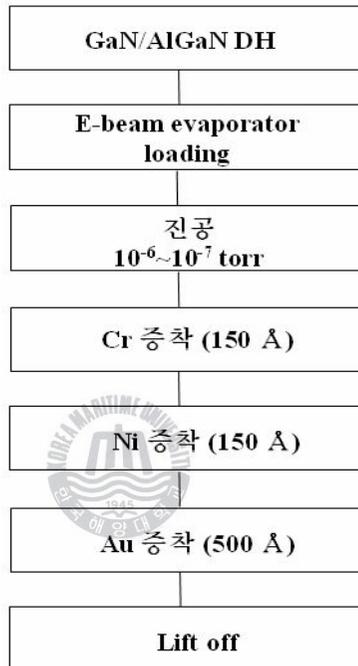


그림 2.4.10 금속 증착

3. GaN/AlGaN 발광다이오드의 특성 및 평가

3.1 구조분석 (Scanning Electron Microscope)

혼합소스 HVPE 방법에 의해 성장된 GaN/AlGaN 이중접합구조의 분석을 위해 사파이어 기판 위에 성장되는 a-plane GaN의 성장 모습을 분석하고, 제작된 GaN/AlGaN 이중접합구조의 SEM 사진을 촬영하였다. 먼저 wurtzite GaN의 격자 상수는 그림 3.1.1에서 나타내는 바와 같이 $a = 3.189 \text{ \AA}$, $c = 5.185 \text{ \AA}$ 으로 나타내어진다. r-plane 사파이어 기판 위에 a-plane GaN가 성장되면 그림 3.1.2와 같은 모습으로 성장되는데, a-plane GaN가 성장되었다는 것을 확인하기 위한 XRD 그래프를 3.1.3에 나타내었다. 반도체 소자에서 그림 3.1.2에서 보는 바와 같은 표면은 소자의 성능에 좋지 않은 영향을 미친다. 하지만 본 연구의 발광다이오드와 같은 광소자에서는 발광되는 표면적이 넓어짐으로서 광추출효율이 증대될 수 있을 것이라고 추정하여 이에 대해 알아보았다. a-plane GaN이 성장된 모습의 면적 증가율을 평탄한 면에 대해 계산해보면, c-축은 동일하므로 a-plane 면에 대한 부분만 고려하면 된다. 그림 3.1.4에서 나타내는 것과 같이 삼각형의 능선의 길이는 3.189 \AA 이며, 삼각형 외각은 150° , 외각은 30° , 중심각은 120° 를 이루고 있으며, 높이는 1.5945 \AA , 밑변의 길이는 5.523348 \AA 을 나타낸다. 평탄한 면과 비교하였을 때, a-plane GaN의 표면적은 약 15.473 %가 증가 되었음을 알 수 있다. 원

자스케일을 기반으로 한 이론적인 수치가 실제 제작된 GaN/AlGaN 이종 접합 구조에서는 어느 정도 적용되었는지 알아보기 위해 SEM 사진을 기반으로 분석하였다.



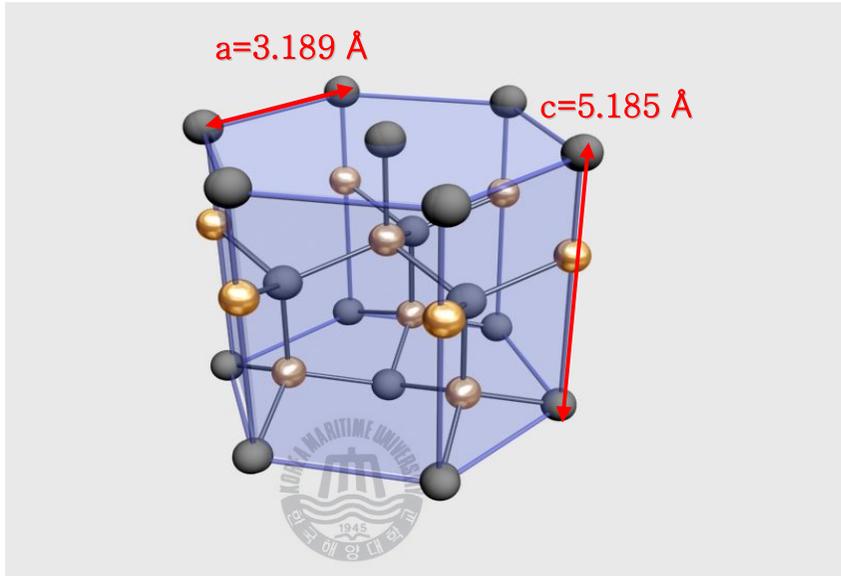


그림 3.1.1 wurtzite GaN의 격자 상수

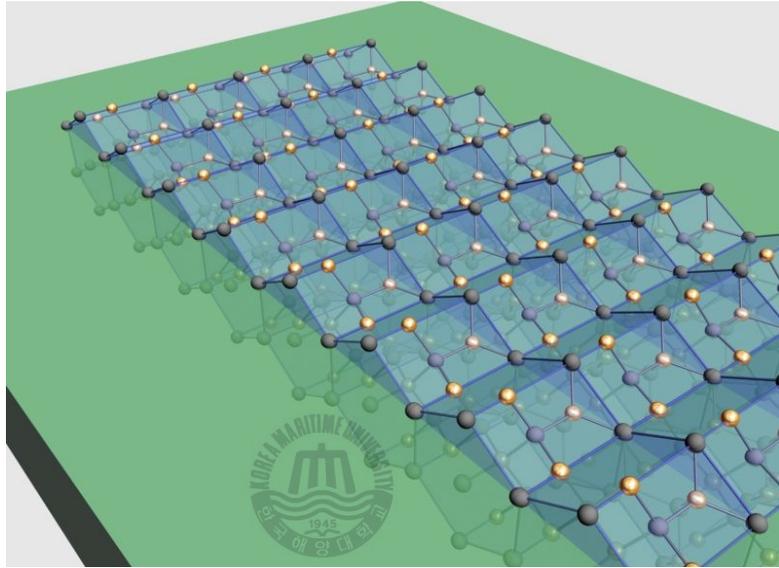


그림 3.1.2 r-plane 사파이어 기판 위의 a-plane GaN의 성장 모습

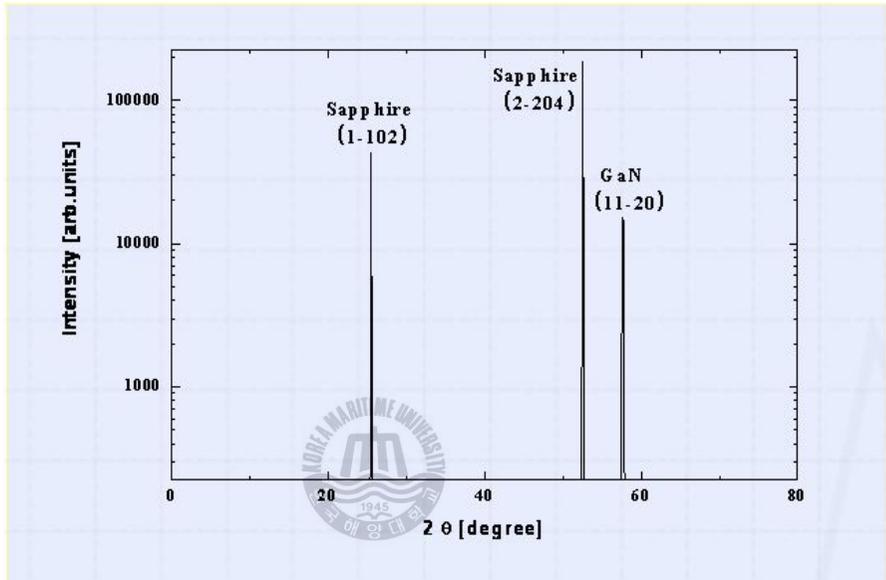


그림 3.1.3 r-plane 사파이어 기판 위에 성장된 a-plane GaN의 XRD 그래프

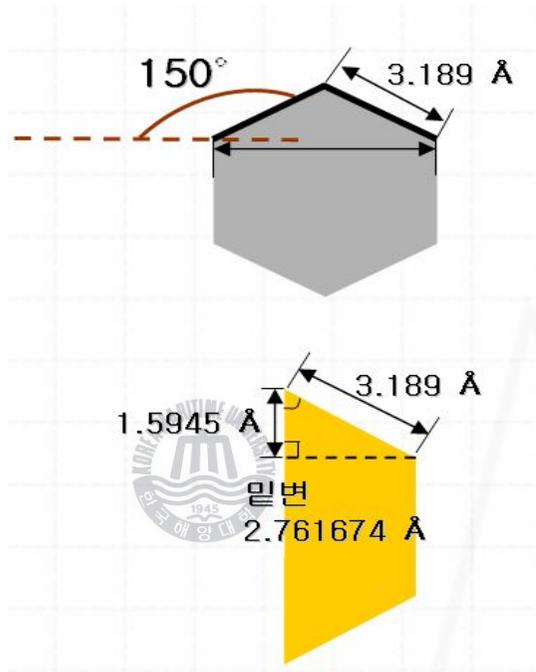


그림 3.1.4 a-plane GaN의 면적증가율 계산

그림 3.1.5은 성장된 GaN/AlGaIn 이중접합구조의 단면 SEM 사진이다. 그림에서 보는 바와 같이 가장 윗 층은 굴곡이 심하여 높이 차이가 약 1 ~ 1.95 μm 정도의 차이를 보인다. 그리고 2-step buffer layer의 단면 높이를 빼다면 실제 GaN/AlGaIn 이중접합구조의 단면 높이는 약 7.81 ~ 9.76 μm 정도이다. 그림 3.1.6는 표면 SEM 사진으로, 그림 3.1.1의 단면 SEM 사진에서도 볼 수 있듯이 굉장히 울퉁불퉁한 표면을 보인다. 이런 표면과 계면을 가지는 이유는 r-plane 사파이어 기판의 격자구조와 그 위로 성장되는 GaN의 격자구조의 불일치로 인하여 생기는 현상으로 추정된다. 제작된 GaN/AlGaIn의 표면적 증가의 수치적 증가를 알아보기 위해 측정된 SEM 사진을 기반으로 3D 모델링을 만들어 보았다. 이 3D 모델링은 SEM 표면 사진의 형상을 각각의 하나의 표본으로 구분하고 중심 능선의 길이와 가로 세로의 길이를 평균 내어 만들었으며, SEM 단면 사진에서의 각 표본의 높이와 옆 능선의 길이를 평균 내어 만들었다. 그림 3.1.7은 3D 모델링의 제작 방식을 나타내고 있다. 평균값을 계산해 보면 중심 능선의 길이는 약 14.6 μm , 가로 길이는 약 17 μm , 세로 길이는 약 26.4 μm , 높이는 약 1.59 μm , 그리고 중심각은 약 150.1°로 나타났다. 평균값을 토대로 2개의 삼각형과 2개의 마름모가 합쳐진 추정 3D 모델의 표면적은 약 459.8 μm^2 이다. 그림 3.1.8은 계산된 평균적 수치를 기반으로 만들어진 3D 모델의 형상이다. 이 추정 3D 모델의 표면은 평탄한 표면에 비해 면적이 약 2.46 % 정도 증가하였음을 알 수 있다. 처음에 계산된 계면에서의 a-plane GaN의 면적 증가보다

13.013 % 줄어든 값과 약 30.1° 의 중심각 변화를 보이고 있는데, 이와 같은 결과는 계면에서부터 점차 다른 층들(DH 구조)이 성장함에 따라 각 삼각형태의 격자 사이가 lateral growth에 의해 merge되는 현상이 발생하여 중심각이 늘어나 본 논문에서 보여지는 SEM 단면 사진과 같이 비교적 완만한 형태의 거칠기 표면을 만들게 된다고 판단된다. 그림 3.1.9는 성장두께 및 성장시간에 따라 표면거칠기가 완만하게 되는 모습을 나타낸 모식도이다. 제작된 GaN/AlGaIn 이중접합구조의 두께가 약 $7.81 \sim 9.76 \mu\text{m}$ 인 SEM 단면사진을 바탕으로 3D모델(삼각형태) 중심각과의 비례식을 세워보면 $1 \mu\text{m}$ 당 $3.074 \sim 3.841^\circ$ 의 변화량을 보이고 있다. 이러한 추정을 미루어 보았을 때, 성장변수를 조절하면서 거칠기의 정도를 조절할 수 있을 것이고 광추출효율에 기여하는 정도 또한 알아낼 수 있을 것이라 판단된다.



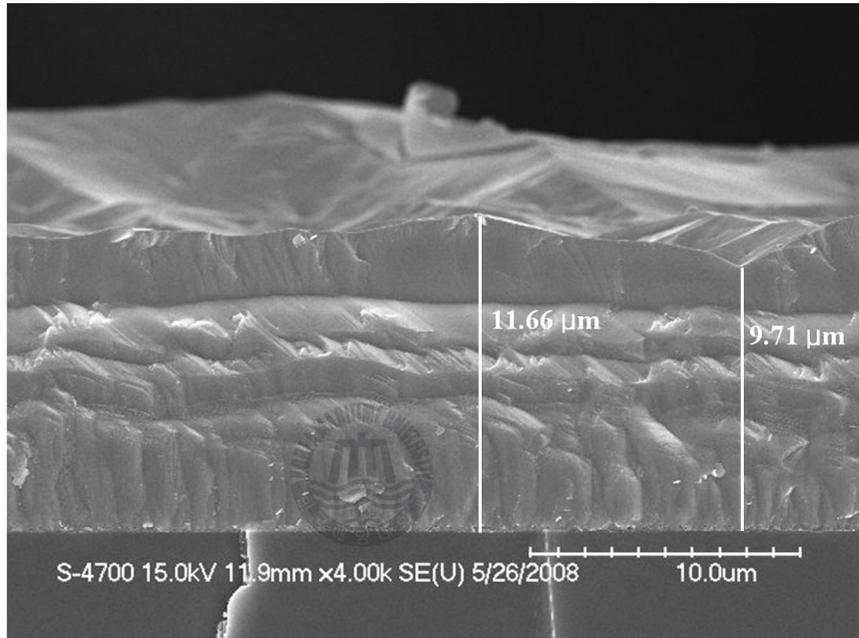


그림 3.1.5 GaN/AlGaN 이중접합구조의 단면 SEM 사진

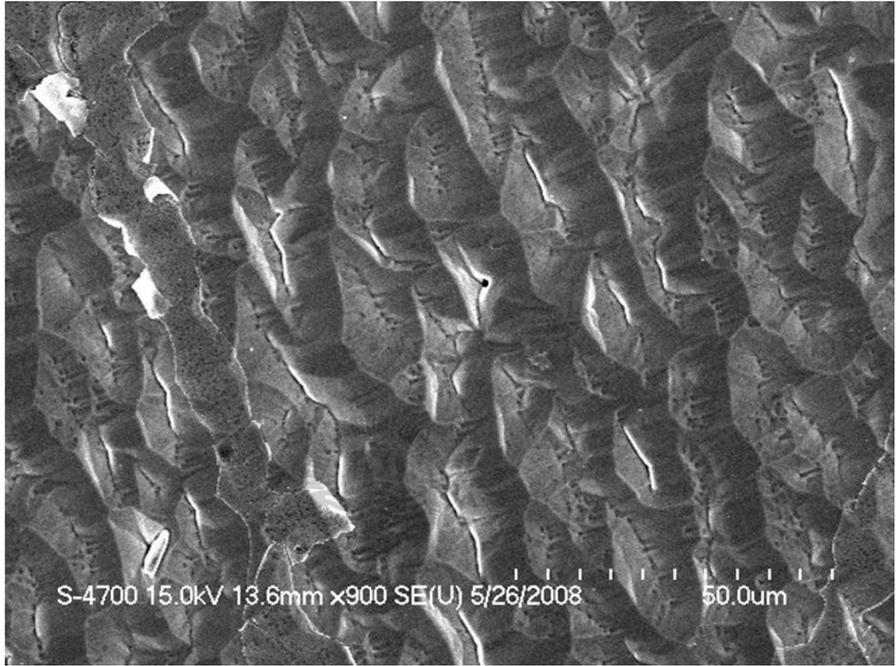


그림 3.1.6 GaN/AlGaN 이중접합구조의 표면 SEM 사진

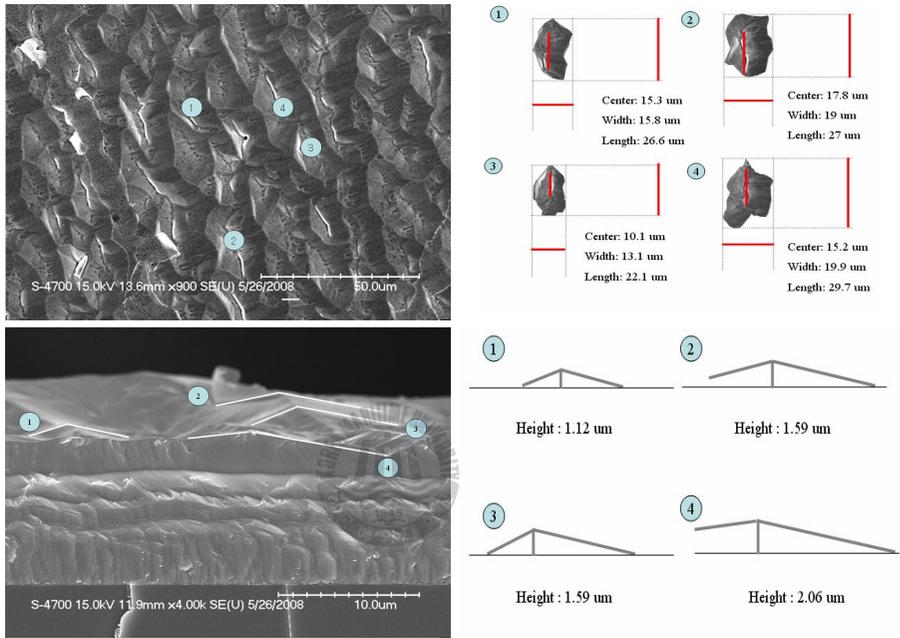


그림 3.1.7 SEM사진을 기반으로 하는 3D 모델의 계산방식

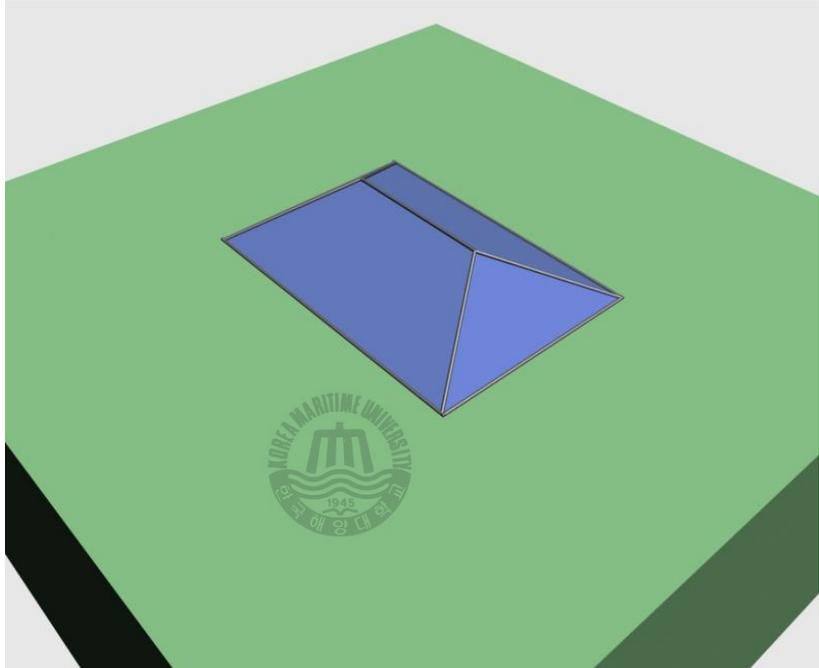


그림 3.1.8 수치적 통계 추정 3D 모델의 모습

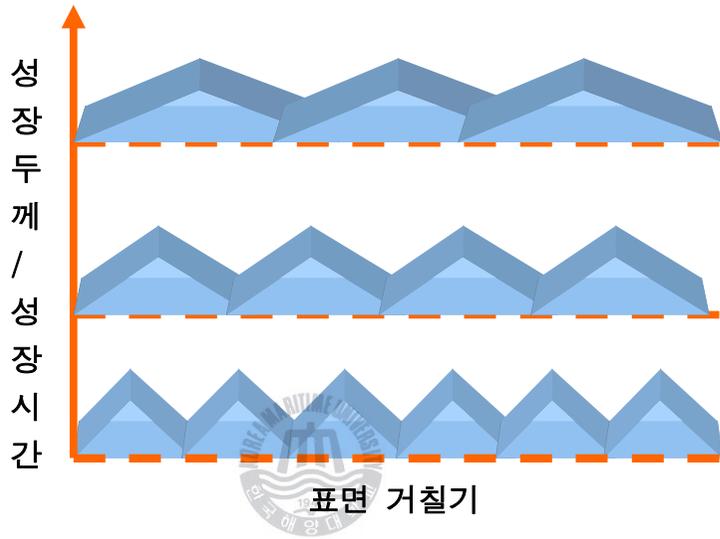


그림 3.1.9 성장두께/성장시간에 따른 표면거칠기의 개략도

그림 3.1.10은 GaN/AlGaN 이중접합구조의 edge 부분을 확대한 단면사진이다. 선택성장된 이중접합구조의 층들이 경사를 가지고 성장되었다. 그 경사면은 31.8° 의 각을 보이고 있으며, SEM 표면 사진에서의 굴곡의 경우와 마찬가지로 수직인 옆면보다 경사로 인한 옆면의 표면적이 넓어짐에 따라 활성층에서 발광되는 광의 추출효율이 더 높아질 것으로 예상된다.

앞서 언급된 광추출효율에 대한 추정과 더불어 광추출효율을 높이기 위해서는 사파이어 기판을 갈아내는 작업도 추가적으로 이루어지면 발광 다이오드의 광추출효율을 더욱더 높일 수 있을 것이다. SEM 사진에서 볼 수 있듯이 2-step 방식으로 성장되어진 buffer 층의 두께가 $1.9 \mu\text{m}$ 정도 되므로 사파이어 기판을 잘 갈아낸다면 이중접합구조에서 위쪽으로만 발광되는 빛이 아래쪽으로도 발산되어 좀 더 높은 광추출효율에 기여할 것으로 판단된다.

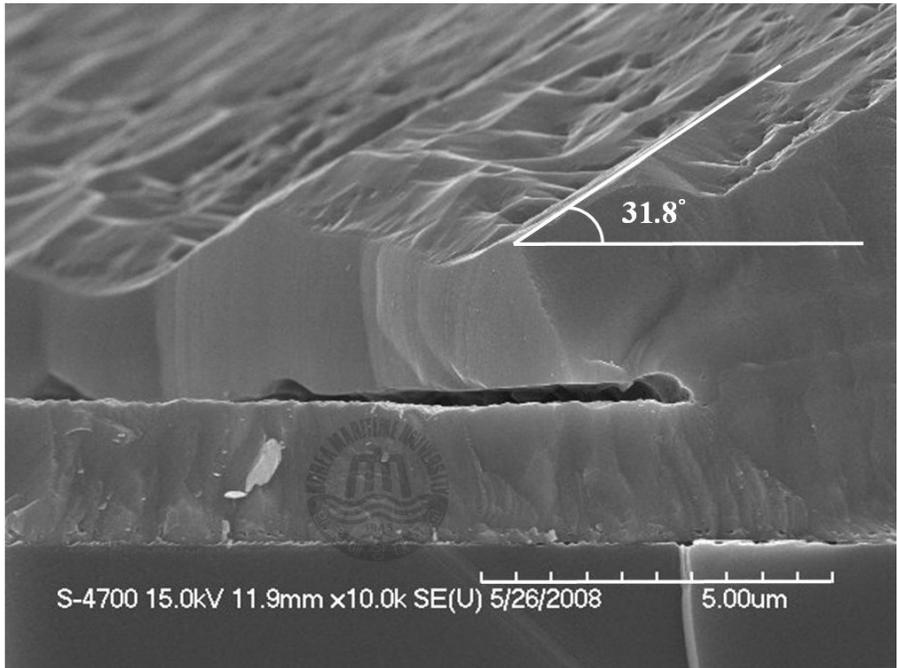


그림 3.1.10 GaN/AlGaN 이중접합구조의 edge 확대 단면 SEM 사진

3.2 전류-전압 특성 (I-V measurement)

완성된 소자는 wafer 상태로 I-V 특성을 조사하였다. 그림 3.2.1은 혼합소스 HVPE 방법으로 성장된 GaN/AlGaN 이중접합구조의 발광다이오드가 보여주는 I-V 특성 곡선이다. Turn on 전압은 약 5.3 V이며 저항은 341 Ω 으로 측정되었다.

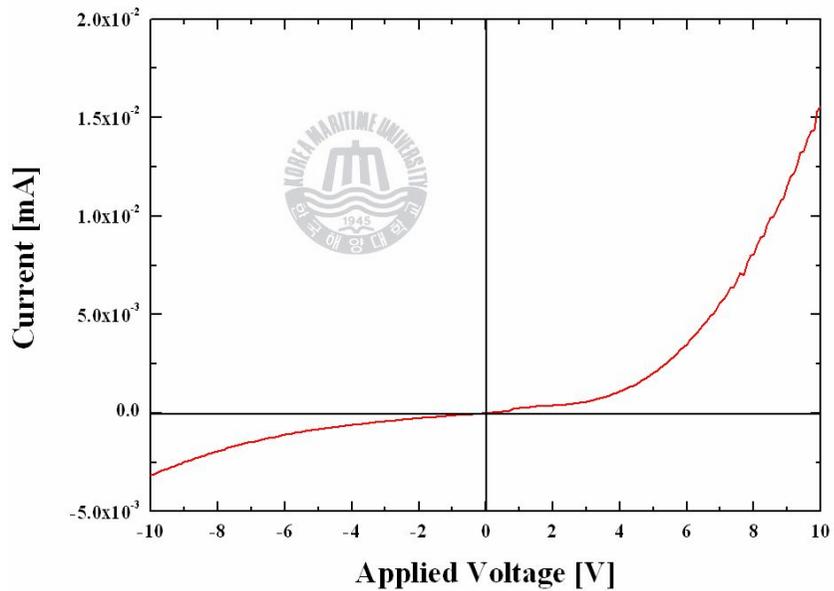


그림 3.2.1 GaN/AlGaN 이중접합구조 발광다이오드의 I-V 특성 그래프

본 논문에서 제작된 GaN/AlGaN 이종접합구조 다이오드와 비교하기 위해 같은 조건으로 c-plane 사파이어 기판 위에 제작된 GaN 발광다이오드 소자를 제작하였다. 그림 3.2.2는 c-plane 사파이어 기판 위에 제작된 GaN 발광다이오드 소자의 I-V 특성 그래프를 나타내고 있으며, 이 발광다이오드 소자의 turn on 전압은 약 4 V, 저항은 253 Ω 으로 측정되었다.

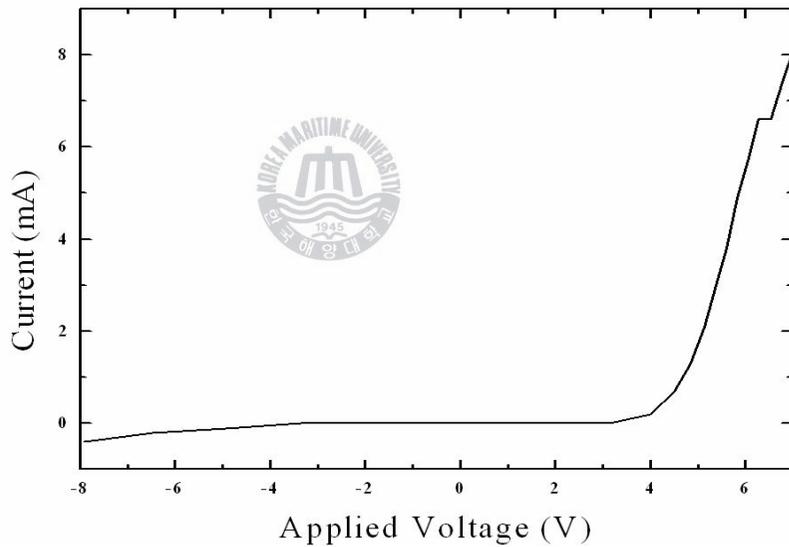


그림 3.2.2 c-plane 사파이어 기판 위에 제작된 발광다이오드의 I-V 특성 그래프

위 그래프를 비교하였을 때, 본 논문의 소자의 특성이 더 좋지 않게 나타났는데 이것은 표면거칠기에 따른 전극형성에 문제가 있는 것으로 보인다. 앞서 구조분석에서의 표면거칠기가 울퉁불퉁한 굴곡모양으로 형성이 되어 전극증착 시 패턴모양대로 증착되지 않아 ohmic 접촉을 불완전하게 하고 접촉저항을 증가시키게 된 것으로 판단된다. 또한 역방향 특성 중 누설전류가 상대적으로 큰 것을 볼 수 있는데 이것은 DH 구조 적층 시 interface 상태가 좋지 못한 것이 원인인 것으로 판단된다. 이것은 interface에 존재하는 깊은 준위의 결함들에 의한 재결합 전류의 성분이 증가할 수 있기 때문이며, 누설전류에 의한 전력 소모의 증가 및 결함에 의한 전자와 정공이 결합하여 빛의 발생 없이 소멸하는 비발광 재결합에 의한 효율의 감소와 이에 따른 열 발생 등으로 인한 소자의 수명이 짧아지는 원인으로 작용할 수 있다. Interface에서의 결함을 줄이고 소자의 전기적 특성을 향상시키기 위해서는 DH 구조의 성장조건 및 공정조건 등의 개선이 필요할 것으로 판단하며, 기판의 결정구조 방향에 따른 분극효과의 영향에 대한 실험과 이론적인 기반확립이 추가적으로 더 필요할 것으로 생각된다.

3.3 전류-광출력 특성 (Electroluminescence)

GaN/AlGaN 이종접합구조 발광다이오드의 발광 특성을 알아보기 위하여, 실온에서 주입전류를 변화시키면서 전류-광출력 특성을 측정하였다. 먼저 그림 3.3.1은 c-plane 사파이어 기판 위에 성장된 GaN 발광다이오드 소자의 EL 특성곡선을 나타내었다. 중심파장은 10 mA 일 때 408 nm, 20 mA 일 때 409 nm, 그리고 30 mA 일 때 412 nm로 주입전류가 증가함에 따라 약간의 red shift한 현상을 보였다. 이는 주입전류가 증가함에 따라 발광다이오드에 열이 발생하여 활성 영역의 energy bandgap이 줄어드는 것이 원인일 것으로 판단된다.

본 논문에서 제작된 GaN/AlGaN 이종접합구조의 발광다이오드는 그림 3.3.2에서와 같이 중심파장은 10 mA 일 때 442 nm, 15 mA 일 때 439 nm, 20 mA 일 때 438 nm, 25 mA 일 때 437 nm, 그리고 30 mA 일 때 436 nm로 주입전류가 증가함에 따라 약간씩의 blue shift 현상이 나타났다. 이는 주입전류가 증가함에 따라 캐리어의 과도한 발생에 의한 band filling 현상 등에 의하여 blue shift한 현상이 보인 것으로 판단된다. 저항이 크면 bandgap shrinkage에 의해 c-plane 사파이어 기판에 제작된 소자와 같이 장파장이 되어야 한다. 하지만 반대되는 결과가 나왔는데, 이 원인은 localized 불순물 준위들이 많이 존재하여 이들 fluctuated potential의 band filling에 의한 것이 주된 원인일 것이라 판단한다.

혼합소스 HVPE 방법으로 성장된 GaN/AlGaN 이종접합구조 발광다

이오드는 비교적 안정된 발광 특성을 보여주었으며, 발광 강도를 측정하지는 못하였으나 육안으로 매우 밝은 빛을 방출하는 것을 관찰할 수 있었다. 그림 3.3.3은 본 연구에서 제작된 GaN/AlGaN 이중접합구조 발광다이오드가 주입전류 20 mA에서 발광하는 모습을 촬영한 사진이다.



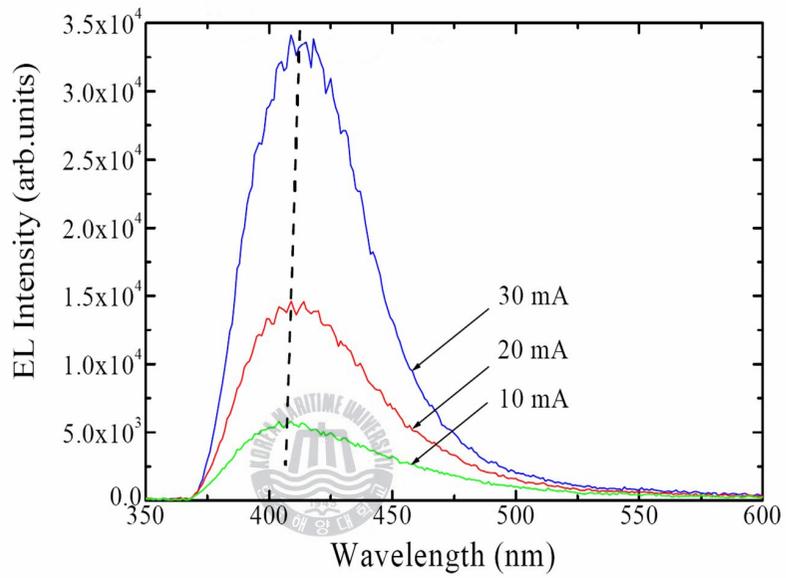


그림 3.3.1 c-plane 사파이어 기판 위의 GaN 발광다이오드의
전류-광출력 특성 그래프

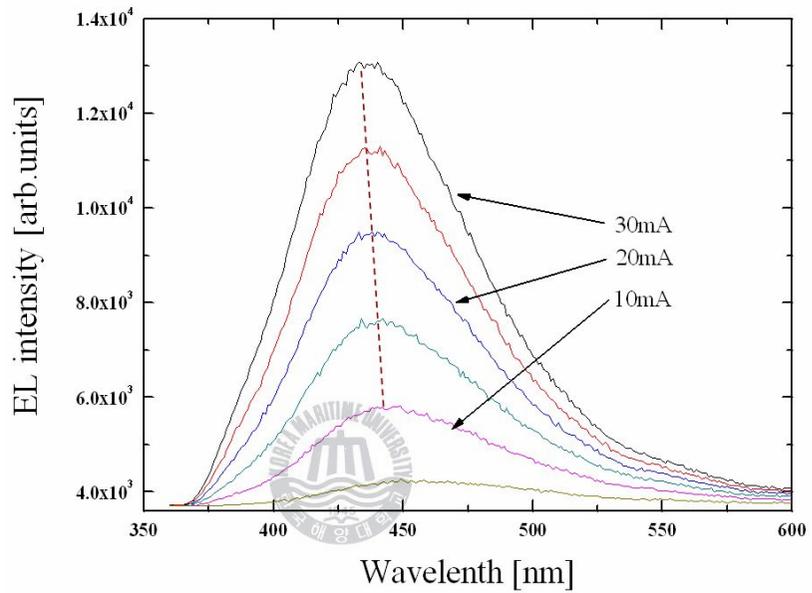


그림 3.3.2 GaN/AlGaN 이중접합구조 발광다이오드의 전류-광출력 특성 그래프

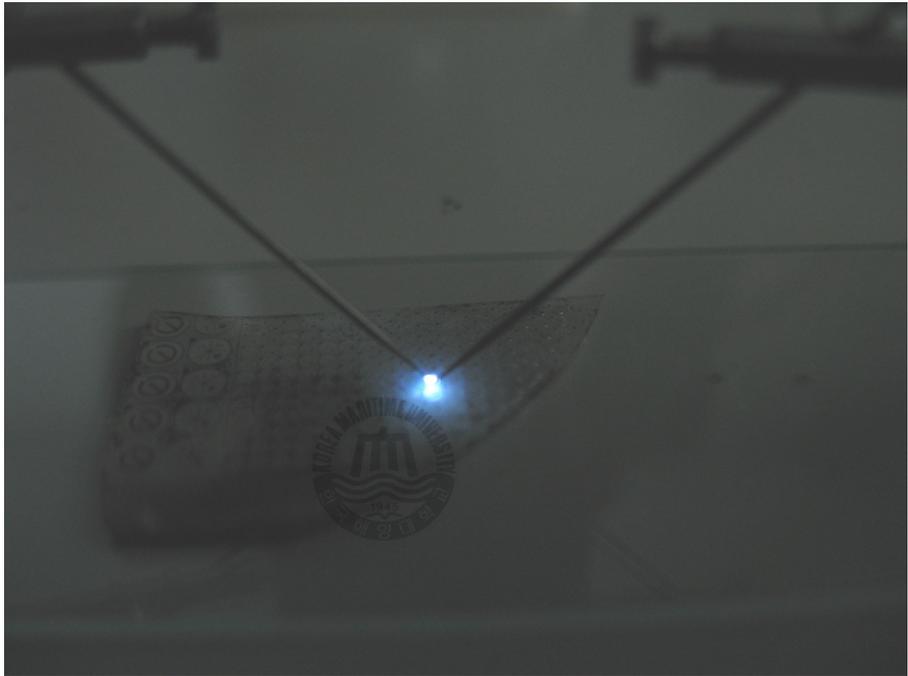


그림 3.3.3 GaN/AlGaN 이종접합구조 발광다이오드의 발광 사진
(주입전류 20 mA)

4. 결 론

본 연구에서는 혼합소스 HVPE 법을 이용하여 이중접합구조의 (DH : double heterostructure)의 발광다이오드를 제작하였다. 이를 위하여 multi-sliding boat system을 설계 및 제작하여 발광다이오드 구조를 성장할 수 있었다. 또한 선택성장을 통한 발광다이오드 제작을 위하여 mask 설계를 하였다. GaN/AlGaN 이중접합구조의 발광다이오드는 GaN buffer층, Te-doped AlGaN의 n-cladding층, GaN의 활성층, Mg-doped AlGaN의 p-cladding층 그리고 Mg-doped GaN의 p-capping층으로 구성되어 있으며, 제작을 위하여 먼저 각 층의 성장 조건을 확인하는 실험을 실시하였다. 그리고 소자 성능향상을 하기 위한 방법으로 분극의 영향을 줄이기 위해 기존의 c-plane 사파이어 기판이 아닌 r-plane 사파이어 기판 위에 GaN/AlGaN 이중접합구조를 성장하였다.

Multi-sliding boat system을 이용하여 이중접합구조의 층들을 연속적으로 성장하였으며 전극형성 및 열처리 공정 등을 통하여 발광다이오드 제작을 실시하였다. 제작된 발광다이오드는 SEM을 통하여 구조분석을 실시하였으며, I-V 및 EL 측정을 통하여 전기적, 광학적 특성을 확인하였다. 앞서 언급된 분극의 영향에 의해 소자성능향상은 향후 c-plane과 r-plane 또는 m-plane 등의 사파이어 기판에 비교가능한 조건속에서 추가적인 실험이 이루어져야 할 것으로 판단된다.

혼합소스 HVPE에 의해 선택적 성장방법으로 제작된 발광다이오드의

전기적, 광학적 특성의 개선을 위해 이중접합구조의 결정질 향상 및 공정 조건의 개선이 필요하다. 하지만, 혼합소스 HVPE 방법은 질화물 반도체 발광다이오드의 새로운 제작 방법으로서 충분한 가능성이 있는 것으로 판단된다.



참 고 문 헌

- [1] H. Amano, N. Sawaki, and I. Akasaki, Appl. Phys. Lett. 48 (1986) 353.
- [2] Y. Ohki, Y. Toyoda, H. Kobayashi and I. Akasaki, Inst. Phys. conf. Ser. 63 (1981) 479.
- [3] H. Amano, M. Kito, K. Hiramatsu, N. Sawaki, and I. Akasaki, Jpn. J. Appl. Phys. 28 (1989) L2122.
- [4] S. Nakamura, T. Mukai, and M. Senoh, Jpn. J. Appl. Phys. 30 (1991) L1998.
- [5] S. Nakamura, N. Iwasa, M. Senoh, and T. Mukai, Jpn. J. Appl. Phys. 31 (1992) 1258.
- [6] S. Nakamura, M. Senoh, and T. Mukai, Jpn. J. Appl. Phys. 32 (1993) L8.
- [7] S. Nakamura, M. Senoh, and T. Mukai, Appl. Phys. Lett. 62 (1993) 2390.
- [8] S. Nakamura, T. Mukai, and M. Senoh, Appl. Phys. Lett. 64 (1994) 1687.
- [9] S. Nakamura, M. Senoh, S. Nagohama, N. Iwasa, T. Yamada, T. Matsushita, Y. Sugimoto, and H. Kiyoku, Appl. Phys. Lett. 68 (1996) 1403.

- [10] M. H. Ng, *Appl. Phys. Lett.* 80, (2002) 4369.
- [11] M. D. Craven, S. H. Lim, F. Wu, J. S. Speck, and S. P. DenBaars, *Appl. Phys. Lett.* 81, (2002) 469.
- [12] M. D. Craven, S. H. Lim, F. Wu, J. S. Speck, and S. P. DenBaars, *Appl. Phys. Lett.* 81, (2002) 1201.
- [13] C. Q. Chen, J. W. Yang, H. M. Wang, J. P. Zhang, V. Adivarahan, M. Gaevski, E. Kuokstis, Z. Gong, M. Su, and M. A. Khan, *Jpn. J. Appl. Phys. Part 2–Lett.* 42(6B), (2003) L640.
- [14] A. Chitnis, C. Chen, V. Adivarahan, M. Shatalov, E. Kuokstis, V. Adivarahan, J. Yang, and M. A. Khan, *Appl. Phys. Lett.* 82, (2004) 3663.
- [15] W. A. Melton and J. I. Pankove, *J. Cryst. Growth* 178, (1997) 168.
- [16] M. D. Craven, S. H. Lim, F. Wu, J. S. Speck, and S. P. DenBaars, *Appl. Phys. Lett.* 81, (2002) 469.
- [17] M. D. Craven, P. Waltereit, J. S. Speck, and S. P. DenBaars, *Appl. Phys. Lett.* 81, (2003) 496.
- [18] M. D. Craven, F. Wu, A. Chakaborty, B. Imer, U. K. Mishra, S. P. DenBaars, and J. S. Speck, *Appl. Phys. Lett.* 81, (2002) 1201.
- [19] E. Kuokstis, C. Q. Chen, M. E. Gaevski, W. H. Sun, J. W. Yang, G. Simin, M. Asif Khan, H. P. Maruska, D. W. Hill, M. C. Chou, J. J.

- Gallagher, and B. Chai, Appl. Phys. Lett 81, (2002) 4130.
- [20] Y. J. Sun, O. Brandt, S. Cronenberg, S. Dhar, H. T. Grahn, K. H. Ploog, P. Waltereit, and J. S. Speck, Phys. Rev. B67, (2003) 04130306.
- [21] H. M. Wang, C. Q. Chen, Z. Gong, J. P. Zhang, M. Gaevski, M. Su, J. W. Yang, and M. A. Khan, Appl. Phys. Lett. 84, (2004) 499.
- [22] M. D. Craven, S. H. Lim, F. Wu, J. S. Speck, and S. P. DenBaars, Appl. Phys. Lett. 81, (2002) 469.
- [23] Y. J. Sun, O. Brandt, U. Jahn, T. Y. Liu, A. Trampert, S. Cronenberg, S. Dhar, and K. H. Ploog, J. Appl. Phys. 92, (2002) 5714.
- [24] H. P. Maruska and J. J. Tietjin, Appl. Phys. Lett. 15 (1969) 327.
- [25] T. Detchprohm, K. hiramatsu, H. Amano, and I. Akasaki, Appl. Phys. Lett. 61 (1992) 2668.
- [26] P. Hacke, T. Detchprohm, K. Hiramatsu, and N. Sawaki, Appl. Phys. Lett. 63 (1993) 2676.
- [27] 김선대, 문동찬, 홍창희, 한국재료학회지, 6 (1996) 457.
- [28] M. R. H. Khan, Y. Ohshita, N. Sawaki, and I. Akasaki, Solid State Commun. 57 (1986) 405.